



UNIVERSIDAD DE LA REPÚBLICA
FACULTAD DE INGENIERÍA



WiCharge: Transmisor con etapa de salida Clase E para transferencia inalámbrica de energía

MEMORIA DE PROYECTO PRESENTADA A LA FACULTAD DE
INGENIERÍA DE LA UNIVERSIDAD DE LA REPÚBLICA POR

Leandro Díaz, Martín Sivolella

EN CUMPLIMIENTO PARCIAL DE LOS REQUERIMIENTOS
PARA LA OBTENCIÓN DEL TÍTULO DE
INGENIERO ELECTRICISTA.

TUTOR

Fernando Silveira Universidad de la República
Pablo Pérez-Nicoli Universidad de la República

TRIBUNAL

César Briozzo Universidad de la República
Germán Fierro Universidad de la República
Nicolás Gammarano Universidad de la República

Montevideo
martes 17 agosto, 2021

WiCharge: Transmisor con etapa de salida Clase E para transferencia inalámbrica de energía, Leandro Díaz, Martín Sivolella.

Esta tesis fue preparada en L^AT_EX usando la clase iietesis (v1.1).
Contiene un total de 215 páginas.
Compilada el martes 17 agosto, 2021.
<http://iie.fing.edu.uy/>

“Muchos pensamos que, en la universidad moderna, deberá colocarse un importante énfasis en la enseñanza de las ciencias básicas. Y esto no sólo a los fines de la ciencia misma sino también de la formación y práctica profesionales. No creemos posible superar la estrechez de la especialización (especialización que, por otra parte, es en mayor o menor grado inevitable en la actualidad) ni integrar lo especial y parcial en la totalidad concreta si no es en base a una visión científica amplia y bien fundamentada. De otro modo, el especialista se convierte en un ser incommunicable, incapaz incluso de aportar su saber especial para la comprensión profunda de la totalidad concreta, y/o en un ciego espectador de recetas pragmáticas, cuyo sentido y significación reales él mismo no comprende.”

ING. JOSÉ LUIS MASSERA

Esta página ha sido intencionalmente dejada en blanco.

Agradecimientos

Queremos expresar un enorme agradecimiento a todas las personas que nos apoyaron en el transcurso de este proyecto.

A Fernando Silveira y Pablo Pérez, por sus labores como tutores. En particular resaltar la disponibilidad a contestar dudas y guiarnos en el transcurso de todo el proyecto siempre con actitud agradable.

A nuestras familias, amigos y compañeros por acompañarnos durante el transcurso del proyecto, siempre ayudándonos a sobrellevar las dificultades que se presentaron. En particular a Sylvia Saavedra y Claudia Rodríguez por su ayuda en la confección de este documento.

Al proyecto I3 “I3: Plataforma integrada alimentada inalámbricamente para dispositivos biomédicos implantables y vestibles - ANII FMV 1 2017 1 136740” por la financiación de los recursos para el proyecto.

A los integrantes del PFC WeCartor Fátima Álvez, Álvaro Ríos y Manuel Urquiola, con quienes se trabajó en conjunto para el desarrollo del presente PFC.

Al Instituto de Ingeniería Eléctrica por facilitarnos el uso del Laboratorio Docente de Electrónica y su instrumental.

Esta página ha sido intencionalmente dejada en blanco.

Resumen

El presente proyecto de fin de carrera (PFC) se enmarca en el proyecto ANII FMV 136740 (I3), llevado adelante por el Grupo de Microelectrónica (GME) del Instituto de Ingeniería Eléctrica de la Facultad de Ingeniería de la UdelaR. El problema planteado en el PFC consistió en el diseño, construcción y testeo de un transmisor a utilizarse en un sistema de transferencia inalámbrica de energía para alimentar dispositivos implantables y vestibles a distancias de 30 cm aproximadamente. El PFC se llevó adelante en coordinación con otros participantes del proyecto I3, tales como investigadores del IIE y otro PFC (WeCartor).

Las especificaciones del transmisor incluyen una frecuencia de operación de 13,56 MHz y poder ser alimentado desde 230 Vac presentando una eficiencia mínima total desde su entrada 230 Vac hasta su salida 13,56 MHz del 70 %. Adicionalmente, el transmisor diseñado regula su corriente de salida desde un mínimo de 0 A hasta un máximo de 2 A de pico en pasos de 100 mA, configurable por comandos recibidos desde el receptor a través de Bluetooth LE.

Se investigaron las diferentes topologías existentes de amplificadores de potencia capaces de entregar la potencia necesaria con un alto valor de eficiencia, resultando en el diseño de un transmisor basado en una topología Clase E. Además, con el fin de cumplir las especificaciones de regulación de corriente de salida, se diseñó e implementó un sistema de control en lazo cerrado. El PFC también abarcó el desarrollo de un firmware, el cual se ejecuta en un microcontrolador Nordic nRF52840 integrado al transmisor, cuya tarea es controlar el sistema y comunicarse a través de Bluetooth LE con el receptor.

Se construyó el transmisor diseñado y se verificó su correcto funcionamiento; midiendo una eficiencia total a máxima corriente de salida desde 230 Vac/50 Hz hasta 2 A/13,56 MHz de 77 %, y de 95 % en el caso del amplificador Clase E.

Esta página ha sido intencionalmente dejada en blanco.

Tabla de contenidos

Agradecimientos	III
Resumen	v
1. Introducción	1
1.1. Transferencia inalámbrica de energía	1
1.2. Descripción del Problema	3
1.3. Especificaciones	5
2. Arquitectura del Transmisor	9
2.1. Arquitectura del Transmisor a Diseñar	9
2.1.1. Amplificador de Potencia	10
2.1.2. Regulación de salida del transmisor	10
2.1.3. Sistema de Alimentación	12
2.1.4. Seguridad y Protecciones	12
2.2. Arquitectura del Amplificador de Potencia	12
2.2.1. Clase A, AB, B y C	13
2.2.2. Clase D	14
2.2.3. Clase DE y E	17
3. Amplificador de Potencia	21
3.1. Amplificador Clase E	21
3.1.1. Análisis del circuito Clase E	21
3.1.2. Análisis de estados	23
3.1.3. Condición ZVS Y ZVDS	24
3.1.4. Formas de onda del amplificador Clase E	25
3.1.5. Ecuaciones del amplificador Clase E	27
3.1.6. Punto de operación del amplificador Clase E	32
3.2. Diseño del amplificador Clase E	34
3.2.1. Requerimiento de Diseño	34
3.2.2. Análisis de las ecuaciones de diseño	38
3.2.3. Diseño	41
3.3. Componentes del Amplificador Clase E	42
3.3.1. Elección del Transistor	42
3.3.2. Gate Driver	47
3.3.3. Diseño del Oscilador	48

Tabla de contenidos

3.3.4. Elección de los condensadores	50
3.4. Esquemático final del Amplificador Clase E	52
3.5. Simulaciones del Amplificador Clase E	52
3.5.1. Eficiencia	53
3.5.2. Distorsión Armónica	56
3.5.3. Ganancia tensión-corriente del amplificador Clase E	58
3.5.4. Tiempo de Respuesta	59
3.5.5. Sensibilidad del amplificador: Variación de parámetros	60
4. Regulación de la salida del transmisor	63
4.1. Introducción	63
4.2. Sistema sensor de corriente del MCCS	66
4.2.1. Idea principal	66
4.2.2. Digitalización de la señal	66
4.2.3. Detalles de diseño	68
4.2.4. Simulaciones	70
4.3. Sistema Actuador del MCCS	74
4.3.1. Idea principal	74
4.3.2. Detalles de diseño	76
4.3.3. Simulaciones	80
4.4. Método de control en lazo cerrado	90
4.4.1. Introducción	90
4.4.2. Simulaciones	97
5. Sistema de alimentación	103
5.1. Introducción	103
5.2. Detalles de diseño	105
5.2.1. Línea de 48 VDC, convertidor AC-DC	105
5.2.2. Línea de 5 VDC, convertidor DC-DC	108
5.2.3. Línea de 3,3 VDC, placa de desarrollo Adafruit nRF52840 Feather	111
6. Seguridad y Protecciones	113
6.1. Introducción	113
6.2. Mecanismos de seguridad controlado mediante hardware	114
6.2.1. Limitador de corriente	114
6.3. Mecanismos de seguridad controlados mediante un microcontrolador	115
6.3.1. Sensor de temperatura	115
6.3.2. Muestreo de corriente	117
6.3.3. Muestreo de señales de los convertidores	117
7. Desarrollo del Firmware	119
7.1. Microcontrolador nRF52840	119
7.1.1. Entorno de desarrollo e Interfaz de programación	120
7.2. Descripción general del Firmware	120
7.3. Diagrama de estados	121

7.4.	Estructura de Módulos	123
7.4.1.	Módulo BLE_WiCharge	124
7.4.2.	Módulo Voltage_WiCharge	125
7.4.3.	Módulo ADC_WiCharge	125
7.4.4.	Módulo Buffer_WiCharge	127
7.4.5.	Módulo SPI_WiCharge	129
7.4.6.	Módulo PID_WiCharge	130
7.4.7.	Módulo GPIO_WiCharge	132
7.4.8.	Módulo Sec_WiCharge	132
7.4.9.	Módulo Main	134
7.5.	Interrupciones:	135
7.6.	Parámetros del Programa	136
8.	Layout, fabricación y construcción del transmisor	137
8.1.	Diseño del Layout del transmisor	137
8.2.	Ensamblado	141
8.3.	Construcción Mecánica	142
8.3.1.	Conectores	144
8.3.2.	Indicadores Luminosos	145
9.	Mediciones y resultados experimentales	147
9.1.	Calibración del amplificador Clase E	148
9.2.	Calibración de la corriente de salida	155
9.3.	Regulación de la corriente de salida	156
9.4.	Eficiencia	158
9.4.1.	Eficiencia del amplificador Clase E	159
9.4.2.	Eficiencia del transmisor completo	161
10.	Conclusiones y trabajo a futuro	165
10.1.	Conclusiones	165
10.2.	Trabajo a futuro	166
A.	Más sobre el Amplificador Clase E	169
A.1.	Efecto de la Capacidad no lineal del transistor	169
A.2.	Clase E ZCS	172
B.	Dispositivo de efecto de campo en alta frecuencia	173
B.1.	Dispositivos de efecto de campo	173
B.2.	HEMT	173
B.3.	Tecnologías existentes de transistores de potencia	174
C.	Código fuente del Firmware	177
D.	Lista de materiales (BOM), esquemáticos y Gerbers	179
E.	Plan de proyecto	185

Tabla de contenidos

F. Modelado de lazos de control	187
Referencias	189
Glosario	191
Índice de tablas	193
Índice de figuras	195

Capítulo 1

Introducción

1.1. Transferencia inalámbrica de energía

La Transferencia Inalámbrica de Energía (WPT en inglés, de “Wireless Power Transfer”), tema central de la presente tesis de grado, consiste en la transferencia de energía eléctrica desde un dispositivo transmisor hacia un dispositivo receptor sin la necesidad de cables. Si bien los primeros trabajos en el área datan de finales del siglo XIX [1] [2], con la excepción a aplicaciones militares e industriales específicas, no ha sido sino a partir de la segunda mitad del siglo pasado que el área ha cobrado gran importancia e incurrido en diversas ramas de la ingeniería tales como transporte, electrónica de consumo y dispositivos médicos implantables y vestibles. La primera experiencia exitosa de transferencia de energía a través del tejido subcutáneo humano se realizó en la década del 60 del siglo pasado [3]. Desde entonces innumerables esfuerzos se han realizado con el fin de utilizarla para cargar baterías en dispositivos médicos implantables y vestibles con alta eficiencia, a una distancia lo mayor posible y logrando el mayor confort para el usuario [4] [5] [6] [7] [8].

Los sistemas de transferencia inalámbrica de energía pueden clasificarse en cuatro categorías, de acuerdo al tipo de enlace entre el transmisor y el receptor:

- No radiativos o de *Campo cercano*, acople capacitivo. La energía es transferida entre el transmisor y el receptor a través de campos eléctricos oscilantes. Es utilizado mayormente a distancias cortas (hasta un diámetro de la antena transmisora utilizada¹).
- No radiativos o de *Campo cercano*, acople inductivo. La energía es transferida entre el transmisor y el receptor a través de campos magnéticos oscilantes. Es utilizado mayormente a distancias cortas (hasta un diámetro de la antena transmisora utilizada²).

¹Ver https://en.wikipedia.org/wiki/Wireless_power_transfer.

²Ver [9], página 4: ‘Typically, an inductive coupled system can transmit roughly the diameter of the transmitter’.

Capítulo 1. Introducción

- No radiativos o de *Campo cercano*, acople inductivo resonante. A igual que en el caso de acople inductivo, la energía es transferida entre el transmisor y el receptor a través de campos magnéticos oscilantes, sin embargo en este caso se utilizan circuitos resonantes para aumentar el acoplamiento entre el transmisor y el receptor. Es utilizado mayormente a distancias medias (entre una y diez veces el diámetro de la antena transmisora utilizada³).
- Radiativos o de *Campo Lejano*. La energía es emitida por el transmisor en forma de ondas electromagnéticas, tales como haces de microondas o Laser. Es utilizado mayormente a distancias largas (mayor a diez veces el diámetro de la antena utilizada⁴).

En la figura 1.1 se presentan esquemáticamente los distintos métodos de transferencia inalámbrica de energía descritos.

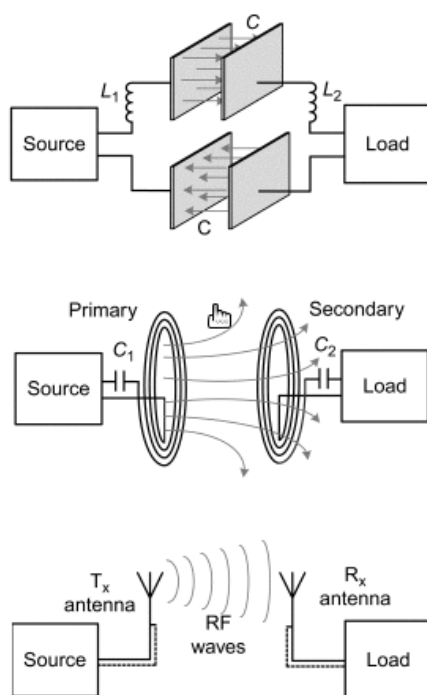


Figura 1.1: Los métodos de acoplamiento correspondientes a las distintas categorías de sistemas de transferencia inalámbrica de energía. De arriba a abajo: No radiativo por acople capacitivo, no radiativo por acople inductivo y radiativo. Imagen tomada de [10].

³Ver [9], página 2: 'Mid-range is defined as somewhere between one and ten times the diameter of the transmitting coil', y página 4: 'Mid-range wireless power is built around the idea of using resonant magnetic induction'.

⁴Ver https://en.wikipedia.org/wiki/Wireless_power_transfer.

1.2. Descripción del Problema

Categoría	Medio de transferencia de energía	Distancia típica entre transmisor y receptor
No radiativo, acople capacitivo	Campo eléctrico	Menor al diámetro de la antena transmisora
No radiativo, acople inductivo	Campo magnético	Menor al diámetro de la antena transmisora
No radiativo, acople inductivo resonante	Campo magnético en resonancia	Entre una y diez veces el diámetro de la antena transmisora
Radiativo	Haz de microondas o Laser	Mayor a diez veces el diámetro de la antena transmisora

Tabla 1.1: Características de las distintas categorías de sistemas de transferencia inalámbrica de energía.

1.2. Descripción del Problema

El presente proyecto de fin de carrera (PFC) se encuentra enmarcado en el proyecto ANII FMV 136740 (I3), llevado adelante por el Grupo de Microelectrónica (GME) del Instituto de Ingeniería Eléctrica de la Facultad de Ingeniería de la UdelaR. El proyecto I3 consistió en el desarrollo de un dispositivo vestible capaz de monitorear la Presión Aórtica Central (PAC) calculada a partir de las señales ECG y BCG generadas por la actividad cardíaca humana⁵. Este sistema vestible posee baterías para funcionar de manera autónoma, la recarga de estas baterías se realiza de manera inalámbrica por medio de un *Sistema de Transferencia Inalámbrica de Energía por Acople Inductivo Resonante*. El problema planteado en el presente PFC consistió en el diseño, testeo y construcción del transmisor a utilizar en el sistema de transferencia inalámbrica de energía para recargar el dispositivo vestible desarrollado en el proyecto I3. Además del presente PFC participan en el proyecto I3 el PFC “WeCartor” y varios investigadores del Instituto de Ingeniería Eléctrica (IIE). En la figura 1.4 se presenta un diagrama simplificado con los distintos actores involucrados y su papel en el proyecto I3.

Tal como se observa en la figura 1.4, el transmisor a diseñar debe alimentarse desde un tomacorrientes estándar 230 VAC / 50 Hz. La salida del transmisor debe poder ser capaz de entregar una corriente sinusoidal de 13,56 MHz de frecuencia y 2 A de pico a la bobina transmisora (Bobina TX). Esta bobina transmisora fue diseñada y caracterizada por investigadores del IIE (Ver figura 1.3). La transferencia de energía entre el transmisor y el receptor se logra por medio del acople inductivo resonante existente entre las bobinas de transmisión y recepción (TX y RX respectivamente). La tensión inducida en la bobina receptora es rectificadora y filtrada para luego alimentar al receptor. El lazo de control se cierra mediante un

⁵El sistema desarrollado permite además monitorear las señales ECG y BCG ‘en bruto’.

Capítulo 1. Introducción

enlace BLE, mediante el cual el receptor informa al transmisor del nivel de tensión recibido; con esta información el transmisor debe ajustar el nivel de corriente entregado a la bobina transmisora hasta lograr que el nivel de tensión recibido por el receptor sea cercano a un valor objetivo. Además de comunicarse con el receptor, el transmisor debe poseer una interfaz de usuario, mediante la cual se informa el estado del mismo y se permite su reprogramación, depuración, etc. La tabla 1.2 resume los distintos actores involucrados en el presente PFC.

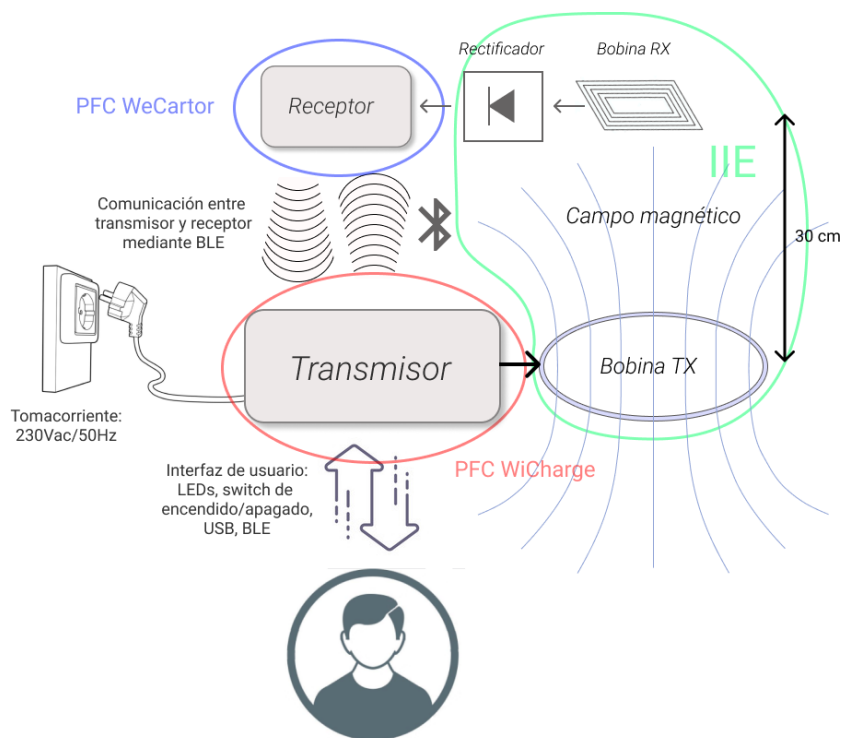


Figura 1.2: Esquema simplificado del proyecto I3 y sus actores involucrados.

Actor	Rol cumplido en el PFC WiCharge	Función desempeñada en el proyecto I3
WiCharge	Ejecutante del PFC	Diseño, construcción y testeo del transmisor
WeCartor	Tercero, comunicación BLE entre el receptor y el transmisor	Receptor
IIE/FMV136740	Cliente	Ejecutante del proyecto

Tabla 1.2: Actores involucrados en el PFC WiCharge y su rol; además se describe brevemente su función desempeñada en el proyecto I3.

En lo que resta del capítulo se describen las especificaciones provistas por el cliente y que el transmisor debe cumplir.

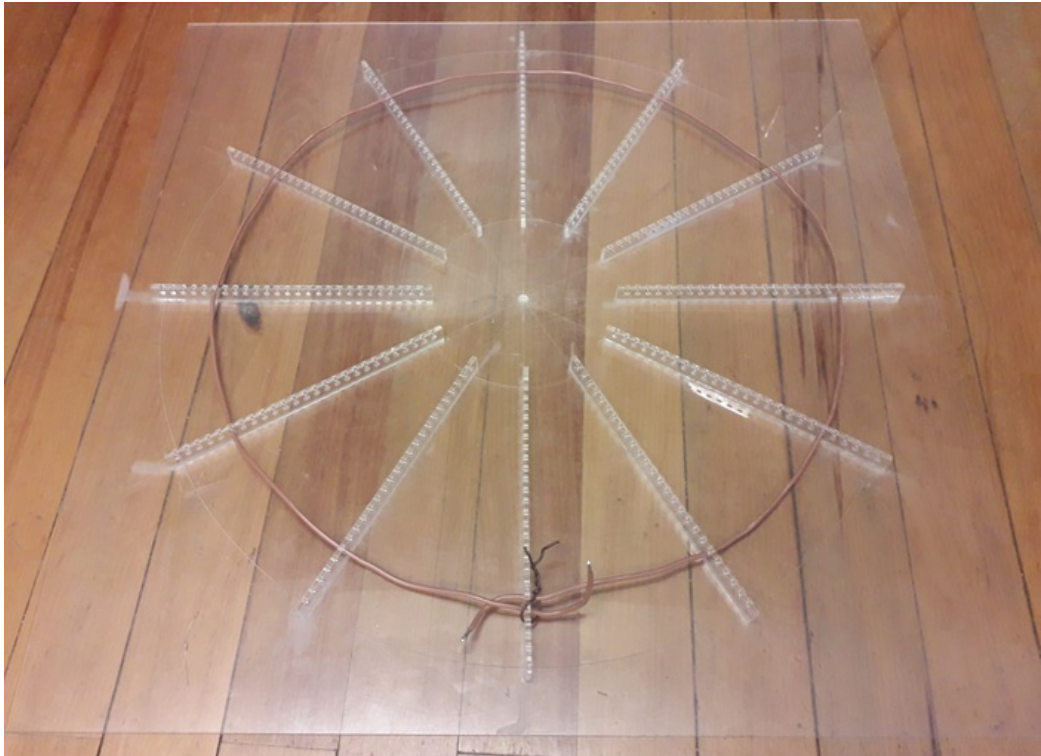


Figura 1.3: Bobina transmisora, hecha de cable aislado de cobre, circular de 60 cm de diámetro y 4 mm^2 de sección montada sobre soporte de acrílico. Modelada como sistema de parámetros concentrados, circuito RL serie con $R = 3 \Omega$ y $L = 2,2 \mu\text{H}$.

1.3. Especificaciones

Las especificaciones indicadas por el cliente se pueden clasificar dentro de los siguientes grupos:

- Entrada de potencia al transmisor.
- Salida de potencia desde el transmisor.
- Eficiencia energética.
- Regulación.
- Requerimientos mecánicos y físicos.
- Seguridad.
- Interfaz de usuario.
- Otros.

A continuación se describen las especificaciones brindadas dentro de cada grupo.

Capítulo 1. Introducción

Entrada de potencia al transmisor:

- Tensión de entrada nominal: 230 VAC
- Frecuencia nominal: 50 Hz

Salida de potencia desde el transmisor:

- Corriente máxima de pico $2 A_p$.
- Frecuencia nominal de salida 13,56 MHz.
- Carga. Bobina circular de 60 cm de diámetro, hecha con cable de cobre de 1.13 mm de radio y una sola vuelta. Modelada como circuito de parámetros concentrados RL serie, con $R = 3 \Omega$ y $L = 2,2 \mu H$ (ver figura 1.3).
- Potencia de pico de salida 12 W.
- Potencia media de salida 6 W.
- Distorsión armónica. Con el fin de que el transmisor no genere problemas de compatibilidad electromagnética se limita la cantidad de potencia irradiada fuera de la banda de operación. La amplitud de los armónicos de la corriente de salida deberá ser tal que el campo eléctrico en la aproximación de campo lejano a 300 mts no sobrepasa los 25 uV/m para cualquier dirección de irradiación considerada.

Eficiencia energética:

- $\eta = \frac{P_{out}}{P_{in}}$ desde entrada 230 VAC / 50 Hz hasta salida $2 A_p$ / 13,56 MHz. Mayor o igual al 70 %.
- $\eta = \frac{P_{out}}{P_{in}}$ desde entrada al amplificador de potencia (Bus de corriente continua) hasta salida $2 A_p$ / 13,56 MHz. Mayor o igual al 80 %.

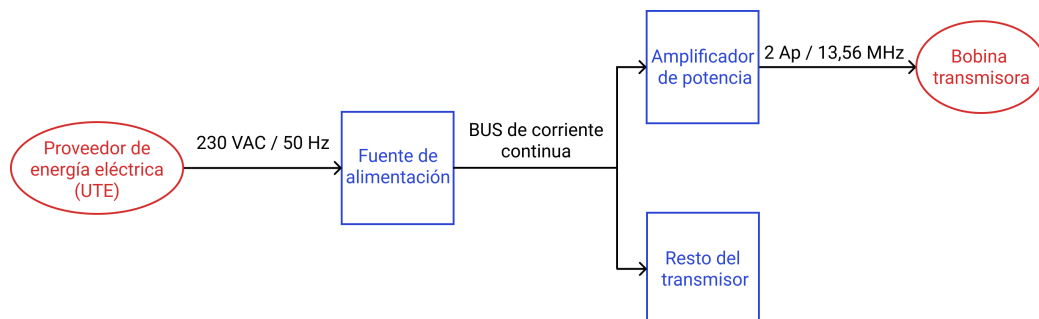


Figura 1.4: Diagrama del transmisor identificando el 'Bus de corriente continua' intermedio entre la entrada del 230 VAC / 50 Hz y la salida de $2 A_p$ / 13,56 MHz.

Regulación:

- Corriente de salida. Debe poder ajustarse entre $0A_p$ y $2 A_p$, en pasos de $100 mA_p$.
- El TX ajustará la corriente de salida en función de comandos recibidos por BLE (Bluetooth Low Energy) enviados por el RX (protocolo a definir).

Requerimientos mecánicos y físicos:

- Rating de protección IP. La caja del dispositivo deberá clasificarse como IP5X. Comentario: la clasificación como IP5x implica:
 - La protección respecto al ingreso de agua no se especifica.
 - El transmisor deberá estar protegido contra el ingreso de polvo en cantidades que interfieran con su correcto funcionamiento.

Seguridad:

- Temperatura máxima de dispositivos de potencia. El transmisor debe medir la temperatura de los dispositivos de potencia y actuar en consecuencia si esta se acerca peligrosamente al límite indicado por el fabricante del dispositivo (umbral de actuación a definir).
- Corrientes y tensiones máximas de dispositivos de potencia. El diseño debe asegurar que las tensiones y corrientes máximas en los dispositivos de potencia no sobrepasan los valores máximos especificados por el fabricante del dispositivo.

Interfaz de usuario:

- Llave de encendido/apagado. El transmisor deberá contar con una llave de encendido/apagado que interrumpa/retorne la alimentación al equipo completo.
- Indicadores luminoso. Deberá contar con al menos tres LEDs:
 - LED1: De color verde, encendido si la llave de encendido/apagado se encuentra en posición de encendido y el transmisor se encuentra alimentado.
 - LED2: De color rojo, encendido si el sistema de seguridad interrumpió el funcionamiento debido a alguna alerta de seguridad (por ejemplo, de temperatura).
 - LED3: Debe encender y apagar con un período de 1 s mientras se reciban comandos válidos por bluetooth y apagarse permanentemente en caso contrario, con fines de diagnóstico.
- Botón de reset: Deberá contar con un pulsador que resetee el transmisor al ser presionado.

Capítulo 1. Introducción

Otros:

- Velocidad de respuesta del lazo de control. El transmisor deberá ser capaz de establecer en la bobina de transmisión la corriente indicada en un tiempo menor a 1 s.
- Topología sugerida para el amplificador de potencia: Clase E, ZVS (Zero Voltage Switching).

Por más información sobre especificaciones y asuntos relacionados con la planificación del PFC referirse al “Plan de proyecto PFC WiCharge”, apéndice E.

Capítulo 2

Arquitectura del Transmisor

En este capítulo se describe brevemente la solución implementada en el presente proyecto para el diseño del transmisor capaz de cumplir con los objetivos del proyecto. Por último, se realiza una breve introducción a las arquitecturas de amplificadores de potencia más utilizadas.

2.1. Arquitectura del Transmisor a Diseñar

En esta sección se busca introducir los principales bloques que integran el transmisor desarrollado en el presente proyecto, de forma de poder cumplir con los requerimientos mencionados en la sección 1.3. Esta introducción será breve; en los próximos capítulos cada bloque será detallado en profundidad.

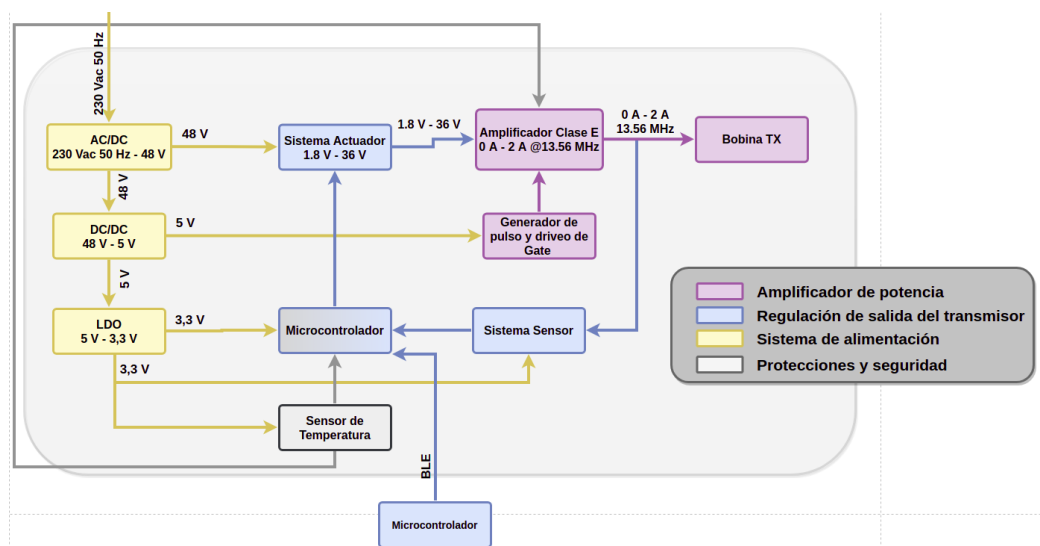


Figura 2.1: Arquitectura del transmisor de potencia a diseñar.

La figura 2.1 presenta el diagrama de los bloques principales que componen el

Capítulo 2. Arquitectura del Transmisor

transmisor diseñado en el presente proyecto. Estos bloques se componen en:

2.1.1. Amplificador de Potencia

El bloque *amplificador de potencia*¹ se detallará en profundidad en el **Capítulo 3**. Este bloque busca entregar una corriente sinusoidal en el rango de 0 a $2 A_p$ a una frecuencia de $13,56 MHz$ a la bobina transmisora. La elección y diseño de la arquitectura de este amplificador es de suma importancia para obtener la eficiencia requerida. Estudiando las diferentes arquitecturas de amplificadores de radiofrecuencia, se llegó a que el amplificador Clase E es el mejor candidato para cumplir los objetivos del proyecto en cuanto a eficiencia. En la sección 2.2 se analizarán las diferentes arquitecturas para demostrar la elección de la arquitectura Clase E.

Además del amplificador de potencia, son necesarios otros elementos para su correcto funcionamiento; dentro de ellos se incluyen un circuito generador de onda cuadrada de $13,56 MHz$ capaz de variar su ciclo de trabajo de $[0,1]$ y un gate driver encargado de entregar la potencia necesaria para la carga y descarga del transistor. Estos se analizan en la sección 3.3.2 y 3.3.3 respectivamente.

2.1.2. Regulación de salida del transmisor

El bloque *regulación de salida del transmisor* se detallará en profundidad en el **Capítulo 4**. Este está encargado de controlar tanto la corriente de salida del transmisor como la tensión objetivo en el receptor del sistema de transferencia inalámbrica de energía².

Como se describió en la sección 1.2, se quiere inducir determinado valor de voltaje en la bobina receptora, el cual, el receptor rectificará y filtrará de forma de poder cargar la batería del mismo. Mediante una comunicación BLE, el receptor informa al transmisor el nivel de voltaje rectificado y filtrado, y con esta información, el transmisor debe ajustar el nivel de corriente de salida hasta lograr que el nivel de tensión recibido por el receptor sea cercano a un valor objetivo. A partir de ahora se llamará voltaje inducido al voltaje reportado por el receptor. El ajuste de corriente se obtiene aumentando o disminuyendo la corriente de salida en pasos de $100 mA_p$ en el rango de 0 a $2 A_p$, hasta que se induzca el voltaje deseado.

Para lograr la variación de corriente de salida se necesitará un sistema que sea capaz de medir la corriente de salida actual (sistema sensor), un sistema capaz de modificar la corriente de salida (sistema actuador) y un algoritmo que sea capaz de ajustar la corriente de salida a un valor deseado, figura 2.2.

¹La bobina transmisora, bobina TX en el diagrama 2.1, forma parte del amplificador Clase E, pero se lo presenta aparte para explicitar que es la carga de salida a la cual se le entrega una corriente de 0 a $2 A_p$.

²El receptor del sistema de transferencia inalámbrica de energía no forma parte del proyecto de fin de carrera en cuestión, tal como se describió en el capítulo 1.2.

2.1. Arquitectura del Transmisor a Diseñar

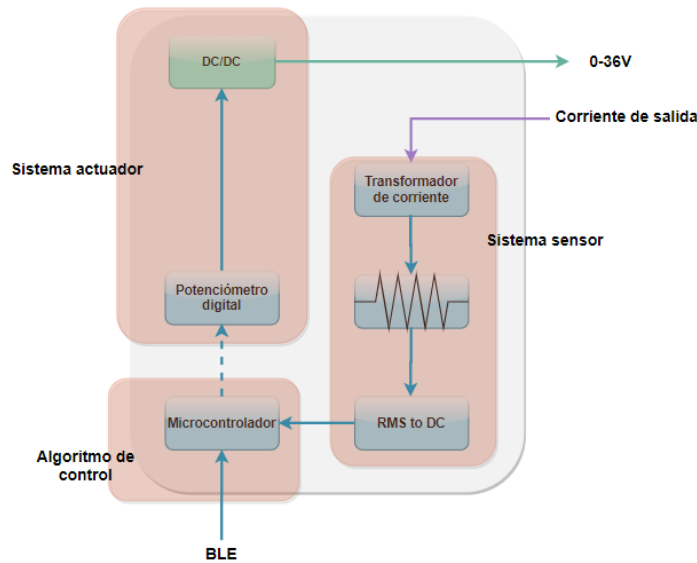


Figura 2.2: Diagrama de bloque: Mecanismo de control

Sistema actuador

La variación de corriente de salida se obtiene mediante la variación del voltaje de alimentación del amplificador Clase E, de esta forma se pueden obtener los valores de corriente de 0 a $2 A_p$. Para lograr eso, el sistema actuador se compone de un convertidor DC/DC y un potenciómetro digital, a través del potenciómetro digital se regula su resistencia, mediante comandos SPI recibidos por el microcontrolador, que conectado al divisor resistivo presente en el convertidor DC/DC se logra regular el voltaje de salida.

Algoritmo de control

Para que el valor de corriente converja al valor deseado, es necesario aplicar un sistema de control, en este proyecto el algoritmo a utilizar es el algoritmo PID implementado en Software. Este regula el voltaje de alimentación del amplificador en función del valor actual y un historial de corrientes de forma de converger a la corriente deseada.

Sistema sensor

La medida de corriente de salida se obtiene a partir del muestreo de voltaje RMS sobre una resistencia por la cual pasa una corriente proporcional al valor de corriente de salida. Para eso se utiliza un transformador de corriente que permite disminuir la corriente de salida por un determinado factor que pasará por la resistencia. La caída de voltaje de dicha resistencia será proporcional a la corriente de salida y pasará por un módulo "RMS to DC" que devolverá el voltaje RMS correspondiente a su entrada. Este último será censado por el microcontrolador y procesado (multiplicándolo por los factores correspondientes) de forma de obtener el valor de pico de corriente entregado por el amplificador.

Capítulo 2. Arquitectura del Transmisor

2.1.3. Sistema de Alimentación

El bloque *sistema de alimentación*³ se detallará en el **Capítulo 5**. Este bloque será el encargado de alimentar a todos los dispositivos a usar en el transmisor que necesiten una alimentación. Como el transmisor debe ser capaz de alimentarse de la red eléctrica, contiene un convertor AC/DC capaz de convertir la corriente alterna de entrada $230\text{ Vac } 50\text{ Hz}$ en un voltaje continuo, 48 V en nuestro caso. Luego ese voltaje continuo será adaptado a otros niveles continuos requeridos por los dispositivos.

Los 48 V generados por el AC/DC alimentarán el sistema actuador (un convertidor DC/DC variable, mediante un potenciómetro digital) encargado de controlar la potencia de salida del amplificador de potencia. Además alimentarán un segundo convertor DC/DC capaz de convertirlos a 5 V , este se encargará de alimentar todos los dispositivos que necesitan 5 V como el circuito generador de pulso del amplificador de potencia.

Para alimentar los dispositivos que necesitan $3,3\text{ V}$ se utiliza el regulador LDO de 5 V a $3,3\text{ V}$ integrado en el microcontrolador, Nordic nRF52840.

2.1.4. Seguridad y Protecciones

Por último, el bloque *seguridad y protecciones*⁴ se detallará en el **Capítulo 6**. Este bloque se encarga que los diferentes componentes del transmisor no sobrepasen sus límites de voltaje, corriente o temperaturas permitidas. En el diagrama de bloques, figura 2.1, se observa el sensor de temperatura, este busca controlar la temperatura del transistor que utiliza el amplificador Clase E para que no se eleve de un valor de temperatura determinado. Además de la temperatura hay otros mecanismos de seguridad implementados mediante software, que se basan en el monitoreo del voltaje de los convertidores (AC/DC y dos DC/DC) y por último, monitoreo de la potencia entregada por los dos convertidores DC/DC (un convertor DC/DC es el de 5 V y el otro es el que integra el sistema actuador), estos últimos mecanismos no fueron incluidos en el diagrama de bloques 2.1 para no sobrecargarlo.

2.2. Arquitectura del Amplificador de Potencia

A continuación se presentan las topologías más utilizadas para amplificar señales de radiofrecuencia, sus características más importantes y una comparación entre ellos con el fin de justificar la elección utilizada en el presente PFC. Si se busca

³En el diagrama 2.1 el convertor LDO forma parte del microcontrolador, además se muestran las principales líneas de alimentación en el diagrama, pero hay bloques como el Sistema Actuador que también recibe alimentación del DC/DC 5 V y del LDO de $3,3\text{ V}$, para alimentar subcircuitos dentro de él. Como se busca dar una introducción general del proyecto no se incluyen estas líneas de alimentación.

⁴En el diagrama 2.1 el microcontrolador pertenece tanto al sistema de regulación de salida del transmisor como al sistema de protecciones y seguridad.

2.2. Arquitectura del Amplificador de Potencia

una exposición más completa en el área de los amplificadores de radiofrecuencia, referirse a [11], [12].

2.2.1. Clase A, AB, B y C

Los amplificadores de radiofrecuencia Clase A, AB, B y C se componen de un transistor, una bobina de choque, un condensador de desacople y circuito resonante RLC, tal como se observa en la figura 2.3.

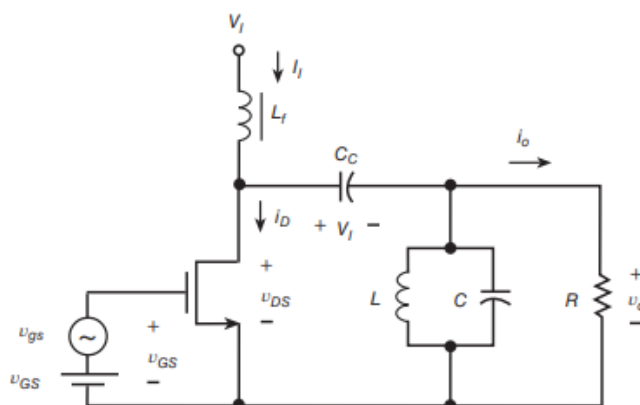


Figura 2.3: Amplificador Clase A,AB,B y C. Imagen extraída de [11]

En estas topologías se polariza el transistor de manera que esté en zona de saturación y por momentos, dependiendo de la clase del amplificador, puede entrar en zona de corte.

Al aplicar un voltaje sinusoidal V_{GS} , este provoca sobre el transistor una corriente sinusoidal más la componente continua de polarización. El condensador de desacople C_c impide que la parte continua pase hacia la carga y el circuito LCR es el encargado de filtrar las componentes armónicas que puedan alcanzar la carga, resultando una corriente sinusoidal a la salida.

Para medir esas fracciones de tiempo en la que entra en corte se define el ángulo de conducción θ ; el ángulo de conducción es el número en grados de un ciclo durante el cual el transistor está en conducción.

- Clase A $\theta = 360^\circ$ (conduce todo el tiempo)
- Clase AB $180^\circ < \theta < 360^\circ$ (conduce más que medio ciclo)
- Clase B $\theta = 180^\circ$ (conduce medio ciclo)
- Clase C $\theta < 180^\circ$ (conduce menos que medio ciclo)

Estas topologías tienen su eficiencia acotada por la potencia disipada por el transistor, ya que en la mayoría del tiempo está conduciendo, en las Clases; AB,

Capítulo 2. Arquitectura del Transmisor

B y C al reducir el ángulo de conducción θ el transistor estará menos tiempo operando y, por lo tanto, la potencia disipada por él disminuirá aumentando la eficiencia.

A continuación se presentan las eficiencias teóricas máximas a las que pueden obtenerse con estas topologías:

- Clase A: $\eta < 50\%$
- Clase AB: $\eta < 78,5\%$
- Clase B: $\eta < 78,5\%$
- Clase C: $\eta < 100\%$

El amplificador Clase C a medida que el ángulo de conducción disminuye a 0 la eficiencia tiende a 100%, sin embargo la potencia de salida y la ganancia van tendiendo a 0. Por lo tanto, hay un compromiso entre eficiencia y ganancia al momento de elegir el ángulo de conducción, que generalmente resulta en $\eta < 80$.

Por lo tanto, los amplificadores Clase A, AB, B y C no son una buena elección para el amplificador, ya que la eficiencia solamente por pérdidas en el transistor es menor a la eficiencia requerida por este proyecto.

2.2.2. Clase D

Los amplificadores Clase D a diferencia de las anteriores arquitecturas, utilizan el transistor para que opere como interruptor. Se compone de dos transistores, uno P y uno N, y un LRC serie, como se observa en la figura 2.4.

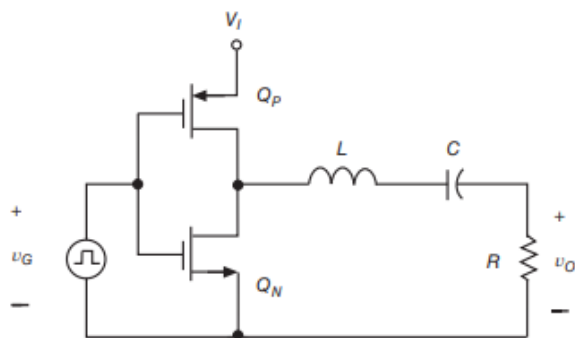


Figura 2.4: Amplificador Clase D imagen extraída de [11]

La forma de operar de este amplificador consiste en hacer que los transistores conmuten de forma que en el nodo común entre ellos generen una onda cuadrada de frecuencia f_0 , frecuencia con la cual son conmutados; que luego es filtrada por el circuito RLC, que consta de un elevado Q y permite obtener solamente la componente fundamental, atenuando los demás armónicos.

2.2. Arquitectura del Amplificador de Potencia

Esta topología presenta una eficiencia teórica del 100 %, debido a que la corriente y el voltaje por cada transistor son disjuntos; cuando el interruptor está abierto la corriente por él es nula y cuando está cerrado el voltaje por él es nulo, haciendo que $V_{DS}I_{DS}$ sea nulo en todo momento.

Pero esa eficiencia del 100 % disminuye cuando se deja de considerar al transistor como un interruptor ideal. Si se utiliza un modelo más real en el que se consideran sus capacidades y resistencias parásitas, aparecen las siguientes pérdidas:

- Pérdidas por conducción
- Pérdidas por conmutación
- Pérdidas de gate.

Las pérdidas por conducción están vinculadas al dejar de considerar al transistor como una llave ideal, y considerar su resistencia de encendido cuando se encuentra conduciendo, R_{ON} .

Las pérdidas de conmutación están vinculadas a las capacidades parásitas del transistor, cuyas cargas y descargas producen retardos haciendo que el encendido y apagado del transistor no suceda de forma instantánea, tal como se observa en la figura 2.5.

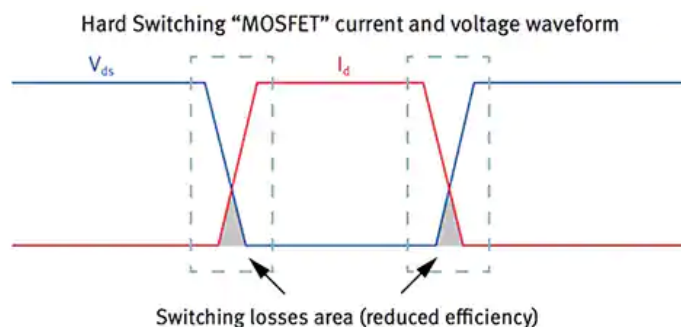


Figura 2.5: Forma de onda de una conmutación dura imagen extraída de <https://www.digikey.com/en/articles/a-review-of-zero-voltage-switching-and-its-importance-to-voltage-regulation>.

Al ocurrir zonas de solapamiento entre el voltaje y la corriente se producirán picos de potencia disipada en sus transitorios, tal como se observa en el área gris de la figura 2.6. Estas pérdidas están vinculadas con la amplitud de corriente y voltaje al momento de conmutar, los tiempos t_R , tiempo de rise, y t_F , tiempo de fall, de las señales y con la frecuencia de trabajo.

Capítulo 2. Arquitectura del Transmisor

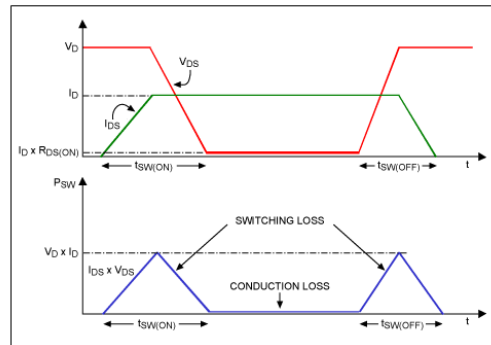


Figura 2.6: Pérdidas por conmutación imagen extraída de [13]

Por último, las pérdidas de gate están vinculadas a la carga y descarga de la capacitancia gate del transistor.

Por lo tanto se puede expresar la potencia disipada por el transistor cuando se lo utiliza como interruptor de la siguiente manera:

$$P_{losses} = P_{SW} + P_{COND} + P_G \quad (2.1)$$

Donde P_{SW} son las pérdidas por conmutación, P_{COND} las pérdidas por conducción y P_G las pérdidas de gate.

Las pérdidas totales empiezan a aumentar considerable con la frecuencia, esto es debido a las pérdidas de conmutación, estas son dependiente de la frecuencia y empiezan a aumentar considerablemente si se empieza a trabajar con frecuencias elevadas, las pérdidas debido al P_G también aumentan con la frecuencia pero son despreciable frente a la otra. A continuación, se cita la gráfica 2.7 del análisis que realiza Texas Instruments sobre las pérdidas totales por el transistor cuando se lo utiliza como conmutador [14], en esta se observa el aumento de las diferentes pérdidas del transistor en función de la frecuencia.

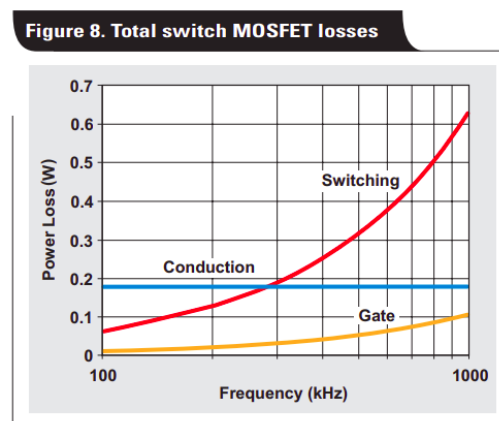


Figura 2.7: Pérdidas por totales del transistor operando como conmutador. Imagen extraída de [14]

2.2. Arquitectura del Amplificador de Potencia

Debido a las pérdidas por conmutación el amplificador Clase D no es buena opción, ya que estas pérdidas, como se mencionó anteriormente, aumentan significativamente al trabajar con frecuencias elevadas.

2.2.3. Clase DE y E

Las pérdidas por conmutación se producen durante la superposición entre voltaje y corriente cuando los dispositivos de conmutación pasan de encendido a apagado y viceversa. La forma de reducir esas pérdidas es minimizando la superposición entre el voltaje y la corriente. Una forma es maximizar $\frac{dI}{dt}$ y $\frac{dV}{dt}$, con ello el área encerrada disminuirá. La desventaja de aumentar esas derivadas es que se producen conmutaciones rápidas y con esto se produce un aumento en la interferencia electromagnética (EMI). Además, para eso, se necesitarán transistores con capacidades y resistencias parásitas cada vez más pequeñas de forma que los tiempos t_R y t_F sean cada vez más pequeños y los componentes que generan los pulsos de control (gate driver y oscilador) deberán ser capaces de generar pulsos con transiciones cada vez más pequeñas.

Los amplificadores DE y E buscan mejorar las pérdidas de conmutación evitando esto último; para eso emplean técnicas de ZVS (del inglés “zero voltage switch”) y ZVDS (del inglés “zero voltage derivite switch”) o técnicas de ZCS (del inglés “zero current switch”) y ZCDS.

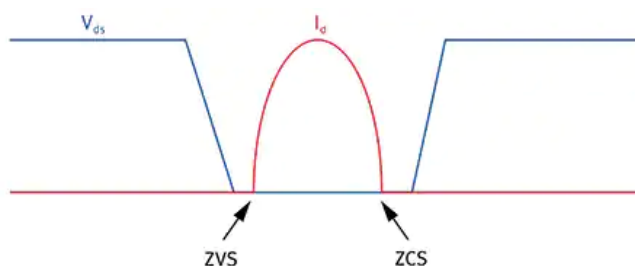


Figura 2.8: Forma de onda de una conmutación suave. Imagen extraída de <https://www.digikey.com/en/articles/a-review-of-zero-voltage-switching-and-its-importance-to-voltage-regulation>

La técnica ZVS se basa en hacer que el voltaje por transistor esté en cero antes que el transistor se encienda, reduciendo las pérdidas por conmutación. Y a la vez, al cumplir ZVDS, se está proponiendo una transición suave en esa caída, con lo que produce una ventaja adicional que es minimizar la EMI. El alto valor de eficiencia que consigue, hace que sean ideales para la amplificación de señales RF.

Clase DE

El amplificador Clase DE o “Clase D ZVS” es una mejora del amplificador Clase D que busca solucionar los problemas de conmutación. La topología del

Capítulo 2. Arquitectura del Transmisor

mismo es similar al amplificador Clase D, consta de dos transistores que operan como interruptor y un resonador LRC que resonará a la frecuencia fundamental y filtrará los demás armónicos. La diferencia es que tiene una capacitancia en paralelo a cada transistor, esto permitirá realizar los cortes por cero, figura 2.9

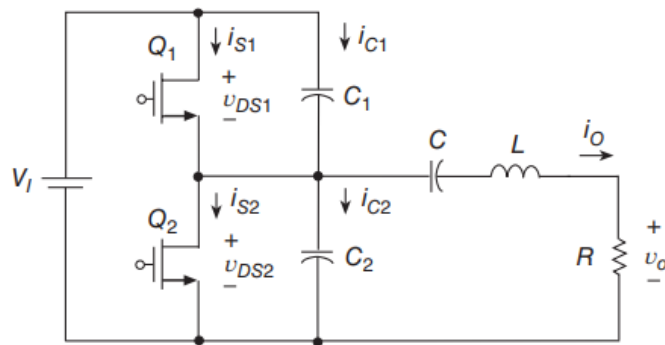


Figura 2.9: Amplificador Clase DE imagen extraída de [11]

Esta arquitectura trabaja con un ciclo de trabajo menor que 50%; con esto se logra que en determinados tiempos ambos transistores se encuentren en estado abierto. Estos tiempos son llamados “tiempos muertos” t_D , los cuales permiten que la energía almacenada en la capacitancia paralela se transfiera al circuito LRC. De esta forma se puede cerrar cada conmutador cuando su condensador esté totalmente descargado, ZVS. Cuanto mayor sea ese tiempo muerto se logra una transición más suave en la transición.

Clase E

El amplificador Clase E es otra arquitectura que busca solucionar los problemas de conmutación del amplificador Clase D. Al igual que la topología D y DE el transistor se utiliza como interruptor.

Este amplificador se basa en la técnica ZVS y ZVDS, lo que hace que se lleguen a eficiencias muy elevadas, como el caso del amplificador Clase DE.

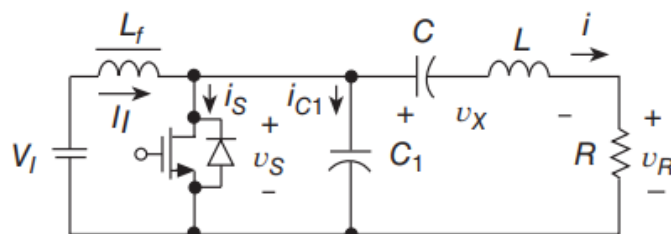


Figura 2.10: Amplificador Clase E imagen extraída de [11]

2.2. Arquitectura del Amplificador de Potencia

En el capítulo 3 se realizará una descripción más detallada de este tipo de amplificador, el cual será objeto de este proyecto.

Ambas arquitecturas DE y E son de las más usadas cuando se necesita un amplificador que trabaje a frecuencias y potencias altas, ya que con ambas arquitecturas se puede lograr eficiencias reales mayores al 90 %. Se optó por la arquitectura Clase E para poder trabajar en un rango más amplio de frecuencia, resistencia de carga y capacitancia paralela parásita del transistor C_{oss} . Estos conceptos se analizarán en la sección 3.2.2.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 3

Amplificador de Potencia

3.1. Amplificador Clase E

En esta sección se describirá la arquitectura del amplificador de potencia elegido para el presente proyecto, amplificador Clase E. Se explicará su funcionamiento y sus formas de ondas.

3.1.1. Análisis del circuito Clase E

El amplificador Clase E ZVS¹ en su forma estándar² está compuesto por un transistor que trabaja como interruptor, un circuito resonante RLC (compuesto por L_2 , C_2 y R), un condensador C_1 en paralelo con el transistor y una bobina de choque L_1 , tal como se observa en la figura 3.1.

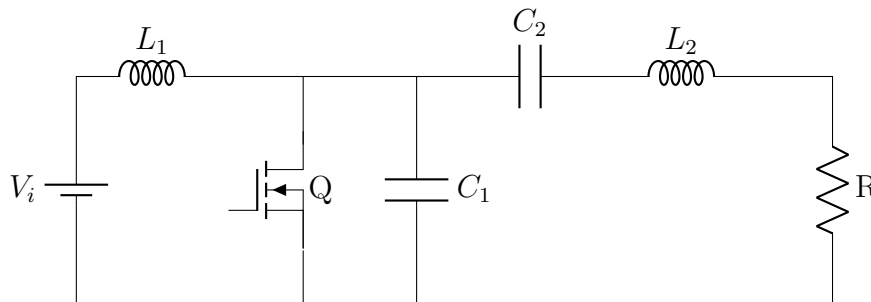


Figura 3.1: Amplificador Clase E

El objetivo del amplificador Clase E es a partir de un voltaje continuo V_i generar una corriente sinusoidal por el circuito resonante, RLC , a la frecuencia de conmutación del transistor Q , f , con un alto nivel de eficiencia aplicando la técnica

¹Existe la variante ZCS presentada en A.2

²Existen variantes desarrolladas del amplificador Clase E que buscan mejorar sus componentes armónicos como el amplificador Clase E PUSH-PULL, Clase E Casode y Clase EF

Capítulo 3. Amplificador de Potencia

de ZVS y ZVDS, que buscan reducir las pérdidas por conmutación, estos conceptos fueron desarrollados en la sección 2.2.3.

Para efectuar un análisis del amplificador Clase E, es necesario realizar ciertas suposiciones las cuales se describen a continuación:

- El dispositivo de conmutación tiene una resistencia en estado ON³, R_{ON} , que se considerará nula para el análisis, e infinita en estado OFF⁴, R_{OFF} .
- El análisis suponiendo que el transistor trabaja con un ciclo de trabajo $D = 0,5$ es más simple al momento de realizar las deducciones de las ecuaciones de la forma de onda y los componentes, pero se pierde un grado de libertad en el diseño, esto se analizará en la sección 3.2. Por eso, para el análisis del amplificador Clase E se utilizará un ciclo de trabajo genérico D^5 , lo que implica que estará un tiempo $[0, TD]$ conduciendo y un tiempo $[TD, T]$ en corte, $[0, 2\pi D]$ y $[2\pi D, 2\pi]$ en variable angular, siendo $T = \frac{1}{f}$, f frecuencia de trabajo del transistor.
- El factor de calidad Q del circuito RLC es suficientemente alto para que la corriente que circule a través de la carga sea puramente sinusoidal a la frecuencia fundamental de trabajo y el resto de los armónicos sean filtrados. La frecuencia de la corriente sinusoidal será f , frecuencia de trabajo del transistor.
- El valor de la bobina de choque L_1 se diseña de manera que cumpla la función de filtro de entrada, de forma que la inductancia sea suficientemente elevada para filtrar los rizados y asumir que la corriente que entrega la alimentación es constante.
- Para el análisis se supondrá que la capacitancia parásita que introduce el transistor será constante y estará incluida en C_1 . En la sección A.1 se presenta el efecto de considerar esta capacitancia dependiente del voltaje drain-source del transistor, v_s , en el amplificador Clase E.

Con estas suposiciones el amplificador Clase E se puede representar como se observa en la figura 3.2. La alimentación V_i más la bobina L_1 de alto valor de inductancia equivale a una fuente de corriente continua que entrega una corriente I_i y la carga RLC se puede modelar como una fuente de corriente que le consume a I_i una corriente sinusoidal de amplitud I_m , $i_m = I_m \sin(\omega t + \phi)$.

³El estado ON se refiere al transistor conduciendo

⁴El estado OFF se refiere al transistor en corte

⁵Se define el ciclo de trabajo $D = \frac{T_{ON}}{T} \in [0, 1]$ como la relación entre la fracción de tiempo que la señal se encuentra en estado activo y el período de la misma.

3.1. Amplificador Clase E

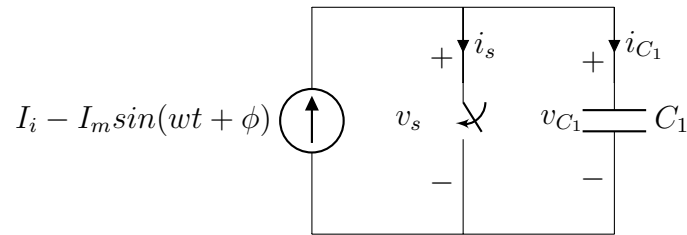


Figura 3.2: Amplificador Clase E: modelo simplificado

3.1.2. Análisis de estados

Al operar el transistor como interruptor, el amplificador Clase E tiene dos estados posibles, cuando el transistor está conduciendo, estado ON, y cuando está en corte, estado OFF.

Estado ON

Cuando el transistor se encuentra conduciendo, estado ON, no hay tensión entre las terminales del transistor, ya que la resistencia de conducción se asume nula, $R_{ON} = 0 \Omega$, hipótesis 3.1.1, por lo tanto el condensador C_1 en paralelo estará cortocircuitado. La corriente que fluye por el transistor es la suma de una corriente que se asume sinusoidal, hipótesis 3.1.1, proveniente del circuito RLC , más la componente continua entregada por la fuente, figura 3.3.

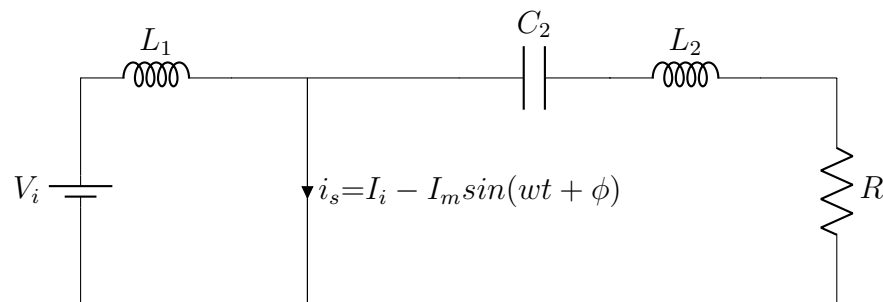


Figura 3.3: Amplificador Clase E ON

Estado OFF

Cuando el transistor está abierto, estado OFF, la corriente sinusoidal continúa circulando, pero lo hace a través de la capacidad paralela al transistor C_1 , Además se le suma la componente continua producida por la fuente, figura 3.4.

Capítulo 3. Amplificador de Potencia

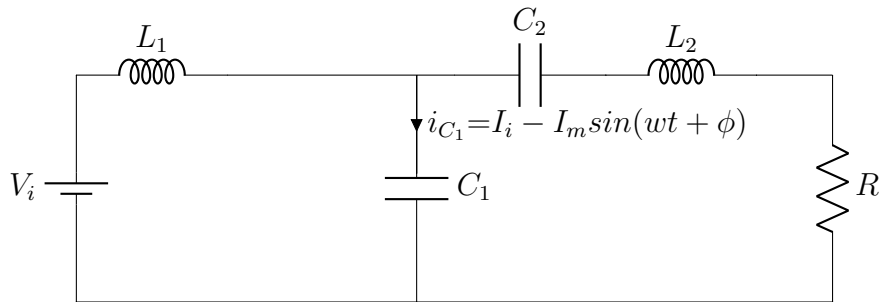


Figura 3.4: Amplificador Clase E OFF

3.1.3. Condición ZVS Y ZVDS

Al operar con el transistor como interruptor, este puede sufrir pérdidas de conmutación, vinculadas a las capacidades que contiene el transistor. El amplificador Clase E busca mejorar las pérdidas por conmutación con técnicas de ZVS y ZVDS. Para eso se busca que el voltaje v_s en las terminales del transistor se haga cero antes que aparezca la corriente debido al encendido del mismo. De esa manera ambas serán nulas y se garantiza que no ocurra solapamiento entre la corriente y el voltaje en el encendido del transistor.

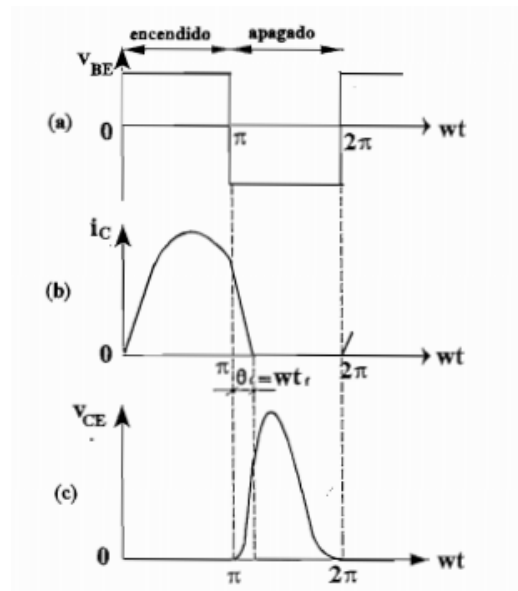


Figura 3.5: Pérdidas en el transistor encendido-apagado para un ciclo de trabajo $D = 0,5$. Se observa que la corriente por el transistor al momento de corte no se vuelve nula de forma instantánea, sino que demora un tiempo t_f , tiempo de fall, en desaparecer. Mientras que el voltaje por el transistor, v_s , empieza a aumentar produciéndose las pérdidas por conmutación. Imagen extraída de [15]

3.1. Amplificador Clase E

Por lo tanto, al eliminar las pérdidas en el transitorio apagado-encendido solamente estarán presentes las pérdidas por conmutación en el transitorio encendido-apagado, tal como se observa en la figura 3.5.

Para garantizar ese modo de operación, en el amplificador Clase E es necesario las siguientes condiciones sobre la forma de onda del voltaje vs del transistor:

ZVS (Conmutación a tensión cero)

$$v_s(\omega t = 0) = 0 \Rightarrow v_s(\omega t = 2\pi) = 0 \quad (3.1)$$

ZVDS (Conmutación a derivada de la tensión nula)

$$\left. \frac{dv_s(t)}{dt} \right|_{(\omega t = 0)} = 0 \Rightarrow \left. \frac{dv_s(t)}{dt} \right|_{(\omega t = 2\pi)} = 0 \quad (3.2)$$

La condición 3.1 establece que el voltaje sea nulo antes que se encienda y la condición ZVDS, 3.2, no permite que el voltaje sea nulo de forma abrupta al momento del encendido, sino que se realice con determinada suavidad.

Estas dos condiciones dan como resultado las siguientes formas de onda de voltaje y corriente por el transistor imponiendo ZVS y ZVDS 3.6.

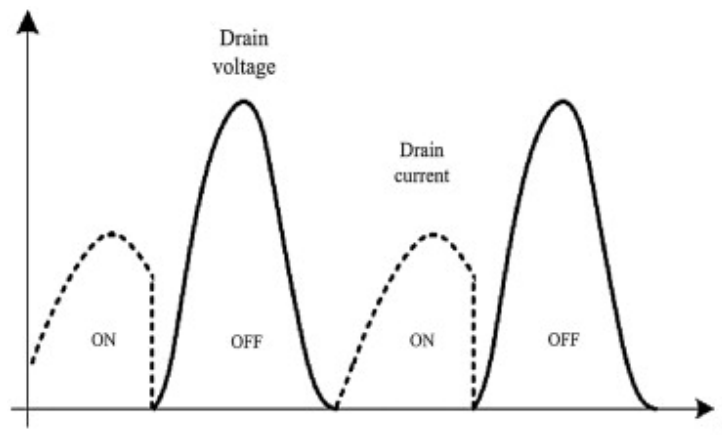


Figura 3.6: Forma de onda del voltaje y corriente por el transistor. Se observa ZVS y ZVDS al momento de encender el transistor, pasaje de estado OFF a estado ON, en ese instante no se producen pérdidas por conmutación. Imagen extraída de [16].

3.1.4. Formas de onda del amplificador Clase E

A continuación se presentarán las formas de onda del amplificador clase E.

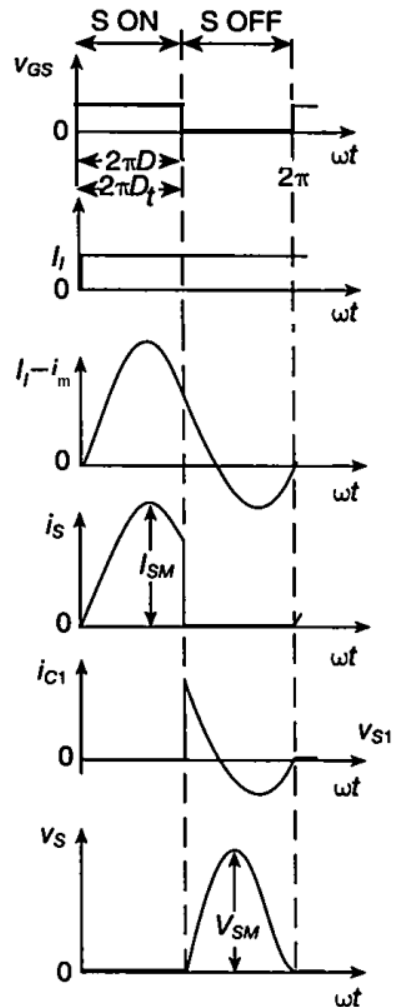


Figura 3.7: Forma de onda del amplificador Clase E. Imagen modificada de [16]

El transistor del amplificador Clase E se mantendrá conduciendo, estado ON, durante un tiempo $[0, 2\pi D]$, y se mantendrá en corte, estado OFF, el resto del período $[2\pi D, 2\pi]$. Para eso el voltaje que enciende y apaga el transistor, v_{gs} , tendrá que ser una onda cuadrada de ciclo de trabajo D , como se observa en la primera gráfica de la figura 3.7.

La corriente I_i es una corriente constante que entrega la fuente de continua, V_i , debido al alto valor de inductancia de L_1 , como se observa en la segunda gráfica de la figura 3.7.

En la tercera gráfica se observa la corriente $I_i - i_m$, corriente que circula por el transistor y el condensador C_1 , recordar que $i_m = I_m \sin(\omega t + \phi)$ corriente que circula por la carga RLC . Abajo de esta gráfica, se observa la misma corriente, $I_i - i_m$, pero se explicita por el componente que pasa, cuando está el transistor conduciendo, el condensador está en corto, por lo tanto no circula corriente por él y circula toda la corriente por el transistor, cuando el transistor está abierto,

3.1. Amplificador Clase E

circula toda la corriente por el condensador.

Por último, se observa la forma de onda del voltaje del transistor, v_s . Su valor al momento de conmutar, $v_s(2\pi)$, es nula y su derivada en ese punto también. Estas condiciones, como se mencionó anteriormente, son las condiciones que le dan la alta eficiencia al amplificador Clase E. Se logran teniendo una fase específica en la corriente de salida, ϕ , y una relación entre las amplitudes I_i y I_m ⁶ que hacen que al momento de integrar la corriente i_{C_1} en el intervalo $[2\pi D, 2\pi]$ de nula, con eso el voltaje en $v_s(2\pi)$ es nulo. Además, se obtiene la derivada nula de v_s en 2π a través de la corriente $i_{C_1}(2\pi)$ nula. Para estas dos condiciones se usa que

$$v_s(t) = \frac{1}{\omega C_1} \int_{2\pi D}^{\omega t} i_{C_1} d(\omega t)^7.$$

3.1.5. Ecuaciones del amplificador Clase E

Para obtener las ecuaciones de los componentes del amplificador Clase E, se deben realizar el estudio a partir de las hipótesis realizadas en 3.1.1. Los siguientes resultados se basan en el análisis realizado en el capítulo 12 del libro “Resonant Power Converters” [12].

Por la hipótesis de alto factor de calidad del circuito de carga RLC , la corriente por ella será sinusoidal de valor de pico I_m , la cual se puede expresar de la forma:

$$i_m = I_m \text{sen}(\omega t + \phi)$$

La corriente que circula por el condensador C_1 , i_{C_1} , y el transistor, i_s , será la corriente que entra por la bobina de choque, por hipótesis I_i constante, menos la corriente que sale por la carga RLC , figura 3.8.

$$i_s + i_{C_1} = I_i - I_m \text{sen}(\omega t + \phi)$$

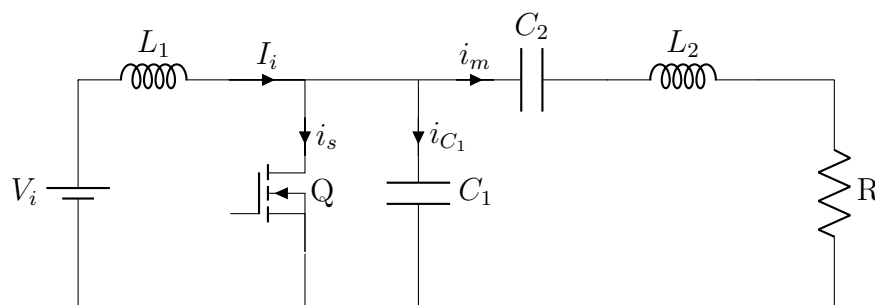


Figura 3.8: Amplificador Clase E

Observando que i_s y i_{C_1} son disjuntas, cuando el transistor está en ON solo circula corriente por él y cuando está en OFF solo por el condensador C_1 , figura

⁶Estas relaciones se verán en detalle en la sección 3.1.5.

⁷Se aplica el cambio de variable $t = \omega t$, para la integral

Capítulo 3. Amplificador de Potencia

3.9 y 3.10.

La corriente por el condensador C_1 será:

$$i_{C1} = \begin{cases} 0 & 0 < wt \leq 2\pi D \\ I_i - I_m \sin(wt + \phi) & 2\pi D < wt \leq 2\pi \end{cases}$$

La corriente por el transistor será:

$$i_s = \begin{cases} I_i - I_m \sin(wt + \phi) & 0 < wt \leq 2\pi D \\ 0 & 2\pi D < wt \leq 2\pi \end{cases}$$

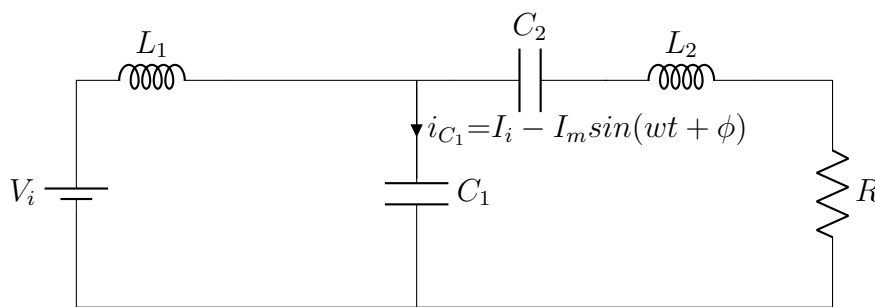


Figura 3.9: Amplificador Clase E OFF

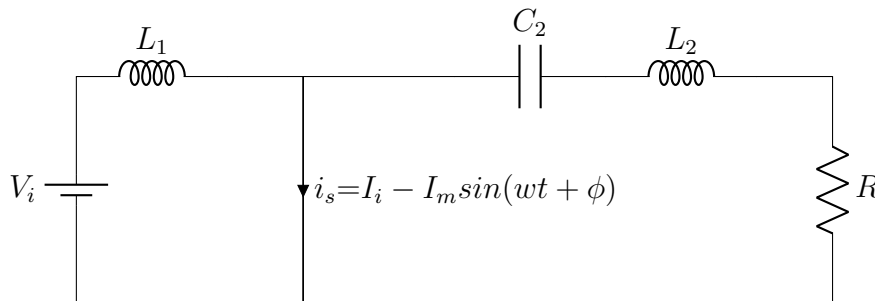


Figura 3.10: Amplificador Clase E ON

Para calcular el voltaje $v_s(t)$, voltaje drain-source del transistor, se debe integrar la corriente por C_1 , $v_s(t) = \frac{1}{wC_1} \int_{2\pi D}^{wt} i_{C1} d(wt)$ ⁸, este se integra solamente en el período de tiempo por el cual el transistor no está conduciendo, ya que cuando conduce $v_s(t) = 0$, resultando:

$$v_s(t) = \frac{1}{wC_1} \begin{cases} 0 & 0 < wt \leq 2\pi D \\ I_i(wt - 2\pi D) + I_m[\cos(wt + \phi) - \cos(2\pi D + \phi)] & 2\pi D < wt \leq 2\pi \end{cases} \quad (3.3)$$

⁸Se aplica el cambio de variable $t = wt$, para el cálculo de la integral.

3.1. Amplificador Clase E

Imponiendo la condición de ZVS, voltaje cero al momento de la conmutación, $v_s(2\pi) = 0$, se obtiene la siguiente condición:

$$I_m = I_i \frac{2\pi(1-D)}{\cos(2\pi D + \phi) - \cos(\phi)} \quad (3.4)$$

Aplicando ZVDS, derivada cero al momento de la conmutación $\left. \frac{dv_s(t)}{dt} \right|_{(2\pi)} = 0$ se obtiene la siguiente condición:

$$\tan(\phi) = \frac{\cos(2\pi D) - 1}{2\pi(1-D) + \sin(2\pi D)} \quad (3.5)$$

Las ecuaciones 3.4 y 3.5 garantizan que se cumplan las condiciones ZVS y ZVDS y con eso, la máxima eficiencia del amplificador Clase E. En la sección 3.1.6 se analizan los casos para cuando no se cumplen algunas de estas condiciones.

Tanto 3.4 y 3.5 dependen de corrientes y ángulos, pero no de los componentes del amplificador Clase E. A continuación se encontrará el vínculo de estas ecuaciones, 3.4 y 3.5, con los valores de los componentes del amplificador.

Aplicando la condición donde la componente DC del voltaje en la bobina L_1 es cero:

$$V_i = \frac{1}{2\pi} \int_{2\pi D}^{2\pi} v_s d(\omega t) \quad (3.6)$$

$$V_i = \frac{I_i}{\omega C_1} \left\{ \frac{(1-D)[\pi(1-D)\cos(\pi D) + \sin(\pi D)]}{\tan(\pi D + \phi)\sin(\pi D)} \right\} \quad (3.7)$$

Definiéndose la resistencia vista del amplificador Clase E como:

$$R_{DC} = \frac{V_i}{I_i} = \frac{1}{\omega C_1} \left\{ \frac{(1-D)[\pi(1-D)\cos(\pi D) + \sin(\pi D)]}{\tan(\pi D + \phi)\sin(\pi D)} \right\} \quad (3.8)$$

De las condiciones anteriores se obtienen las siguientes ecuaciones de la forma de onda de v_s , i_s y i_{C_1} en función de los parámetros de entrada V_i y I_i , estas ecuaciones serán útiles más adelante para calcular el voltaje y la corriente máxima por el transistor, sección 3.2.1.

$$\frac{v_s}{V_i} = \begin{cases} 0 & 0 < \omega t \leq 2\pi D \\ \frac{\tan(\pi D + \phi)\sin(\pi D)}{(1-D)[\pi(1-D)\cos(\pi D) + \sin(\pi D)]} \left\{ \omega t - 2\pi D + \frac{2\pi(1-D)}{\cos(2\pi D + \phi) - \cos(\phi)} [\cos(\omega t + \phi) - \cos(2\pi D + \phi)] \right\} & 2\pi D < \omega t \leq 2\pi \end{cases} \quad (3.9)$$

⁹Se utilizó $\cos(2\pi + \phi) = \cos(\phi)$.

¹⁰Se deriva la ecuación 3.9 y se impone que en 2π sea nula. Por último se aplica la ecuación 3.4 para eliminar la dependencia de I_m/I_i .

Capítulo 3. Amplificador de Potencia

$$\frac{i_{C_1}}{I_i} = \begin{cases} 0 & 0 < \omega t \leq 2\pi D \\ 1 - \frac{2\pi(1-D)\sin(\omega t + \phi)}{\cos(2\pi D + \phi) - \cos(\phi)} & 2\pi D < \omega t \leq 2\pi \end{cases} \quad (3.10)$$

$$\frac{i_s}{I_i} = \begin{cases} 1 - \frac{2\pi(1-D)\sin(\omega t + \phi)}{\cos(2\pi D + \phi) - \cos(\phi)} & 0 < \omega t \leq 2\pi D \\ 0 & 2\pi D < \omega t \leq 2\pi \end{cases} \quad (3.11)$$

A continuación se observará que la carga resonante RLC debe cumplir cierta relación que dependerá de D y de ϕ , por lo tanto el amplificador Clase E deberá tener una carga particular para cumplir las condiciones de máxima eficiencia, ZVS y ZVDS.

Separando la inductancia L_2 en L_a y L_b de forma que C_2 resuene con L_a , el circuito resonante de la figura 3.11 equivalente a la al circuito de la figura 3.12 a la frecuencia de trabajo f .

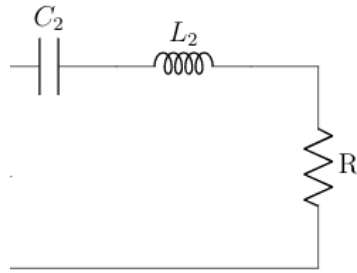


Figura 3.11: Circuito resonante del amplificador Clase E

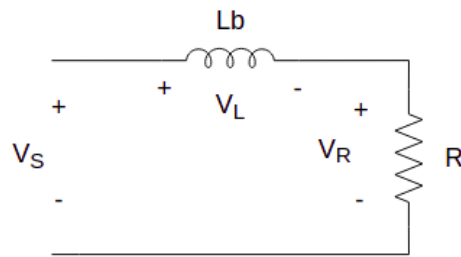


Figura 3.12: Circuito resonante equivalente del amplificador Clase E

La componente fundamental del voltaje v_s , tiene que ser igual a la siguiente suma vectorial

$$V_S^2 = V_L^2 + V_R^2 \quad (3.12)$$

Donde $V_L = I_m \omega L_b$ $V_R = I_m R$. Recordando que la corriente por RLC es sinusoidal de fase ϕ , el voltaje por la resistencia tendrá la misma fase y el voltaje por la inductancia tendrá fase $\phi + 90^\circ$. Esta se puede observar en el siguiente diagrama de fasores:

3.1. Amplificador Clase E

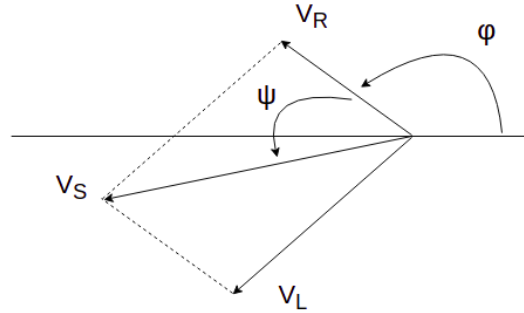


Figura 3.13: Diagrama fasorial del circuito resonante equivalente del amplificador Clase E

$$V_R = \frac{1}{\pi} \int_{2\pi D}^{2\pi} v_s \sin(\omega t + \phi) d(\omega t) = \frac{2 \sin(\pi D) \sin(\pi D + \phi)}{\pi(1-D)} V_i \quad (3.13)$$

$$V_L = \frac{1}{\pi} \int_{2\pi D}^{2\pi} v_s \cos(\omega t + \phi) d(\omega t) = \frac{1 - 2(1-D)^2 \pi^2 - 2 \cos(\phi) \cos(2\pi D + \phi) + \cos(2(\pi D + \phi)) [\cos(2\pi D) - \pi(1-D) \sin(2\pi D)]}{2(1-D) \pi \cos(\pi D + \phi) [(1-D) \pi \cos(\pi D) + \sin(\phi D)]} V_i \quad (3.14)$$

Por lo tanto la impedancia del circuito resonante equivalente del amplificador Clase E debe cumplir la siguiente relación:

$$\tan(\psi) = \frac{\omega L_b}{R} = \frac{2(1-D)^2 \pi^2 - 1 + 2 \cos(\phi) \cos(2\pi D + \phi) - \cos(2(\pi D + \phi)) [\cos(2\pi D + \phi) - \phi(1-D) \sin(2\pi D)]}{4 \sin(\pi D) \cos(\pi D + \phi) \sin(\pi D + \phi) [(1-D) \pi \cos(\pi D) + \sin(\phi D)]} \quad (3.15)$$

Con las condiciones vistas anteriormente, ya se está en condiciones de obtener los parámetros del amplificador Clase E.

Resistencia R

Utilizando la ecuación 3.13 y que la potencia de salida se puede calcular como $P_R = \frac{V_R^2}{2R}$ la resistencia de carga está dado por:

$$R = \frac{2 \sin(\pi D)^2 \sin(\pi D + \phi)^2 V_i^2}{\pi^2 (1-D)^2 P_R} \quad (3.16)$$

Inductancia L_2

La inductancia de la carga resonante L_2 está dada por la relación del factor de calidad y R , recordando que el factor debe ser alto para estar en las hipótesis 3.1.1.

$$L_2 = \frac{Q_L R}{\omega} \quad (3.17)$$

Capítulo 3. Amplificador de Potencia

Capacitancia de carga C_2

El condensador de la carga resonante C_2 resuena con L_a , donde $L_2 = L_a + L_b$. Por lo tanto la capacitancia de la carga resonante C_2 está dada por

$$C_2 = \frac{1}{\omega(Q_L R - \omega L_b)} \quad (3.18)$$

Capacitancia C_1

Combinando la ecuación 3.4 con 3.8 y 3.13 donde $I_m = \frac{V_R}{R}$ la capacitancia paralela C_1 está dado por

$$C_1 = \frac{2}{\omega R} \frac{\sin(\pi D) \cos(\pi D + \phi) \sin(\pi D + \phi) ((1 - D)\pi \cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.19)$$

3.1.6. Punto de operación del amplificador Clase E

Existen tres puntos de operación en el cual puede operar el amplificador Clase E, en los cuales dos, se obtienen elevados valores de eficiencia, punto de operación óptimo y punto de operación sub-óptimo. En la figura 3.14 se observan los modos de operación del amplificador Clase E mencionados.

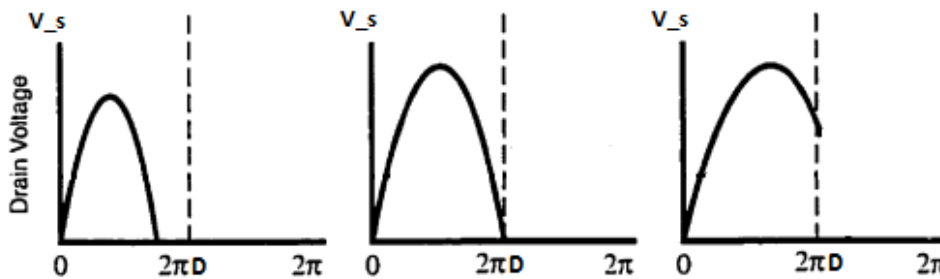


Figura 3.14: Diferentes puntos de operación del amplificador Clase E: Punto sub-óptimo figura de la izquierda, punto óptimo la del centro y punto no deseado la derecha. Imagen editada de [17]

Punto de operación óptimo

Cuando se cumplen las condiciones de ZVS y ZVDS se está en el punto de máxima eficiencia del amplificador Clase E. Gráficamente equivale a que al momento de conmutación del transistor de corte a conduciendo, el voltaje v_s por el transistor debe ser nulo y tener derivada nula, figura 3.14 centro. A este punto de operación se lo llama punto de operación óptimo y es donde se obtiene la máxima eficiencia.

3.1. Amplificador Clase E

Punto de operación sub-óptimo

Por características del transistor que se mencionará a continuación habrá un modo de operar el amplificador Clase E, donde se tendrán eficiencias elevadas, a este punto de operación se lo llama punto de operación sub-óptimo y es cuando el voltaje v_s se vuelve nulo antes que el transistor conmute, figura izquierda 3.14.

Los dispositivos MOSFET que tienen bulk y source cortocircuitados (como es el caso de nuestro circuito) tienen por su construcción un diodo entre drain y source, tal como se observa en la figura 3.15.

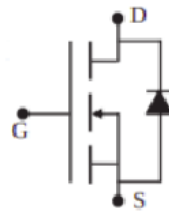


Figura 3.15: Modelo del MOSFET con su Diodo paralelo interno

Cuando la tensión en el drain intenta ser inferior a la tensión en el source, se enciende el diodo y queda fijado el voltaje; dicho voltaje depende del transistor y su tecnología. Mediante este efecto, las pérdidas de conmutación serán bajas y la eficiencia generada alta, ya que el voltaje al momento de encender el transistor es bajo.

Este punto de operación se puede obtener si el ciclo de trabajo es mayor al ciclo de trabajo que garantiza el punto de operación óptimo. También se puede obtener cuando la resistencia de carga R o el condensador paralelo C_1 son menores a los valores que garantizan el punto de operación óptimo, observando la figura 3.16, cuando R disminuye, el punto señalado de la figura también disminuye, por lo tanto el punto que corta en cero será ahora menor, lo mismo con C_1 .

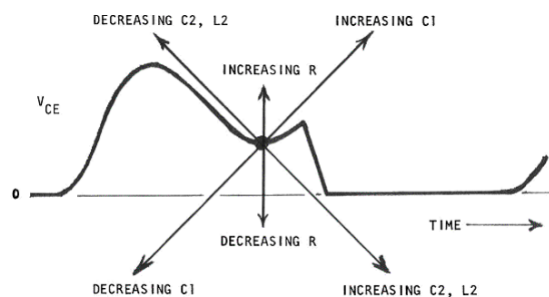


Figura 3.16: Variación de la forma de onda del voltaje drain-source, v_s cuando se varían los parámetros del amplificador Clase E Imagen tomada de [18].

Capítulo 3. Amplificador de Potencia

Punto de operación no deseado

Por último, al no estar en los anteriores puntos de operación, las pérdidas por conmutación del transistor del amplificador Clase E podrán ser altas, reduciendo de forma considerable la eficiencia. A este punto de operación se le llama punto de operación no deseado, figura derecha 3.14.

El voltaje del transistor al momento de conmutar de corte a conduciendo es distinto de nulo, y como se vio anteriormente, a diferencia de la figura derecha 3.14, el voltaje v_s no desciende a cero de forma inmediata, sino que las capacidades parásitas del transistor producen retardos, provocando las pérdidas por conmutación. Mientras más elevado el voltaje al momento de conmutar mayor pérdida habrá.

3.2. Diseño del amplificador Clase E

En esta sección se presenta el diseño del amplificador Clase E a partir de los requerimientos especificados.

3.2.1. Requerimiento de Diseño

Para el diseño del amplificador Clase E se consideraron los siguientes requerimientos mencionados en la sección 1.3 :

- Frecuencia de trabajo: $f = 13,56 \text{ MHz}$
- Potencia de salida: $P_R = 6 \text{ W}$
- Carga de salida $L_2 = 2,2 \mu\text{H}$ con $ESR R = 3 \Omega$
- Eficiencia mayor a 80 %

Para el diseño del amplificador Clase E, hay dos caminos a seguir basándose en el análisis que realiza el capítulo 12 del libro “Resonant Power Converters” [12] para el diseño de un amplificador Clase E. El primero es utilizando un ciclo de trabajo $D = 0,5$ y el otro es diseñar teniendo la libertad de elegir el ciclo de trabajo. Para que el diseño del amplificador Clase E esté bien definido se recuerda que se necesitan los siguientes parámetros, algunos ya están definidos por los requerimientos de diseño:

- V_i voltaje de alimentación del amplificador Clase E
- L_1 bobina de choque para producir una corriente constante
- f Frecuencia de conmutación del transistor
- D Ciclo de trabajo, período de tiempo que el transistor estará en ON
- C_1 Condensador paralelo al transistor

3.2. Diseño del amplificador Clase E

- C_2 Condensador de resonancia
- L_2 Bobina de resonancia
- R Resistencia de carga
- P_R Potencia de salida

A continuación se presentan las ecuaciones de diseño utilizando $D = 0.5$ y D variable.

Ecuaciones de diseño para $D = 0,5$

$$\phi = 147,52^\circ \quad (3.20)$$

$$R = \frac{8}{\pi^2 + 4} \frac{V_i^2}{P_R} \quad (3.21)$$

$$C_1 = \frac{8}{\pi(\pi^2 + 4)} \frac{1}{wR} \quad (3.22)$$

$$L_b = \frac{R}{w} \frac{\pi(\pi^2 - 4)}{16} \quad (3.23)$$

$$L_2 = \frac{Q_L R}{w} \quad (3.24)$$

$$C_2 = \frac{1}{w(Q_L R - wL_b)} \quad (3.25)$$

$$L_{1min}^{11} = \frac{14\pi R}{w} \quad (3.26)$$

Ecuaciones de diseño D variable

$$\phi = \pi + \text{atan} \left(\frac{\cos(2\pi D) - 1}{2\pi(1 - D) + \sin(2\pi D)} \right) \quad (3.27)$$

$$R = \frac{2\sin(\pi D)^2 \sin(\pi D + \phi)^2 V_i^2}{\pi^2(1 - D)^2 P_R} \quad (3.28)$$

$$C_1 = \frac{2}{wR} \frac{\sin(\pi D) \cos(\pi D + \phi) \sin(\pi D + \phi) ((1 - D)\pi \cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.29)$$

$$L_2 = \frac{Q_L R}{w} \quad (3.30)$$

¹¹Inductancia mínima para tener un rizado máximo en la corriente I_i de 10%

Capítulo 3. Amplificador de Potencia

$$L_b = \frac{R}{w} \frac{2(1-D)^2\pi^2 - 1 + 2\cos(\phi)\cos(2\pi D + \phi) - \cos(2(\pi D + \phi))[\cos(2\pi D + \phi) - \phi(1-D)\sin(2\pi D)]}{4\sin(\pi D)\cos(\pi D + \phi)\sin(\pi D + \phi)[(1-D)\pi\cos(\pi D) + \sin(\phi D)]} \quad (3.31)$$

$$C_2 = \frac{1}{w(Q_L R - wL_b)} \quad (3.32)$$

$$L_{1min} = \frac{14\pi R}{w} \quad (3.33)$$

Trabajando con la libertad de poder elegir el ciclo de trabajo se tendrá un grado más de libertad a la hora del diseño, ya que al trabajar con $D = 0,5$, con la potencia y la resistencia de salida fijas, queda determinado el voltaje de entrada V_i , ecuación 3.21. En cambio, trabajando con D variable, en la ecuación 3.28 se puede elegir un voltaje de entrada V_i aunque se tenga la potencia y la resistencia fija, ya que la variable D está sin asignar.

Se puede utilizar un ciclo de trabajo $D = 0,5$ y una red de adaptación para recuperar ese grado de libertad que se pierde al trabajar con $D = 0,5$. En la figura 3.17 se observa la implementación de la red de adaptación en el circuito Clase E.

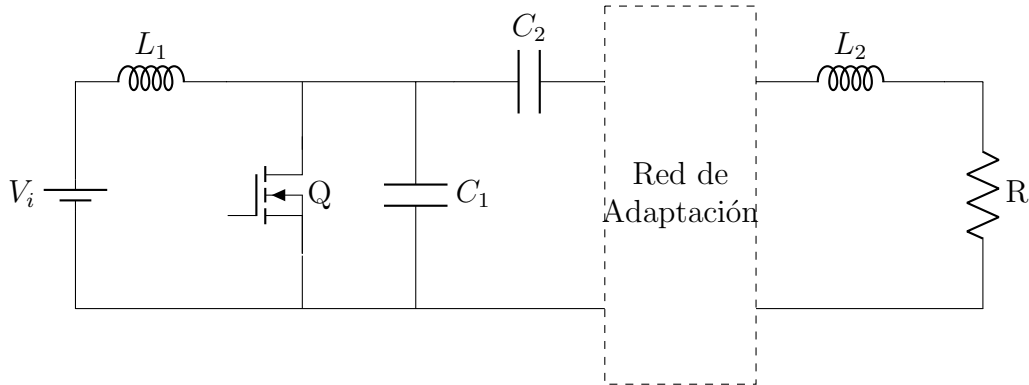


Figura 3.17: Amplificador Clase E con red de adaptación

Como se observa en la figura 3.17 se adapta tanto la resistencia R como la bobina L_2 , ya que en el presente proyecto la inductancia L_2 y la resistencia R , ESR de la inductancia, son los parámetros que modelan la bobina transmisora. Al adaptar la ESR de la bobina a nuevo valor, también se estará adaptado la inductancia, esto no es de gran importancia, ya que se elige otro valor de C_2 .

Una vez implementada la red de adaptación, se puede elegir la alimentación del amplificador resultando una resistencia objetivo para adaptar, ecuación 3.21.

Una de las formas más sencillas para adaptar impedancia es la red L, esta consta de un inductor y un condensador conectados en varias configuraciones en forma de L. En la figura 3.18 se observan las diferentes configuraciones, izquierda red L para elevar la resistencia y derecha red L para aumentar la resistencia.

3.2. Diseño del amplificador Clase E

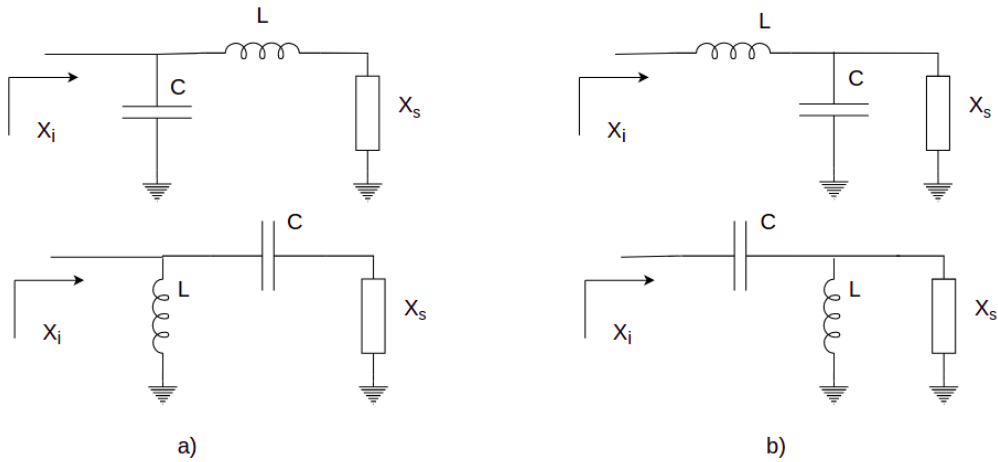


Figura 3.18: Redes de adaptación. Izquierda elevar la carga, derecha reducir la carga

Se optó por la opción de trabajar con un ciclo de trabajo variable por los siguientes motivos:

- Trabajar con $D = 0,5$ no permitirá trabajar con voltaje de entrada, V_i , elevado, ya que si se quiere trabajar con voltajes elevados se deberá adaptar la R aumentando su valor, ecuación 3.21, e implicará trabajar con un C_1 cada vez menor, 3.22, el cual está acotado por la capacidad parásita del transistor.
- Simplicidad: agregar una red utiliza más componentes en el diseño del amplificador, por lo tanto habrá más pérdidas por las resistencias parásitas de los componentes.
- En caso de utilizar una red de adaptación es necesario también ajustar la red.

Voltaje y Corriente máximos por el transistor

Es importante obtener el voltaje y corriente máximos que se obtendrán por el transistor; estos valores serán de utilidad a la hora de elegir el transistor.

Para hallar el voltaje máximo y la corriente máxima, $V_{S_{max}}$ y $I_{S_{max}}$ respectivamente, del transistor, se derivan las ecuaciones v_s y i_s y se halla el tiempo en el cual la derivada es nula.

$$wt_i \text{ tal que } \frac{di_s}{dwt} = 0 \rightarrow wt_i = \frac{3\pi}{2} - \phi$$

$$wt_v \text{ tal que } \frac{dv_s}{dwt} = 0 \rightarrow wt_v = 2\pi - \phi + \arcsin \left[\frac{\cos(\phi) - \cos(2\pi D + \phi)}{2\pi(1 - D)} \right]$$

Capítulo 3. Amplificador de Potencia

Evaluando los tiempos en las expresiones 3.9 y 3.11 se obtiene el valor de pico máximo del voltaje y corriente del transistor.

$$I_{SM} = i_s(wt_i)$$

$$V_{SM} = v_s(wt_v)$$

3.2.2. Análisis de las ecuaciones de diseño

Al analizar las ecuaciones de diseño del amplificador Clase E se observan que hay restricciones sobre la elección de los parámetros, los cuales se observan en las ecuaciones anteriores.

Resistencia, frecuencia y capacitancia parásita del transistor máximas de diseño

Observando la ecuación 3.29 se deduce que hay restricciones en cuanto a la frecuencia máxima, resistencia de carga máxima y capacitancia parásita del transistor máxima. Para su estudio primero se debe conocer la función:

$$wRC_1 = 2 \frac{\sin(\pi D) \cos(\pi D + \phi) \sin(\pi D + \phi) ((1 - D)\pi \cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.34)$$

En la figura 3.19 se observa la gráfica de wRC_1 en función de D , wC_1R es máximo cuando se tiene un ciclo de trabajo de $D = 0,35$, luego aumentando o disminuyendo el ciclo de trabajo desde ese punto wC_1R decrece.

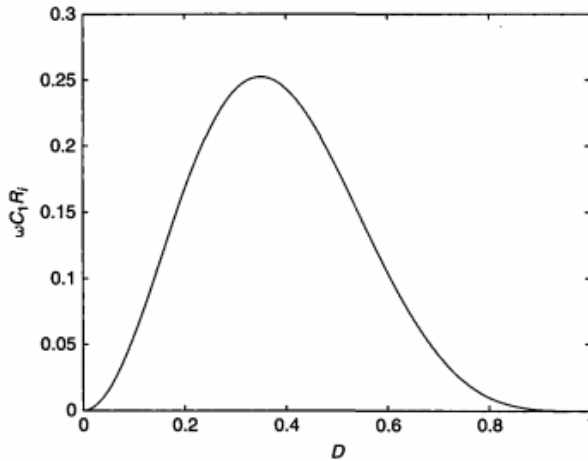


Figura 3.19: wC_1R en función de D . Imagen extraída de [12].

Para las siguientes expresiones 3.35, 3.36 y 3.37, el cálculo de los parámetros máximos se utiliza $D = 0,35$, valor que maximiza la expresión 3.34. Además, se considera C_1 como la capacitancia parásita del transistor, ya que es lo mínimo que puede valer.

3.2. Diseño del amplificador Clase E

Resistencia de carga máxima

En un diseño en el cual se tiene una frecuencia de trabajo y una capacitancia C_1 parásita del transistor dadas, la máxima resistencia de carga a la cual se podrá operar será:

$$R_{max} = \frac{2}{wC_1} \frac{\sin(\pi D)\cos(\pi D + \phi)\sin(\pi D + \phi)((1 - D)\pi\cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.35)$$

Frecuencia máxima

En un diseño en el cual se tiene una resistencia de carga y una capacitancia C_1 parásita dadas, la máxima frecuencia a la que se podrá operar será:

$$f_{max} = \frac{2}{2\pi RC_1} \frac{\sin(\pi D)\cos(\pi D + \phi)\sin(\pi D + \phi)((1 - D)\pi\cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.36)$$

Capacitancia parásita máxima

En un diseño en el cual se tiene una resistencia de carga y una frecuencia de trabajo dadas, la máxima capacitancia parásita que podrá tener el transistor será:

$$C_{1max} = \frac{2}{wR} \frac{\sin(\pi D)\cos(\pi D + \phi)\sin(\pi D + \phi)((1 - D)\pi\cos(\pi D) + \sin(\pi D))}{\pi^2(1 - D)} \quad (3.37)$$

En caso de no poder cumplir con las condiciones descritas anteriormente una solución consta en utilizar una red de adaptación, misma conexión que la figura 3.17, para disminuir la resistencia de carga, permitiendo aumentar la frecuencia de trabajo o elegir un transistor con una mayor capacidad parásita.

Voltaje de entrada y potencia

La ecuación 3.28 establece una relación entre el ciclo de trabajo, la potencia de salida y el voltaje de entrada. Para una misma carga de salida R y una potencia definida P_R , elegir un ciclo de trabajo menor implica tener un mayor voltaje de entrada. Esto se puede observar en gráfica 3.20, $\frac{P_R R}{V_i^2}$ en función de D .

Capítulo 3. Amplificador de Potencia

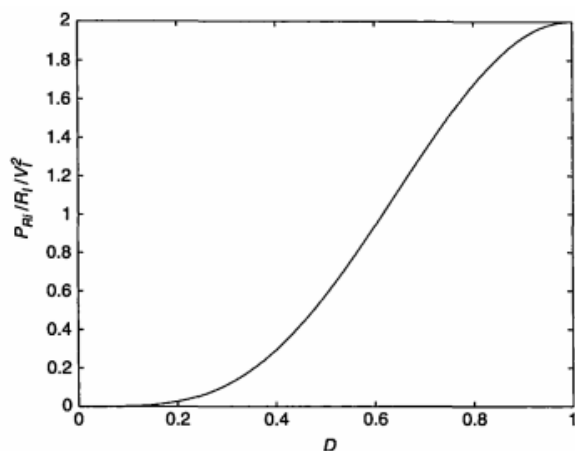


Figura 3.20: P_{RR}/V_i^2 en función de D . Imagen extraída de [12]

Bobina de carga y condensador de resonancia

Por último se analizará la dependencia de D con la bobina y el condensador de resonancia, L_2 y C_2 respectivamente.

Recordando que L_b es la inductancia resultante de cancelar parte de la bobina L_2 con la capacitancia C_2 para poder obtener la impedancia de carga adecuada, sección 3.1.5. Se observa en la gráfica 3.21 que L_b decrece con el ciclo de trabajo; al elegir un ciclo de trabajo más grande implica un L_b más pequeño, eso se relaciona en cancelar más la inductancia L_2 .

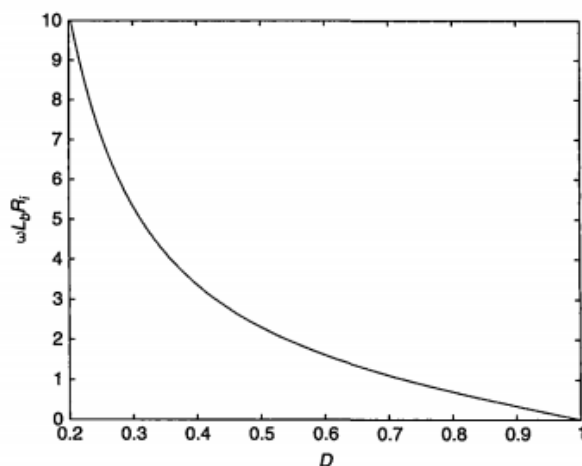


Figura 3.21: $\omega L_b R$ en función de D . Imagen extraída de [12]

Con las restricciones de diseño observadas se concluye sobre la elección de D :

- Elegir D que permita operar a la frecuencia requerida, tener los 3Ω de carga y cumplir con la capacidad parásita del transistor elegido.

3.2. Diseño del amplificador Clase E

- Elegir D lo más bajo posible para poder utilizar voltajes de alimentación alto; y poder tener un margen más grande para repartir la corriente de salida de 0 a $2 A_p$ entre esos valores. Evitando que en caso de variaciones debido a ruido o otros factores en el voltaje de alimentación la corriente varíe considerablemente.
- Elegir D lo más pequeño posible para que L_b sea mayor; eso permitirá tener una menor variación en la eficiencia al variar la inductancia de salida L_2 . Si $L_b \ll \Delta L_2$, se desajustará el amplificador Clase E a variaciones pequeñas de L_2 . En comparación con los otros parámetros, una variación de L_2 tiene un efecto mayor en la disminución de eficiencia que la variación de los otros parámetros, esto se detalla en la sección 3.5.5.

3.2.3. Diseño

Con las restricciones de diseño mencionadas, se creó un script que recibe como entradas: frecuencia de trabajo f , resistencia de carga R , inductancia de carga L_2 , potencia de salida P_R , voltaje de entrada V_i y a partir de ellos, devuelve los parámetros restantes del amplificador Clase E. Se ejecutó el script para varios voltajes de entrada V_i y se obtuvieron siguientes resultados presentados en la tabla 3.1.

V_i [V]	D	T_{ON} [ns]	ϕ [°]	C_1 [pF]	C_2 [pF]	L_{1min} [μH]	L_b [μH]	I_i [Ap]	I_m [A]	$V_{S_{max}}$ [V]	$I_{S_{max}}$ [A]
5	0.54	39.94	143	589	63.54	1.55	0.032	1.2	2.0	19	3.2
10	0.34	25.37	162	987	64.82	1.55	0.075	0.6	2.0	27	2.6
12	0.31	22.78	165	962	65.12	1.55	0.085	0.5	2.0	31	2.5
15	0.27	20.04	168	893	65.61	1.55	0.1	0.4	2.0	37	2.4
20	0.23	17.05	171	773	66.05	1.55	0.13	0.3	2.0	47	2.3
25	0.20	15.10	173	672	67.4	1.55	0.16	0.24	2.0	57	2.24
30	0.18	13.68	174	590	68.4	1.55	0.19	0.2	2.0	67	2.20
36	0.16	12.40	175	515	69.6	1.55	0.22	0.17	2.0	79	2.17
48	0.14	10.64	176	408	72.1	1.55	0.29	0.12	2.0	103	2.12

Tabla 3.1: Parámetros para el diseño del amplificador Clase E para diferentes valores de V_i . Los restantes parámetros de entrada son: $f = 13,56$ MHz, $R = 3 \Omega$, $L_2 = 2,2 \mu H$ y $P_R = 6 W$

A partir de las distintas posibilidades para el diseño del amplificador clase E observadas en la tabla 3.1 se decidió optar por una que tenga el mayor voltaje de entrada V_i y permita trabajar con una resistencia de carga $R = 3 \Omega$ y una capacidad C_1 mayor a la capacidad parásita del transistor elegido ($C_1 \geq 450$ pF, el transistor elegido se detalla en la sección 3.3.1). La condición de mayor voltaje es para poder tener un mayor rango de voltaje para repartir los valores de corriente

Capítulo 3. Amplificador de Potencia

de salida I_m de 0 a $2 A_p$. Además, trabajar con voltaje de entrada alto permitirá una mayor eficiencia del actuador (convertor DC/DC variable que alimenta el amplificador Clase E), ya que este es alimentado por un AC/DC de 48 V, esto se detallará en el capítulo 5, capítulo de alimentación. Pero la elección del voltaje de alimentación del Clase E lo más alto posible tiene un tope, no se puede elegir el voltaje tan alto como se quiera, por la ecuación 3.28 o gráfica 3.20 al aumentar el voltaje de alimentación está disminuyendo D (potencia y resistencia fija) y esto implica la elección de un C_1 cada vez menor, ecuación 3.34 o gráfica 3.19, implicando un transistor con capacidad parásita cada vez menor.

Finalmente con base en lo anterior, y al transistor elegido, sección 3.3.1, se optó por los siguientes parámetros:

Nombre	Valor
Frecuencia f	13,56 MHz
Ciclo de trabajo D	0,16
Fuente de alimentación V_i	36 V
Inductancia de entrada L_1	47 μH
Resistencia de carga R	3 Ω
Impedancia de carga L_2	2,2 μH
Capacitancia C_2	69,6 pF
Capacitancia C_1	515 pF

Tabla 3.2: Parámetros finales para el diseño final del amplificador Clase E

3.3. Componentes del Amplificador Clase E

En esta sección se presentan la elección de los componentes que conforman el Amplificador Clase E.

3.3.1. Elección del Transistor

La elección del transistor utilizado para el diseño del amplificador Clase E es de mucha importancia, ya que este tiene que cumplir determinados requisitos. Para la adecuada selección es necesario considerar las siguientes características:

- Capacidades parásitas
- Resistencia interna de encendido
- Voltaje máximo
- Corriente máxima
- Potencia máxima disipada

3.3. Componentes del Amplificador Clase E

La capacitancia parásita de salida C_{oss} ¹² en el rango de voltaje de trabajo, no deberá ser mayor que la capacitancia C_1 calculada en el diseño.

Para frecuencias elevadas y ciclos de trabajo pequeños el transistor deberá ser capaz de manejar tiempos de conmutaciones pequeños.

El transistor deberá ser capaz de soportar un voltaje de por lo menos 150 V y una corriente de pico de 15 A. Estos valores se obtuvieron variando los parámetros del circuito en un 20 % y observando los peores casos de voltaje y corriente, considerando que no ocurran rupturas por posibles cambios temporales en los parámetros del amplificador, ejemplo cambio de inductancia L_2 o cambio de resistencia R por la interacción con algún objeto.

Para la elección del transistor se consideraron los semiconductores a base de nitrilo, semiconductores GaN, por las ventajas que presentan para trabajar en estos rangos de frecuencias y potencia. En la sección del anexo B.3 se detalla un poco más sobre esta tecnología de transistores.

A continuación, en la tabla 3.3 se presentan una serie de transistores elegidos para el transistor de potencia del amplificador Clase E.

Transistor	i_s max [A]	i_s de pulso max [A]	v_s max [V]	$R_{DS_{ON}}$ [Ω]	Coss max [pF]
EPC2019	8.5	42	200	36	370
GS66506T	22.5	48	650	67	370
GS66504B	15	30	650	100	150
SiS990DN	9.7	20	100	76	300

Tabla 3.3: Principales propiedades de los transistores elegidos para el transistor de potencia del amplificador Clase E.

¹²La capacitancia parásita no es lineal y depende del voltaje v_s del transistor aplicado, por lo tanto se tomará como capacitancia parásita el mayor valor dentro del rango de voltaje de trabajo [0 V - 150 V] aproximadamente.

Capítulo 3. Amplificador de Potencia

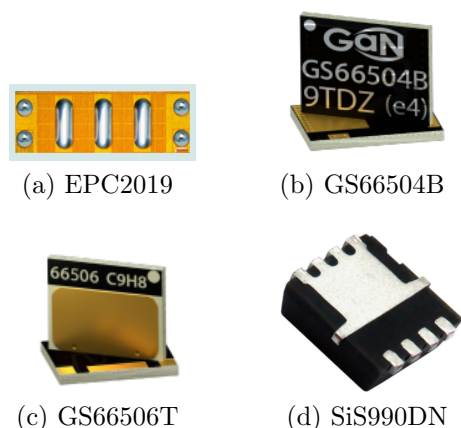


Figura 3.22: Imagen de los transistores de la tabla 3.3. Imágenes extraídas de <https://epc-co.com/epc/Products/eGaNfETsandICs/EPC2019.aspx>, <https://gansystems.com/gan-transistors/>, <https://www.vishay.com/docs/62903/sis990dn.pdf>

El transistor SiS990DN no es de la tecnología GaN, es de Si; se lo incluye en la lista para observar su bajo v_s máximo y que hay soluciones para implementar un amplificador Clase E con este tipo de transistor. Una solución propuesta por [19] es conectar varios transistores en serie de forma que puedan dividirse el voltaje entre ellos. Se descartó esta opción ya que utilizando un transistor de tecnología GaN se resuelve el problema de bajo v_s .

Tanto el GS66506T y GS66504B tiene un PAD diseñado para disipar la potencia, se descartó el transistor EPC2019 ya que con los transistores anteriormente mencionados se puede disipar mayor cantidad de potencia por el PAD especialmente diseñado. Otra ventaja del EPC2019 es que presenta dimensiones del encapsulado es mucho menor que los transistores GS66506T y GS66504B, dificultando la forma de soldar el componente.

Entre el GS66506T y GS66504B la elección fue por el GS66506T por su menor $R_{DS(ON)}$. Además, tiene un termal PAD en la parte superior del transistor, lo que hace que en el cálculo de la máxima potencia solo influyen las propiedades térmicas del transistor y del disipador. En cambio para calcular la máxima potencia con un transistor con termal PAD en la parte inferior, se debe conocer los parámetros $R_{\theta solder}$ y $R_{\theta PCB}$, resistencias térmicas asociadas a la soldadura y al PCB, que no dependen del transistor ni del disipador, figura 3.23.

3.3. Componentes del Amplificador Clase E

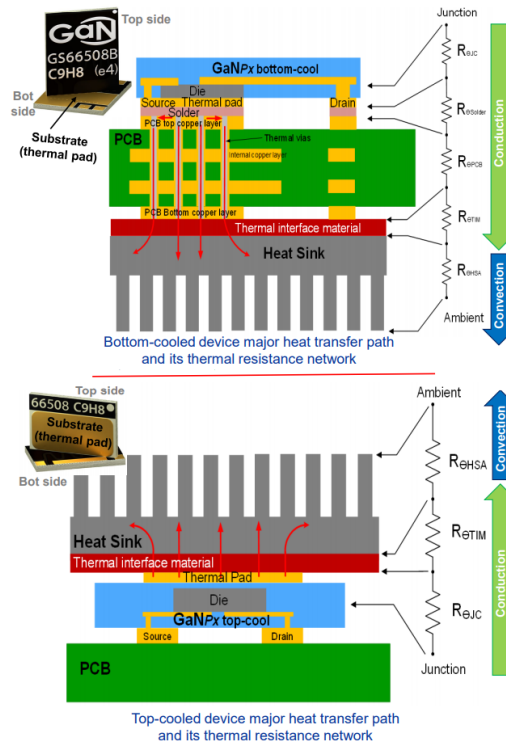


Figura 3.23: Montaje de disipador en transistor con termal PAD inferior y superior. Imagen extraída de [20]

Por lo tanto, el transistor elegido para la construcción del amplificador Clase E es el transistor HEMT GS66506T¹³ de GanSystem, figura 3.24.

Como se mencionó anteriormente, este dispositivo tiene la particularidad de contar con un termal PAD, encargado de disipar el calor, al cual es posible introducir un disipador para bajar su resistencia térmica, permitiendo disipar mayor potencia, tal como se observa en la siguiente imagen 3.25.

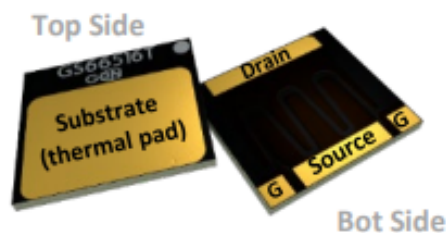


Figura 3.24: Encapsulado transistor GS66506T. Imagen extraída de [20]

Para eso se coloca un Thermal Interface Material entre el termal PAD del tran-

¹³<https://gansystems.com/wp-content/uploads/2020/04/GS66506T-DS-Rev-200402.pdf>

Capítulo 3. Amplificador de Potencia

sistor y el disipador; este material se inserta entre dos componentes para mejorar el acoplamiento térmico entre ellos.

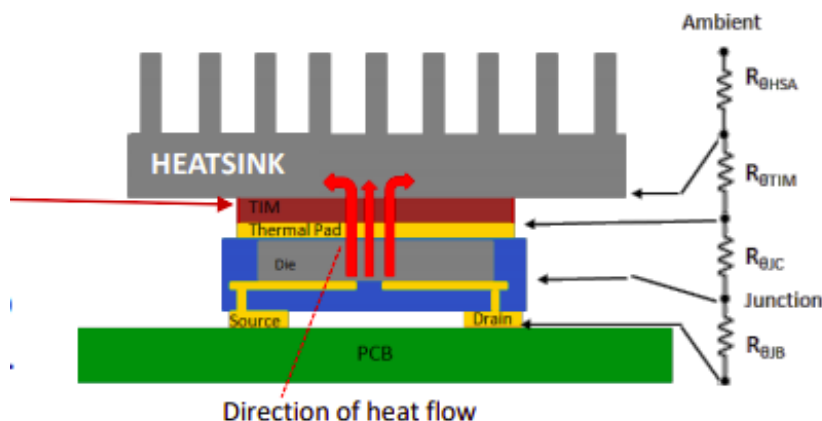


Figura 3.25: Colocación de disipador y material térmico sobre el termal PAD del transistor. Imagen extraída [20]

El cálculo de la máxima potencia disipada es el siguiente:

$$P_{max} = \frac{T_{jmax} - T_{amb}}{R_{\theta JA}} \quad (3.38)$$

$$R_{\theta JA} = R_{\theta JC} + R_{\theta TIM} + R_{\theta HSA}$$

siendo $R_{\theta JA}$ la resistencia térmica juntura-ambiente, $R_{\theta JC}$ resistencia juntura-case $R_{\theta TIM}$ resistencia del Interface Material y $R_{\theta HSA}$ resistencia disipador-ambiente.

Obteniendo los datos de las resistencias térmicas a partir de sus datasheet.

$$R_{\theta JC} = 0,7^{\circ}C/W^{14}$$

$$R_{\theta TIM} = 0,96^{\circ}C/W^{15}$$

$$R_{\theta HSA} = 4^{\circ}C/W^{16}$$

La máxima potencia que podrá disipar el transistor a una temperatura ambiente $T = 25^{\circ}C$ será:

$$P_{MAX} = 22 W$$

¹⁴<https://gansystems.com/wp-content/uploads/2020/04/GS66506T-DS-Rev-200402.pdf>

¹⁵https://www.mouser.com/datasheet/2/48/BERGQUIST_HI_FLOW_THF_1600G-EN-1534575.pdf

¹⁶https://media.digikey.com/pdf/Data%20Sheets/Wakefield%20Thermal%20PDFs/960_Series.pdf

3.3. Componentes del Amplificador Clase E

3.3.2. Gate Driver

Para el encendido y apagado del transistor de potencia se debe integrar un circuito de comando o Gate Driver. Este es un amplificador de potencia que acepta una entrada de baja potencia la cual puede ser de un microcontrolador o de una señal de reloj y produce a la salida la potencia necesaria para cargar y descargar el Gate del transistor para el encendido o apagado del mismo.

El Gate driver a considerar debe cumplir con los siguientes requerimientos:

- Voltaje de 5 V a 6,5 V, lo recomendando para el voltaje de encendido transistor GaN según el fabricante¹⁷. Aunque el fabricante recomienda más utilizar 6 V para el encendido del transistor debido a que se tiene una mejor eficiencia, se decidió utilizar 5 V, ya que se contaba con una línea de alimentación de 5 V y además, mediante simulaciones se obtuvieron resultados con eficiencia alta al utilizar el transistor con un voltaje de 5 V de encendido.
- Elevado slew rate para poder manejar tiempos de conmutación pequeños.

Para este diseño se utilizó el LMG1020¹⁸ el cual trabaja a 5 V y su principal elección es por su alto nivel de respuesta, permitiendo ingresar señales de control de alta frecuencia, señales de pulso de mínimo 1 ns.

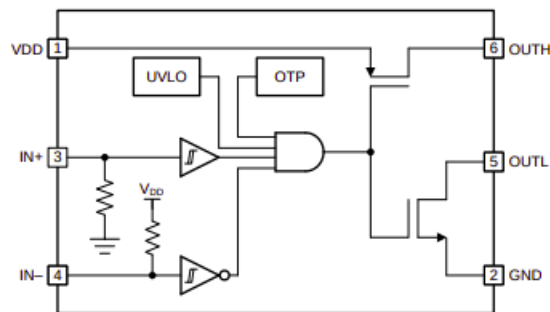


Figura 3.26: Funcionamiento interno del LMG1020. Imagen extraída de <https://www.ti.com/lit/ds/symlink/lmg1020.pdf?ts=1624690212517>

El funcionamiento del LMG1020, figura 3.26, es el siguiente: cuando la onda entrante está en alto (5 V), el comparador interno del LMG1020 habilita al transistor PMOS interno al driver, conectado entre VDD y OUTH, haciendo que la fuente VDD entregue la potencia necesaria para cargar el gate del transistor de potencia. Cuando la onda entrante está en bajo (0 V) se habilita el transistor NMOS interno al driver entre OUTL y GND, descargando a tierra el gate del transistor de potencia.

¹⁷<https://gansystems.com/wp-content/uploads/2020/04/GS66506T-DS-Rev-200402.pdf>

¹⁸<https://www.ti.com/lit/ds/symlink/lmg1020.pdf?ts=1610908949640>

Capítulo 3. Amplificador de Potencia

En la conexión entre el driver y transistor se utilizan dos resistencias, una resistencia R1 por la cual se carga el gate del transistor y otra resistencia R2 por la cual se descarga. Estas resistencias tienen el siguiente funcionamiento:

- Limitar la corriente de carga y descarga
- Agregar resistencia amortiguará las oscilaciones que puedan generarse en el driver. Al tratarse de un circuito R-C sumando las inductancias parásitas se convierte en un circuito R-L-C, el cual si las resistencias son muy bajas se pueden dar pequeñas oscilaciones; para amortiguar eso se aumenta la resistencia. Pero cuanto más grande sea el valor de resistencia agregado, más demorará en cargar el gate del transistor, y por lo tanto se obtendrá una respuesta lenta.

Si se quiere una respuesta rápida se debe elegir resistencias de bajo valor, pero si se quiere amortiguar las oscilaciones inducidas por los parásitos se debe elegir resistencias más grandes. Las resistencias elegidas fueron de $2\ \Omega$, lo recomendado por el fabricante del dispositivo.

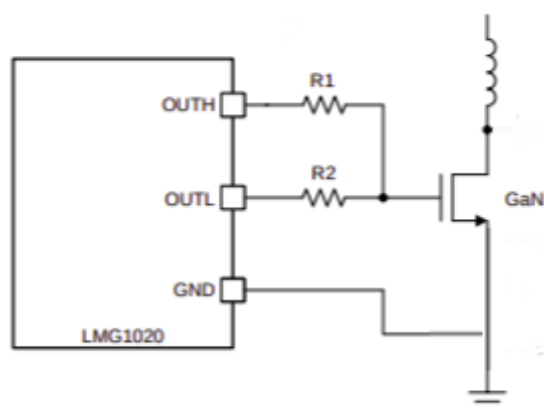


Figura 3.27: Conexión Driver-GaN. Imagen extraída de <https://www.ti.com/lit/ds/symlink/lmg1020.pdf?ts=1624690212517>

3.3.3. Diseño del Oscilador

Para el diseño de la señal digital encargada de encender y apagar el transistor se propuso la idea desarrollada en [21]. Consiste en realizar un oscilador de $13,56\ MHz$ al cual se pueda ajustar el ciclo de trabajo en un rango de $[0,1]$. Para eso se utilizó un oscilador de $13,56\ MHz$ con un ciclo de trabajo $D = 0,5$, que mediante un filtro pasa bajos, la onda cuadrada se convierte en una onda triangular. Luego comparándola mediante una referencia ajustable, utilizando un comparador de alta velocidad se logra generar una onda rectangular de período $13,56\ MHz$ con un ciclo de trabajo variable.

3.3. Componentes del Amplificador Clase E

Observando la figura 3.28, durante el tiempo en el cual el voltaje por la onda triangular V_1 sea mayor que es el voltaje de referencia V_2 se obtendrá a la salida V_{CC} , mientras que el tiempo en el cual el voltaje V_1 sea menor que el voltaje V_2 se obtendrá a la salida V_{SS} .

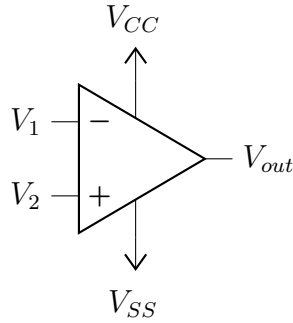


Figura 3.28: Amplificador operacional como comparador.

$$V_1 > V_2 \Rightarrow V_{out} = V_{CC}$$

$$V_1 < V_2 \Rightarrow V_{out} = V_{SS}$$

Eligiendo V_{CC} como 5 V y V_{SS} como 0 V obtenemos una onda cuadrada de 5 V $13,56\text{ MHz}$ con un ciclo de trabajo variable.

Para poder ajustar el nivel de referencia para comparar la onda triangular se utilizó un divisor resistivo con una resistencia variable; el esquemático del generador de onda es el siguiente:

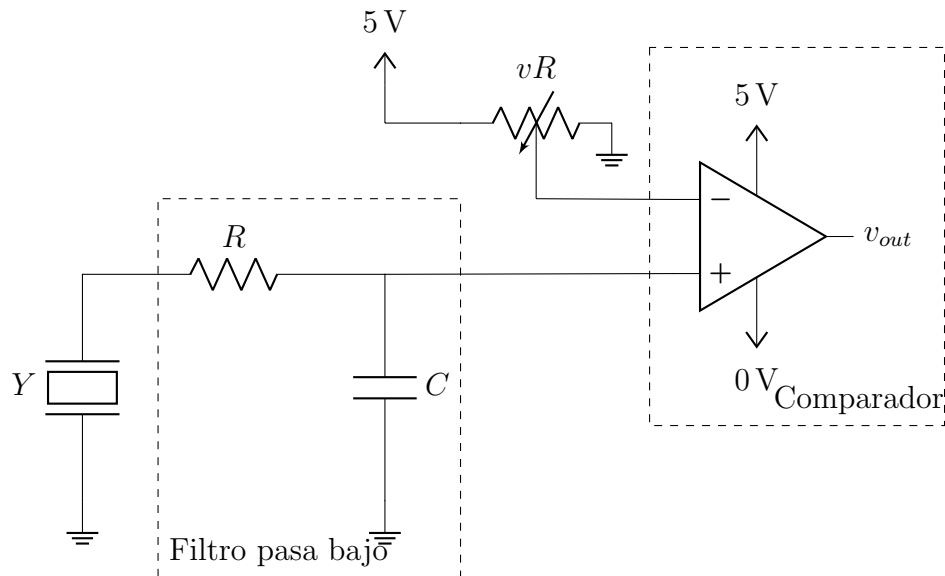


Figura 3.29: Circuito de regulación del ciclo de trabajo.

Capítulo 3. Amplificador de Potencia

Para poder realizar la comparación se debió utilizar un comparador capaz de soportar frecuencias elevadas y un alto nivel de respuesta. Se utilizó el amplificador *LT1720*¹⁹, cuyas principales características son:

- Slew rate $2\text{ V}/1\text{ ns}$
- Capacitancia de entrada 2 pF
- Voltaje de alimentación 5 V

3.3.4. Elección de los condensadores

La elección de los condensadores a utilizar puede ser no trivial; el condensador a elevadas frecuencias puede ser que no se comporte como tal. Para poder comprender esas situaciones hay que incluir sus elementos parásitos en el modelo como se observa en la figura 3.30.

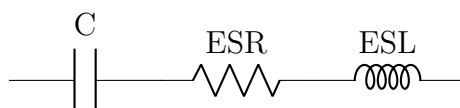


Figura 3.30: Modelo condensador con ESR Y ESL

- **ESL:** inductancia parásita en serie.
- **ESR:** resistencia parásita en serie.

Para bajas frecuencias domina la impedancia capacitiva; la influencia de la resistencia e inductancia son despreciables frente al condensador. A medida que aumentamos la frecuencia, la impedancia debido al condensador va disminuyendo mientras que la inductancia va incrementando, llega un valor en la que ambos se cruzan y a partir de dicha frecuencia la impedancia inductiva es mayor comportándose como bobina, en inglés “self resonant frequency” (SRF). La frecuencia en la que ambos se igualan se llama frecuencia de resonancia. Con valores alrededor de esa frecuencia el condensador se comportará como una resistencia.

Se eligieron condensadores “E-Series Low ESR Capacitor Multi-Layer High-Q Capacitors”²⁰, capacitores cerámicos de Johanson Technology que tienen una baja LSR y una baja ESR, haciendo que a la frecuencia de trabajo $13,56\text{ MHz}$ los efectos parásitos sean despreciables. Otra característica importante es la máxima corriente que soportan los condensadores. En las figuras 3.31, 3.32 y 3.33 se pueden observar las características anteriormente mencionadas.

¹⁹<https://www.analog.com/media/en/technical-documentation/data-sheets/17201fc.pdf>

²⁰<https://www.johansontechnology.com/s42e>

3.3. Componentes del Amplificador Clase E

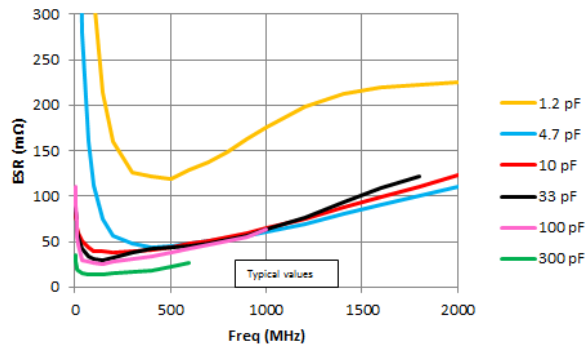


Figura 3.31: ESR en función de la frecuencia y la capacitancia. Imagen extraída de <https://www.johansontechnology.com/s42e>

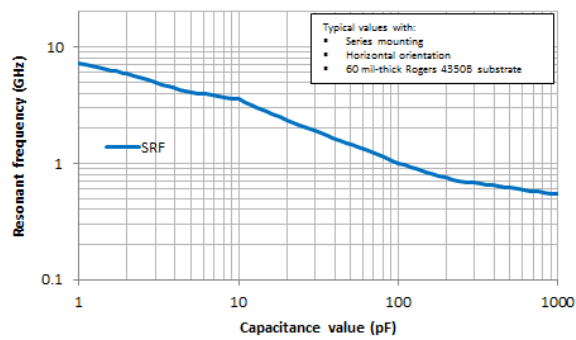


Figura 3.32: Frecuencia de resonancia en función de la capacitancia. Imagen extraída de <https://www.johansontechnology.com/s42e>

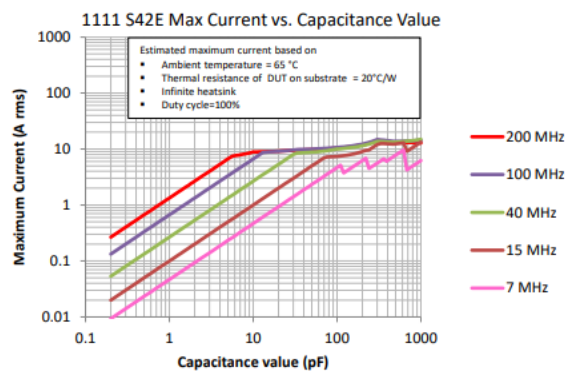


Figura 3.33: Máxima corriente en función de la capacitancia y la frecuencia. Imagen extraída de <https://www.johansontechnology.com/s42e>

3.4. Esquemático final del Amplificador Clase E

A continuación se presenta el esquemático del amplificador Clase E, el cual se divide en los siguientes bloques:

- Amplificador Clase E, analizado en sección 3.1.1
- Generador de la onda cuadrada, analizado en sección 3.3.3
- Gate Driver, analizado en sección 3.3.2
- Alimentación, se analizará en el capítulo 5

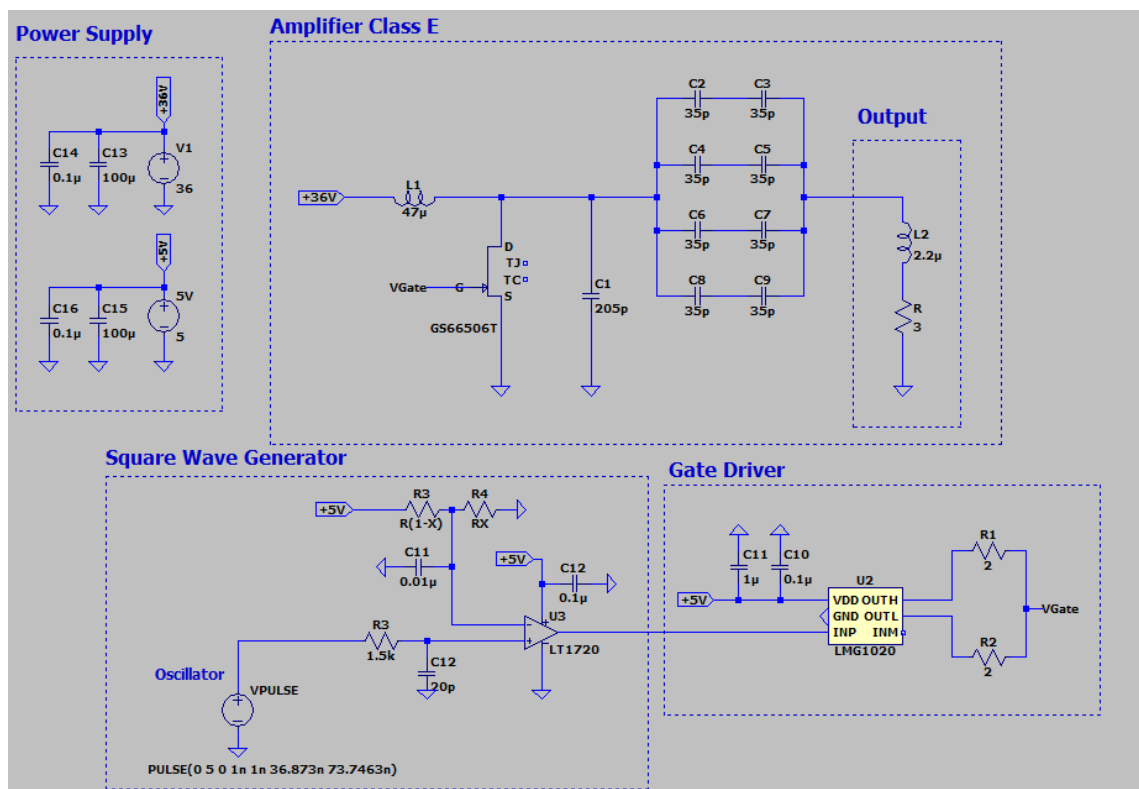


Figura 3.34: Esquemático del Amplificador Clase E

3.5. Simulaciones del Amplificador Clase E

En esta sección se presentan las simulaciones del amplificador Clase E con los componentes especificados para obtener una estimación de la eficiencia. Se calculará una estimación de la distorsión armónica y, por último, se realizará un análisis paramétrico que consistirá en variar un elemento del amplificador Clase E manteniendo fijos los demás, observándose el comportamiento del sistema ante estas variaciones.

3.5. Simulaciones del Amplificador Clase E

3.5.1. Eficiencia

La eficiencia del amplificador Clase E, se calcula realizando el cociente de la potencia media entre la potencia de entrada P_I y la potencia de salida P_R , ecuación 3.39.

$$\eta_{ClaseE} = \frac{P_R}{P_I} \quad (3.39)$$

La potencia P_I está compuesta por:

$$P_I = P_R + P_{tf} + P_{tr} + P_G + P_{C1ESR} + P_{C2ESR} + P_{L1ESR} + P_{rDS}$$

- P_R : potencia de salida, potencia disipada por la resistencia de carga del amplificador Clase E.
- P_{tf} : potencia disipada por las pérdidas de conmutación cuando el transistor se apaga.
- P_{tr} : potencia disipada por las pérdidas de conmutación cuando el transistor se enciende, esta será considerada nula cuando el amplificador está en la condición ZVDS y ZDS.
- P_G : la potencia disipada por el gate driver.
- P_{rDS} : la potencia disipada por la resistencia ON del transistor, pérdidas por conducción.
- P_{iESR} : las potencias disipadas de los componentes debido a sus resistencias parásitas.

$$\eta_{ClaseE} = \frac{P_R}{P_R + P_{tf} + P_{tr} + P_G + P_{C1ESR} + P_{C2ESR} + P_{L1ESR} + P_{rDS}} \quad (3.40)$$

$$P_R = RI_{mRMS}^2$$

$$P_{rDS} = r_{DS}I_{sRMS}^2$$

$$P_G = fV_{GG}Q_G$$

Para calcular la potencia disipada por el gate, se utiliza la energía necesaria para cargar los condensadores durante el período de encendido. Esta energía acumulada sera consumida por la resistencia de gate durante el período de apagado.

La energía acumulada durante el encendido es:

$$U_g = \int v_{GS} dq$$

Por lo tanto la potencia disipada media por el gate, aplicando $P_G = U_g f$ y siendo f frecuencia de conmutación del driver

Capítulo 3. Amplificador de Potencia

$$P_G = \int v_{GS} dq * f$$

$$P_G = V_{GG}Q_G f$$

El cual se aproximó la integral como el producto $V_{GG}Q_G$ como se observa en la figura 3.35

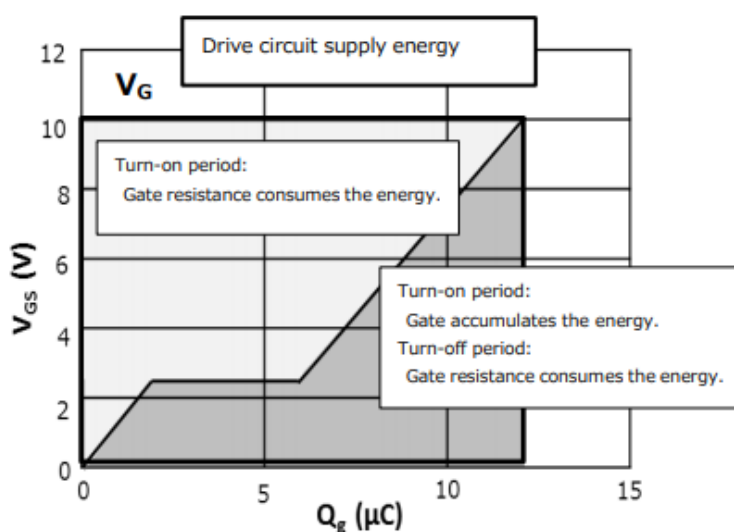


Figura 3.35: Perdidas de gate por medio del cálculo de la energía necesaria para cargar el gate. Imagen extraída de [22].

$$P_{C1ESR} = r_{C1} I_{C1RMS}^2$$

$$P_{C2ESR} = r_{C2} I_{mRMS}^2$$

$$P_{L1ESR} = r_{L1} I_{iRMS}^2$$

$$P_{tf} = \frac{1}{2\pi} \int_{2\pi D}^{wt_f} i_s v_s d(wt)$$

Para calcular la potencia disipada cuando el transistor se apaga, recordamos la figura 3.5, llamamos t_f tiempo de fall, al tiempo en que demora la corriente por el transistor en desaparecer.

Para la simulación de la eficiencia del amplificador Clase E, se incorporaron todas las librerías LTspice de los componentes utilizados, para los condensadores se utilizó el modelo visto anteriormente con su ESR y ESL y para la bobina de choque también se incorporó en su modelo la ESR y su capacitancia parásita.

3.5. Simulaciones del Amplificador Clase E

A continuación se grafica la ganancia del amplificador Clase E para varias corrientes de salida, I_m , figura 3.36.

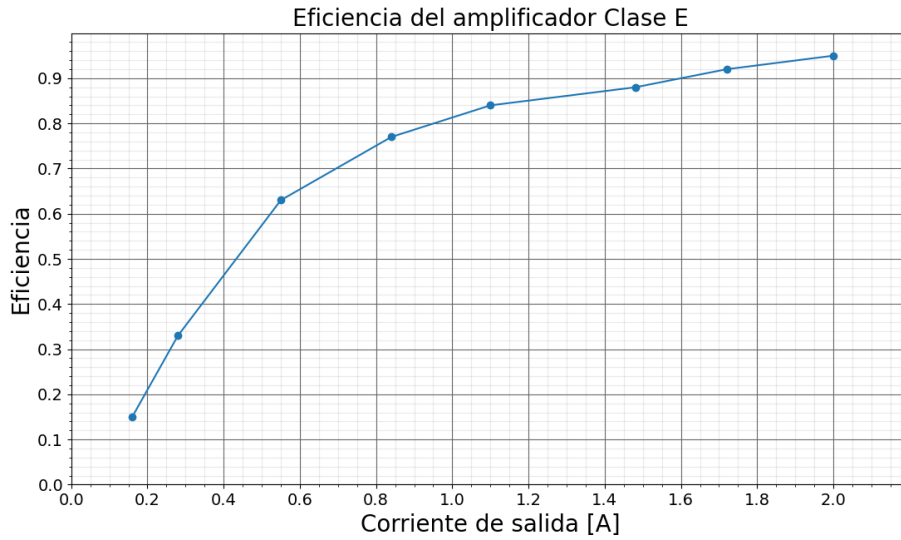


Figura 3.36: Simulación en LTspice de la eficiencia del amplificador Clase E para varias corrientes de salida I_m .

Dicha simulación a máxima corriente de salida, $2 A_p$, reportó una eficiencia de

$$\eta_{ClaseE} = 94,9\%.$$

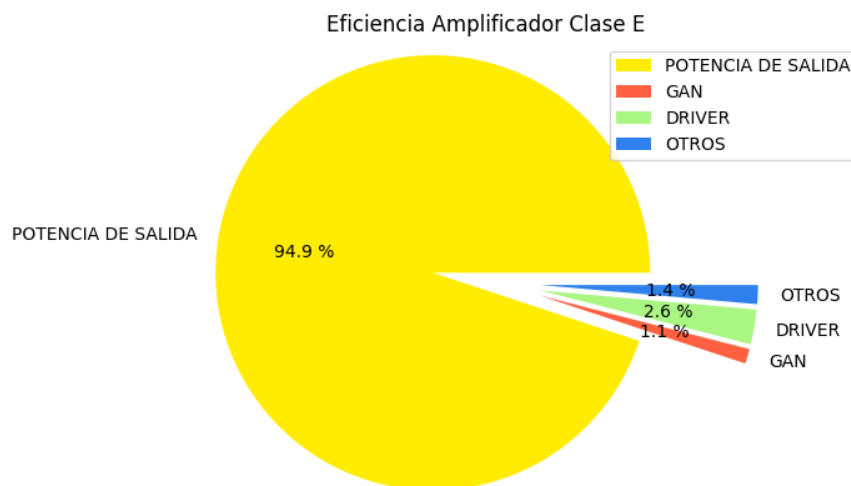


Figura 3.37: Gráfica de eficiencia del Amplificador Clase E para una corriente de salida $2 A_p$

Como se observa en la gráfica 3.37, se reportó una eficiencia, η_{ClaseE} de 94.9% a corriente máxima, la potencia disipada por el transistor GaN es de 1.1%, donde

Capítulo 3. Amplificador de Potencia

se incluyen las pérdidas por conmutación y las pérdidas por conducción. El gate driver consume una potencia del 2.6 % y otros donde se incluye el amplificador operacional, el oscilador y las resistencias parásitas de los demás componentes en un 1.4 %.

Las condiciones ZVS y ZVDS dan a este amplificador una eficiencia muy alta, pero al alejarse de esas condiciones como por ejemplo, aumentar la resistencia de carga R o variar la inductancia de carga L_2 , hacen que las pérdidas por conmutación aumenten de forma considerable y con eso la eficiencia decaerá. En la figura 3.38, se puede observar los picos de conmutación debido al desajuste del amplificador, estos aumentan a medida que el transistor corta a un voltaje mayor. Para el caso $R = 3 \Omega$ no se tiene el pulso de conmutación, ya que se tiene ZVS y ZVDS.

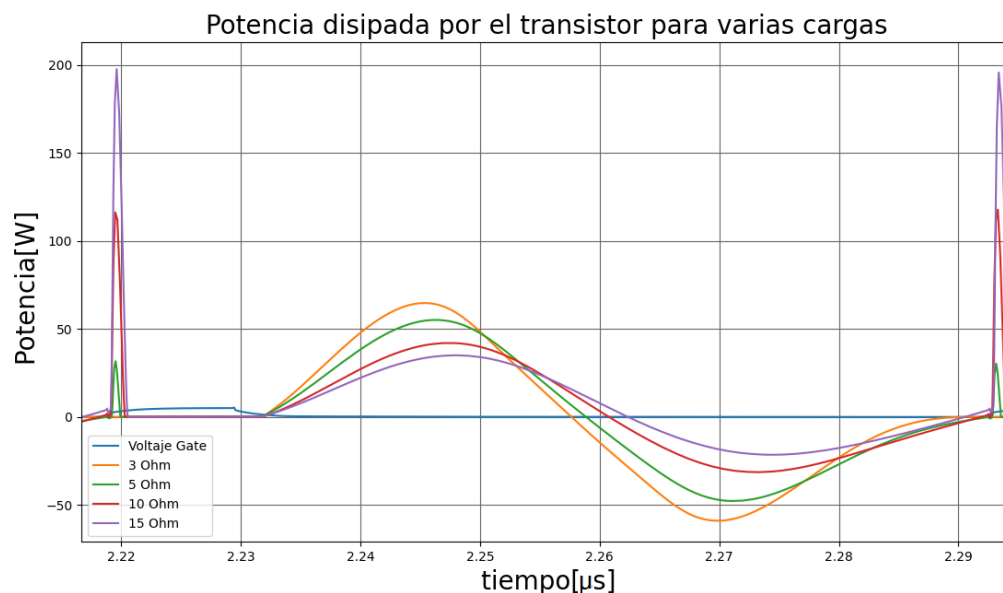


Figura 3.38: Potencia disipada por el transistor para varias cargas de salida

3.5.2. Distorsión Armónica

La Distorsión Armónica (THD) mide cuánto se deforma la onda sinusoidal, con una distorsión armónica baja, la onda será puramente sinusoidal, pero si la distorsión armónica es alta, esta tendrá componentes frecuenciales no despreciables comparada con la fundamental y dejará de ser puramente sinusoidal.

Para calcular la distorsión armónica se obtiene la relación de la suma de todas las potencias debidas a las componentes armónicas con la potencia de la fundamental, ecuación 3.41.

$$THD = \frac{\sum Potencia\ de\ los\ armónicos}{Potencia\ de\ la\ fundamental} \quad (3.41)$$

3.5. Simulaciones del Amplificador Clase E

Para ver la distorsión armónica se utilizó el software LTSpice a través de la directiva “.four”. Esta a partir de la frecuencia fundamental, la cantidad de armónicos y otros parámetros, calcula la distorsión armónica de la señal, en este caso la corriente de salida.

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component
1	1.356e+07	2.211e+00	1.000e+00
2	2.712e+07	2.132e-02	9.643e-03
3	4.068e+07	1.932e-03	8.737e-04
4	5.424e+07	2.226e-03	1.007e-03
5	6.780e+07	7.785e-04	3.521e-04
6	8.136e+07	3.071e-04	1.389e-04
7	9.492e+07	1.539e-04	6.962e-05
8	1.085e+08	1.637e-04	7.402e-05
9	1.220e+08	1.305e-04	5.900e-05
10	1.356e+08	1.577e-04	7.133e-05
Total Harmonic Distortion: 0.974256% (1.002545%)			

Figura 3.39: Cálculo de la distorsión armónica de la corriente de salida i_m mediante LTSpice

El amplificador Clase E anteriormente diseñado presenta una distorsión armónica de aproximadamente el 1 %, figura 3.39. Este bajo valor de distorsión armónica se debe al alto factor de calidad Q que presenta el circuito LRC.

Analizando la distorsión armónica presente en el transistor v_s , voltaje de entrada del circuito LRC, se observa que tiene un alto contenido armónico, esto era de esperarse, ya que el voltaje del transistor no es sinusoidal, figura 3.40

Harmonic Number	Frequency [Hz]	Fourier Component	Normalized Component
1	1.356e+07	4.437e+01	1.000e+00
2	2.712e+07	6.267e+00	1.412e-01
3	4.068e+07	1.109e+00	2.500e-02
4	5.424e+07	1.665e+00	3.753e-02
5	6.780e+07	7.208e-01	1.625e-02
6	8.136e+07	2.957e-01	6.664e-03
7	9.492e+07	1.657e-01	3.734e-03
8	1.085e+08	2.103e-01	4.740e-03
9	1.220e+08	2.254e-01	5.079e-03
10	1.356e+08	1.612e-01	3.632e-03
Total Harmonic Distortion: 14.955494% (14.971402%)			

Figura 3.40: Cálculo de la distorsión armónica del voltaje v_s mediante LTSpice

El alto factor Q del circuito LRC hace que la impedancia sea baja para la frecuencia fundamental y alta para los demás armónicos, figura 3.41 y tabla 3.4. De esa forma se filtran las componentes de corriente fuera de la frecuencia de resonancia.

Capítulo 3. Amplificador de Potencia

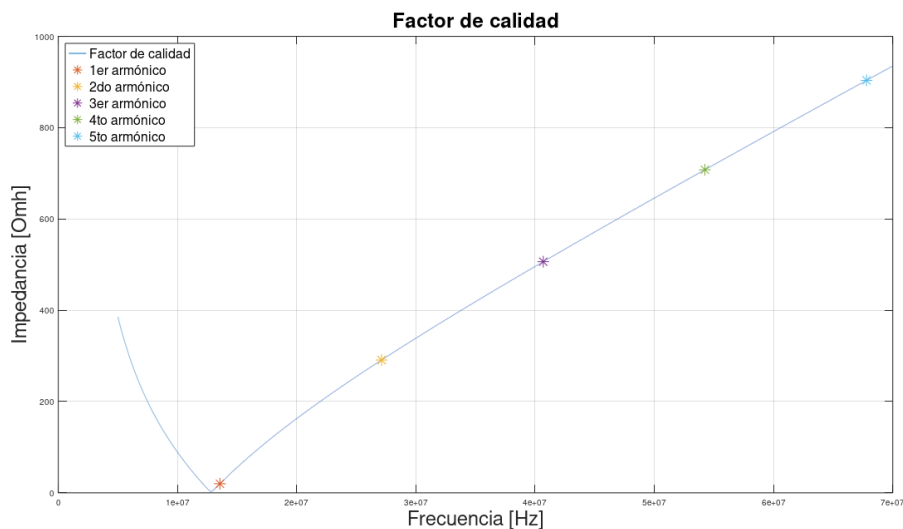


Figura 3.41: Cálculo de la distorsión armónica del voltaje v_s mediante LTSpice

Frecuencia [MHz]	Impedancia [Ω]
13.56	20
27.12	291
40.68	506
54.24	707
67.8	903

Tabla 3.4: Impedancia del circuito RLC para los diferentes armónicos

3.5.3. Ganancia tensión-corriente del amplificador Clase E

En esta parte se analizará la relación entre el voltaje de entrada y la corriente de salida del amplificador Clase E. Esta relación ignora los efectos que produce considerar la capacitancia de salida del transistor dependiente del voltaje.

Para calcular esa relación, se utilizará la ecuación que relaciona la potencia de salida con el voltaje de entrada utilizada para el diseño del amplificador Clase E, ecuación 3.28. Donde $D = 0.16$ y $\phi = 175^\circ$, tabla 3.1, son los valores utilizados en el diseño.

$$P_R = \frac{2\sin(\pi D)^2 \sin(\pi D + \phi)^2 V_i^2}{\pi^2(1 - D)^2 R} \quad (3.42)$$

Sustituyendo la potencia por $P_R = \frac{I_m^2 R}{2}$

$$I_m = V_i \frac{2\sin(\pi D)\sin(\pi D + \phi)}{\pi(1 - D)R} \quad (3.43)$$

3.5. Simulaciones del Amplificador Clase E

Se obtiene la ganancia tensión de entrada-corriente de salida del amplificador Clase E:

$$G = \frac{2\text{sen}(\pi D)\text{sen}(\pi D + \phi)}{\pi(1 - D)R} = 0,0553 \text{ A/V} \quad (3.44)$$

En la tabla 3.5 se compara la corriente de salida simulada con la obtenida a partir de la ecuación 3.44.

Voltaje Entrada [V]	I teórico [A]	I simulado [A]
2	0.110	0.103
5	0.276	0.260
10	0.553	0.530
12	0.663	0.630
24	1.327	1.295
36	1.99	2.1

Tabla 3.5: Relación voltaje de entrada y corriente de salida del amplificador Clase E.

3.5.4. Tiempo de Respuesta

Para estudiar el tiempo de respuesta y observar el tiempo que demora en alcanzar el régimen se aplicaron varios escalones de voltaje de entrada para observar cómo se comporta el sistema ante esos cambios de voltaje. Se aplicó un voltaje máximo de 36 V que corresponden a los 2 A_p de salida.

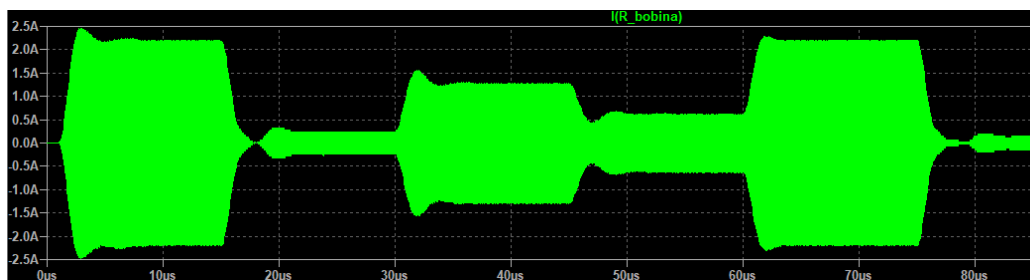


Figura 3.42: Transitorio de la respuesta a varios escalones de entrada

Voltaje Inicial [V]	Voltaje Final [V]	Tiempo de respuesta [μs]
0	36	8
36	5	6
5	24	5
24	12	5
12	36	6
36	3	7

Tabla 3.6: Tiempo de repuesta para varios escalones de voltaje de entrada

Para el rango entre 0 V y 36 V el tiempo de respuesta máximo que se determinó es a 8 μs .

3.5.5. Sensibilidad del amplificador: Variación de parámetros

Como se observó anteriormente la alta eficiencia que brinda el amplificador Clase E se basa en reducir sus pérdidas de conmutación con las condiciones ZVS y ZVDS. Esto produce que ante variaciones en sus parámetros o mal ajuste de los parámetros tenga un efecto significativo en la eficiencia. A continuación se mostrarán las simulaciones realizadas del funcionamiento del amplificador Clase E frente a variaciones en sus parámetros: resistencia de carga, inductancia de carga, ciclo de trabajo y condensador paralelo al transistor.

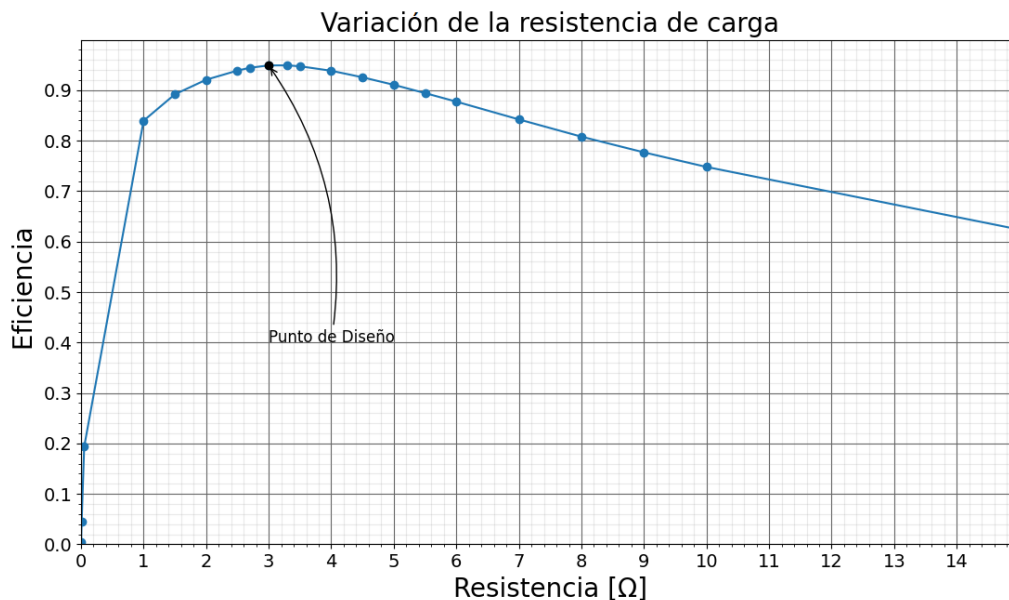


Figura 3.43: Simulación en LTspice de la eficiencia en función de la variación de la resistencia de carga R .

3.5. Simulaciones del Amplificador Clase E

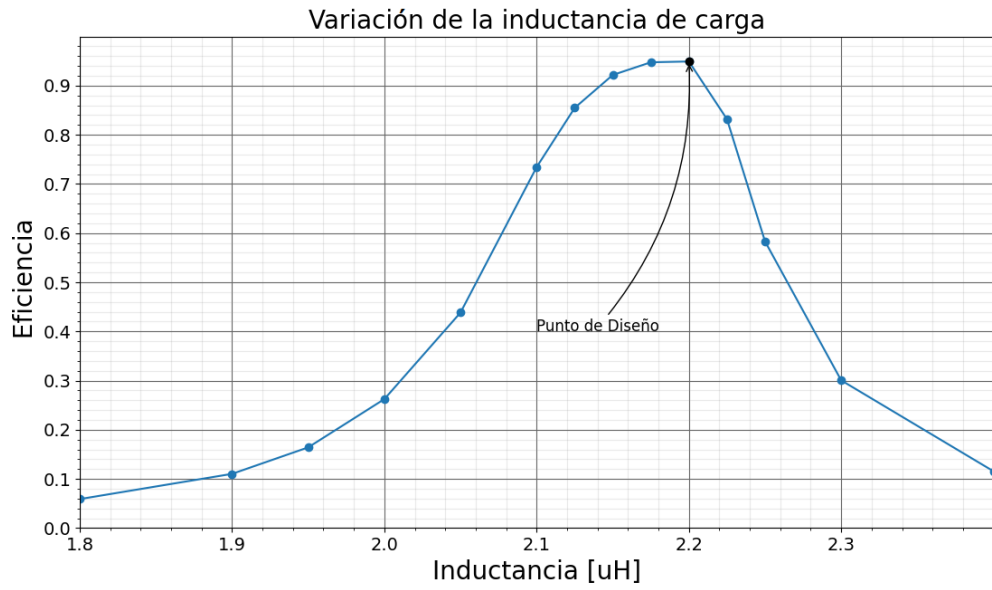


Figura 3.44: Simulación en LTspice de la eficiencia en función de la variación de la inductancia de carga L_2

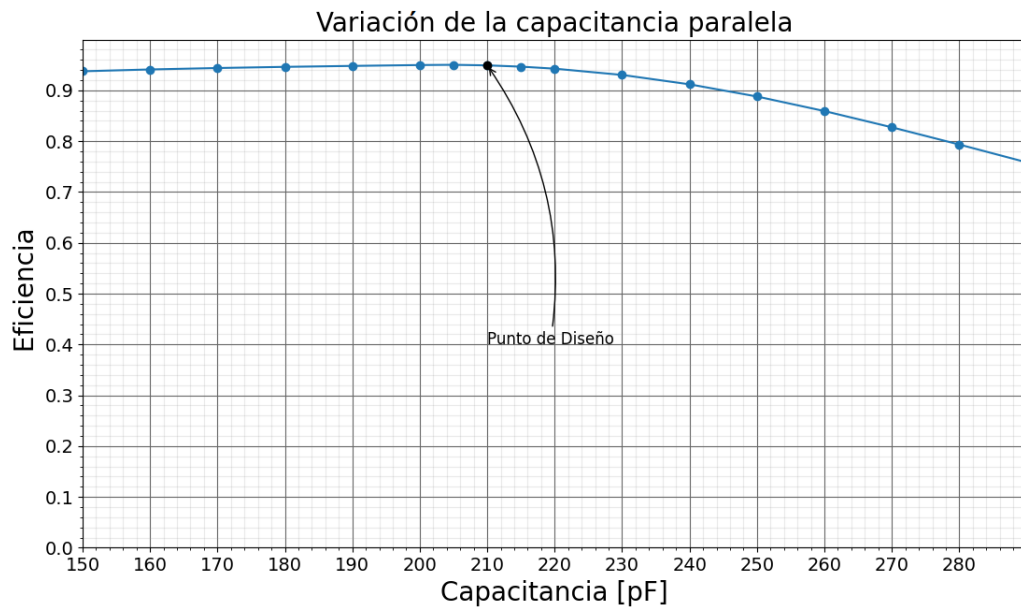


Figura 3.45: Simulación en LTspice de la eficiencia en función de la variación de la capacitancia paralelo C_1 .

Capítulo 3. Amplificador de Potencia

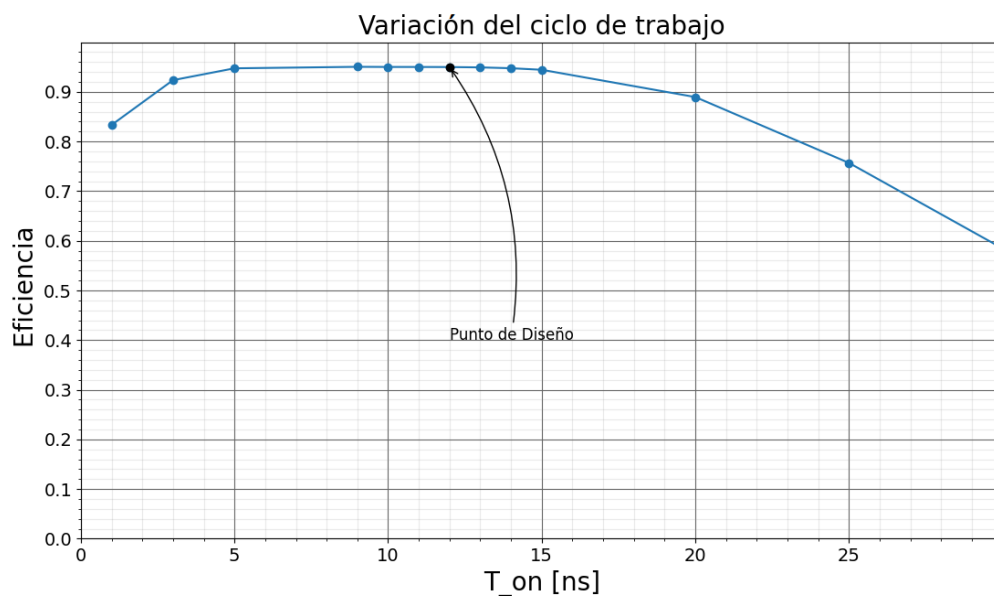


Figura 3.46: Simulación en LTspice de la eficiencia en función de la variación del tiempo T_{on} ($T_{on} = D \cdot \frac{1}{f}$ siendo f la frecuencia de conmutación 13.56 MHz).

A partir de las gráficas realizadas, 3.43, 3.44, 3.45 y 3.46, se observa una disminución de la eficiencia del amplificador Clase E ante variaciones en sus parámetros; si se quiere alimentar otra carga con diferente R y L_2 se deberán calcular nuevamente los parámetros de diseños para volver a tener eficiencias elevadas.

Capítulo 4

Regulación de la salida del transmisor

En este capítulo se describe la solución implementada para lograr que la tensión inducida en el receptor del sistema de transferencia inalámbrica de energía sea la deseada. Se presenta una descripción detallada de los módulos implementados para tal fin (Módulo de control de corriente de salida, a partir de ahora MCCS, y Módulo de control de tensión en el receptor, a partir de ahora MCTR), los distintos submódulos que los componen, detalles de su diseño y simulaciones realizadas en software para verificar su correcto funcionamiento.

4.1. Introducción

El objetivo del transmisor de un sistema inalámbrico de energía es el de generar un campo magnético oscilante con determinadas características. Este campo induce una tensión en el receptor, la cual proveerá de energía eléctrica a su circuitería¹. La tensión inducida en el receptor debe estar comprendida en un determinado intervalo de voltajes. Si esta tensión inducida es demasiado alta la transferencia de energía no se realizaría de manera eficiente, pudiendo llegar incluso a dañar el receptor, si la tensión es demasiado baja la potencia eléctrica recibida por el receptor podría no ser suficiente para alimentar toda su circuitería. El mecanismo utilizado en el presente proyecto para inducir en el receptor la tensión adecuada consiste de dos pasos. El primero es generar una corriente de un valor específico en la bobina transmisora, dicha corriente inducirá una determinada tensión en el receptor. El segundo paso es comparar la tensión inducida en el receptor², la cual es reportada al transmisor de manera inalámbrica a través del protocolo BLE, con la tensión objetivo, si la tensión inducida es mayor al objetivo se disminuye la corriente circulante por la bobina transmisora, en caso contrario se aumenta. Pa-

¹El receptor del sistema de transferencia inalámbrica de energía no forma parte del proyecto de fin de carrera en cuestión, tal como se describió en la sección 1.2.

²Aquí y a partir de ahora, cuando se haga referencia a ‘Tensión inducida en el receptor’ se referirá a la tensión a la salida del rectificador del circuito receptor, y no a la tensión inducida en la bobina receptora.

Capítulo 4. Regulación de la salida del transmisor

ra implementar este mecanismo se diseñaron dos sistemas, uno que implementara el primer paso, es decir establecer una corriente específica a través de la bobina transmisora, y otro que decidiera que corriente establecer en la bobina transmisora en función de la tensión inducida en el receptor y la tensión objetivo.

El conjunto de corrientes que el transmisor debe poder establecer en la bobina transmisora se encuentra en las especificaciones formales del proyecto. Esta especificación dice que la corriente de salida se debe poder variar en el intervalo de 0 a 2 Amperios de pico en pasos de 100 mA (ver sección 1.3). Para poder establecer en la salida del transmisor la corriente deseada se diseñó el MCCS (Módulo de Control de Corriente de Salida), el cual implementa un sistema de control en lazo cerrado compuesto por:

- Un sistema capaz de medir la corriente circulante por la bobina transmisora, es decir, la corriente de salida del transmisor. A este sistema se le llamará Sistema Sensor.
- Un sistema capaz de variar dicha corriente. A este sistema se le llamará Sistema Actuador.
- Un algoritmo de control que, en función de la corriente medida en un instante dado, el historial de las corrientes medidas en instantes pasados y un valor de corriente deseado (objetivo) decida cual es la excitación óptima a entregar al Sistema Actuador.
- Una plataforma sobre la cual ejecutar el algoritmo de control antedicho.

En la figura 4.1 se detalla el esquema general del MCCS.

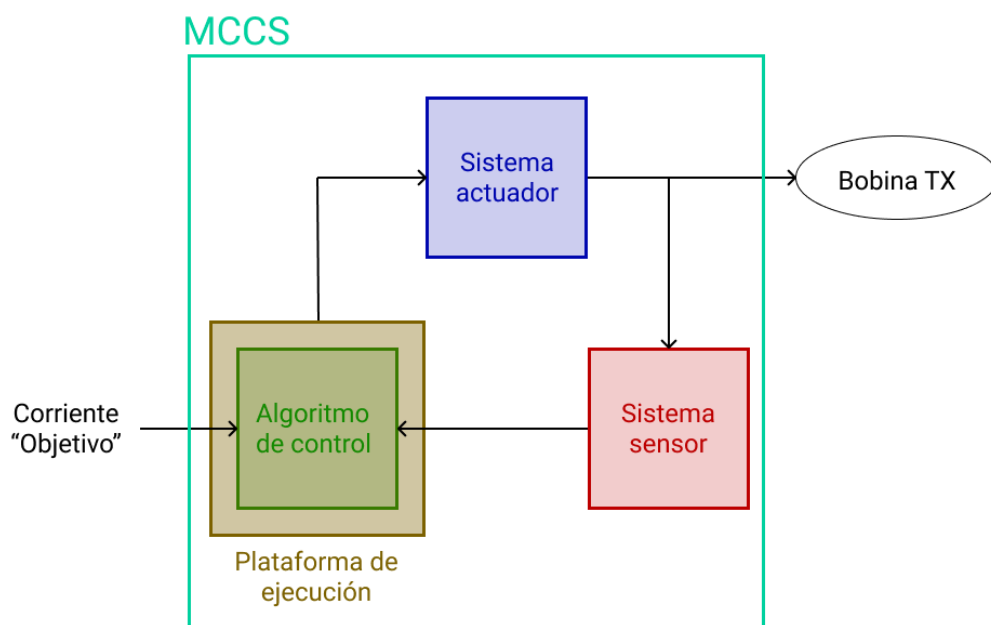


Figura 4.1: Diagrama del MCCS, 'Módulo de Control de Corriente de Salida'.

4.1. Introducción

Para lograr el objetivo de regular la tensión inducida en el receptor se diseñó el MCTR (Módulo de Control de Tensión en el Receptor). El MCTR diseñado utiliza el canal de comunicación BLE entre el transmisor y el receptor para recibir la información de la tensión inducida en el receptor. A partir de esta información y de la tensión objetivo a regular decide cual será el valor óptimo de la corriente objetivo a entregar al MCCS. El MCTR está compuesto por:

- El MCCS.
- Un tranceptor BLE.
- Un algoritmo de control que, en función de la información recibida desde el receptor a través de BLE y un valor de tensión inducida a regular, decida cual es el valor óptimo de corriente objetivo a entregar al MCCS.
- Una plataforma sobre la cual ejecutar el antedicho algoritmo.

En la figura 4.2 se detalla el esquema general del MCTR.

En las siguientes secciones de este capítulo se detallan:

- Sección 4.2: Sistema sensor del MCCS.
- Sección 4.3: Sistema Actuador del MCCS.
- Sección 4.4: Lazos de control del MCCS y MCTR.

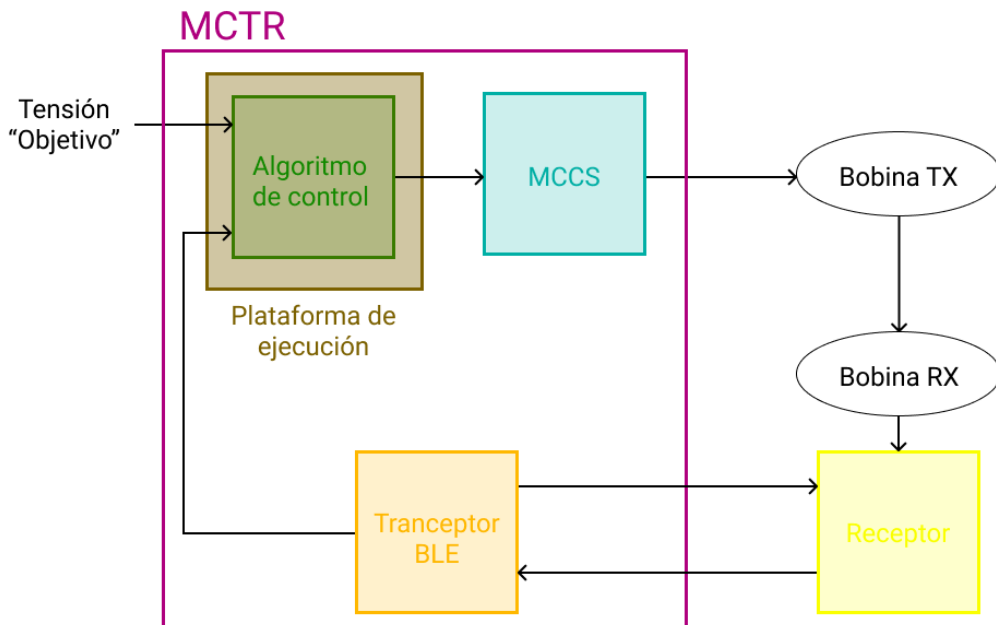


Figura 4.2: Diagrama del MCTR, 'Módulo de Control de Tensión en el Receptor'.

4.2. Sistema sensor de corriente del MCCA

4.2.1. Idea principal

Para implementar el sistema sensor de corriente se utilizó un transformador de corriente con núcleo toroidal de ferrita. Este transformador cumple la función de tomar una muestra de la corriente de salida del transmisor y hacerla circular a través de una resistencia de pequeño valor con el fin de generar una tensión V_{sense} proporcional a la corriente de salida I_{out} . En la figura 4.3 se presenta un diagrama conceptual del sistema.

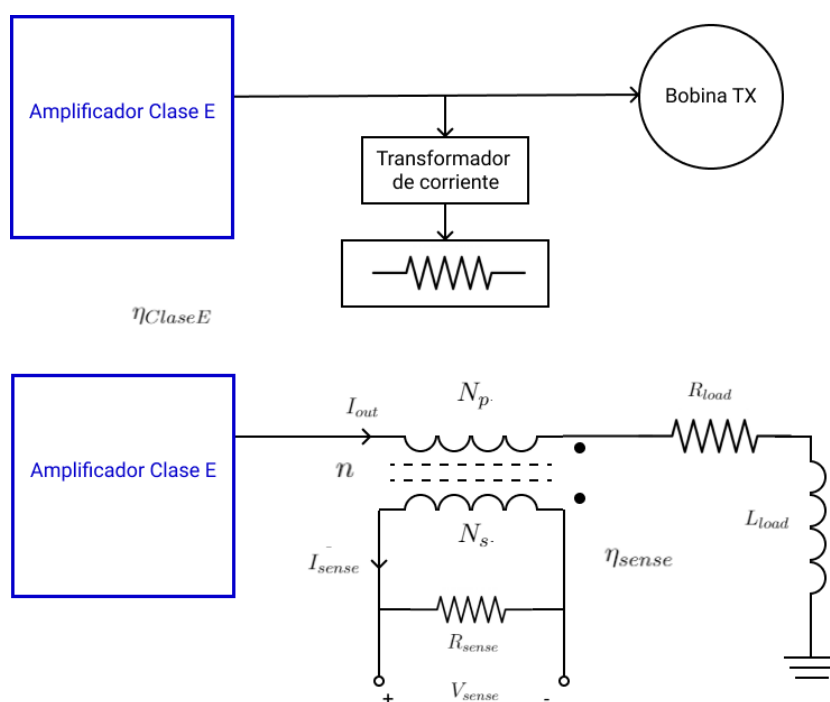


Figura 4.3: Diagrama conceptual y circuito equivalente correspondiente al Sistema Sensor del MCCA ³.

4.2.2. Digitalización de la señal

La señal V_{sense} indicada en la figura 4.3 es procesada por el algoritmo de control que se ejecuta en la plataforma de ejecución, por lo tanto, es necesario en algún punto del camino de la señal convertir la tensión V_{sense} (señal analógica) en una señal digital que pueda ser entendida por el algoritmo de control. Para ello, se utiliza el conversor analógico digital (ADC) integrado en el microcontro-

³Tener en cuenta que a lo largo de este capítulo se utilizará una nomenclatura distinta, para las magnitudes y parámetros del sistema, que la utilizada en los capítulos anteriores.

4.2. Sistema sensor de corriente del MCCC

lador nRF52840 de la placa de desarrollo Adafruit nRF52840 Feather⁴ (placa de desarrollo escogida como plataforma de ejecución del firmware del transmisor, ver capítulo 7).

En la figura 4.4 se presentan esquemáticamente las distintas opciones consideradas.

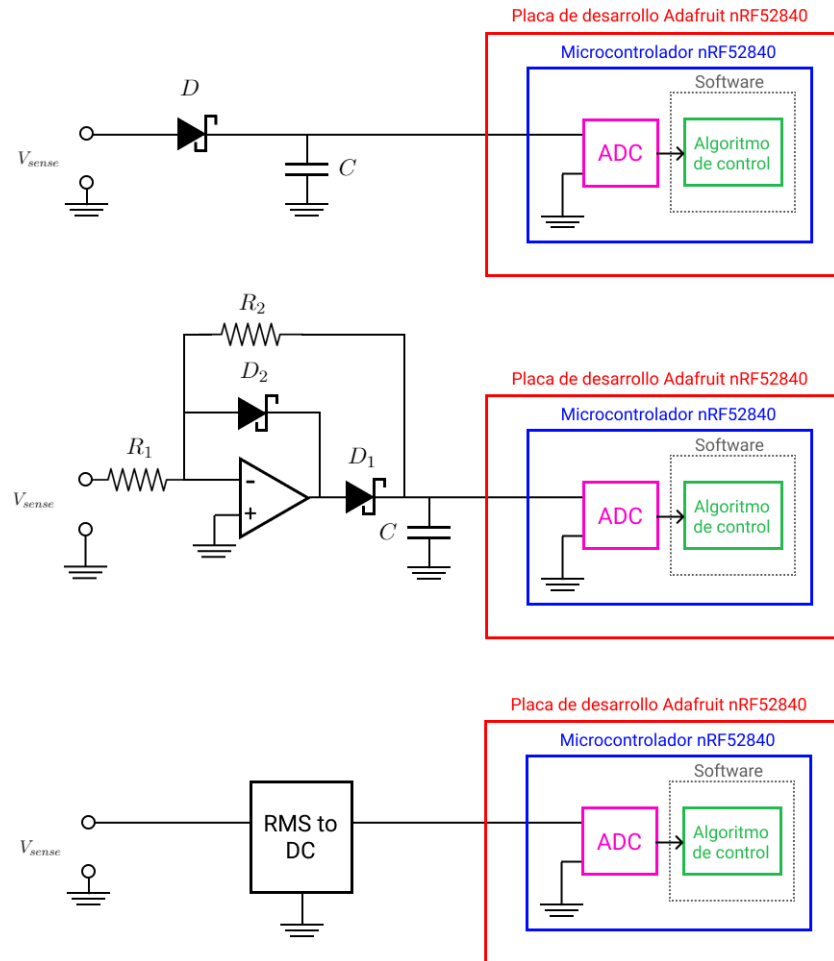


Figura 4.4: Diagrama conceptual de las distintas opciones consideradas para medir V_{sense} . Arriba: detector de pico, Centro: Rectificador de precisión y condensador, Abajo: Convertidor 'RMS-to-DC'.

Finalmente, se decidió utilizar un convertidor 'RMS-to-DC'⁵ para medir la tensión V_{sense} , el cual entrega a su salida una tensión continua proporcional al valor RMS de la señal de entrada. Esta tensión continua es muestreada y convertida a una representación digital por el ADC del microcontrolador nRF52840.

⁴<https://learn.adafruit.com/introducing-the-adafruit-nrf52840-feather?view=all>.

⁵Se escogió el componente AD8361 del fabricante Analog Devices, ver siguiente sección.

4.2.3. Detalles de diseño

Elección del convertidor ‘RMS to DC’

Para escoger el convertidor ‘RMS to DC’ se tuvieron en cuenta las siguientes consideraciones:

- Ancho de banda de medición.
- Amplitud máxima de la señal de entrada.
- Consumo de corriente.
- Linealidad.

Se investigó entre los distintos fabricantes de circuitos integrados analógicos⁶ sobre las opciones disponibles, se escogió el circuito integrado AD8361 de la empresa Analog Devices⁷ Las características más importantes del AD8361 son:

- Rango de frecuencia de trabajo. Desde 0 Hz hasta 2,5 GHz.
- Amplitud máxima de señal de entrada. $1 V_{RMS}$.
- Rango de tensión de alimentación. 2,7 a 5,5 VDC.
- Consumo de corriente estático ($V_{in} = 0 V_{RMS}$). 1,1 mA.
- Consumo de corriente en modo de bajo consumo (Pin PWDN activo). $< 1 \mu A$.
- Consumo de corriente @ $V_{in} = 400 mV_{RMS}$ ($V_{supply} > 3,1 VDC$). < 5 mA.
- Ganancia $\left(\frac{V_{out}}{V_{in}}\right)$. $7,5 VDC/V_{RMS}$
- Límite superior de respuesta lineal. $390 mV_{RMS}$ ($V_{supply} = 3 V$), $660 mV_{RMS}$ ($V_{supply} = 5 V$).
- Impedancia de entrada. 225Ω en paralelo con $1 pF$.
- Error de linealidad (media $\pm 3\sigma$):
 - Rango dinámico = 26 dB, error = ± 2 dB.
 - Rango dinámico = 23 dB, error = ± 1 dB.
 - Rango dinámico = 14 dB, error = $\pm 0,25$ dB.

⁶Entre las empresas que proveen convertidores ‘RMS to DC’ se encuentran Analog Devices (<https://www.analog.com/en/products/analog-functions/rms-to-dc-converters.html>) y Maxim Integrated (<https://www.maximintegrated.com/en/products/power/MX536A.html>).

⁷Ver datasheet en <https://www.analog.com/media/en/technical-documentation/data-sheets/AD8361.pdf>.

4.2. Sistema sensor de corriente del MCCS

Esquemático y función de los distintos componentes

En la figura 4.5 se muestra el esquemático completo del sistema sensor. Los pines VPOS y COMM del AD8361 corresponden a su alimentación, pin positivo y negativo respectivamente. El pin PWDN lleva al AD8361 a un modo de bajo consumo cuando es activado mediante un uno lógico, en nuestro caso no utilizaremos este modo por lo tanto fijaremos este pin a tierra. Para operar el AD8361 en modo ‘Ground reference’, es decir, la salida VRMS del dispositivo referenciada al pin COMM, se conecta el pin IREF junto con el pin VPOS y el pin SREF a tierra, tal como indica el datasheet del dispositivo⁸. Los pines RFIN y VRMS corresponden a la entrada y salida del AD8361 respectivamente. El pin FLTR se utiliza para conectar un condensador externo y de esta manera ampliar la capacitancia interna de $30pF$ que posee el filtro pasabajos del dispositivo, bajando su frecuencia de corte.

Respecto a la función de cada componente del esquemático, el condensador C37 cumple la función de acoplar la señal de entrada al pin RFIN del AD8361⁹, el condensador C31 se utiliza para bajar la frecuencia de corte del filtro pasabajos interno del AD8361, los condensadores C28 y C30 son condensadores de desacople del pin de alimentación, utilizados para filtrar las componentes de ruido e interferencia presentes¹⁰. La resistencia R50 fija la impedancia de entrada del AD8361 y R51 determina la eficiencia del sistema, así como el nivel de señal que se tendrá a la entrada del AD8361. La resistencia R47 y el condensador C26 forman un filtro pasabajos, su objetivo es filtrar la interferencia inducida en las pistas del PCB antes de que esta alcance al convertidor ADC del nRF52840. El circuito formado por R52, el conector P9 y el bobinado indicado con N_C se utilizará para calibrar el sistema, tal como se detallará luego. N_P, N_S y N_C corresponden a las vueltas de los distintos bobinados del transformador de corriente, primario, secundario y de calibración, respectivamente. Los componentes marcados con TP son ‘Testpoints’, utilizados para realizar mediciones en el PCB. Los conectores P7 y P8 son los conectores de salida del transmisor, los cuales conectan al PCB con la carga.

⁸Los otros modos disponibles son ‘Internal reference’ y ‘Supply reference’, en los cuales se agrega una tensión aditiva a la señal de salida VRMS con el fin de facilitar la conversión analógica digital a costa de achicar la excursión de salida, en nuestro caso esto no es necesario.

⁹Tal como lo aclara el datasheet del dispositivo, la entrada RFIN se encuentra polarizada a un nivel de continua por encima de GND, por lo tanto se debe acoplar la señal a través de un condensador de acople.

¹⁰Se utilizan dos condensadores con el fin de cubrir un amplio rango de frecuencias, el condensador de valor más grande es efectivo a bajas frecuencias, en cambio, el condensador de valor más chico es efectivo a frecuencias más altas.

Capítulo 4. Regulación de la salida del transmisor

C26: 1 μ F	GCM21BR71E105KA56K	R47: 15 k Ω	CRCW080515K0FKEAC
C28: 10 nF	GR321AD72E103KW01D	R50: 75 Ω	ERA-6AEB750V
C30: 100 pF	GQM1875C2E101JB12D	R51: 10 Ω	MMA02040C1009FB300
C31: 1 nF	GCJ21AR72E102KXJ1D	R52: 10 Ω	RCP2512W10R0GEB
C37: 1 nF	GCJ21AR72E102KXJ1D	N_P: 1 vuelta	
P7: -----	Keystone 7700	N_S: 10 vueltas	
P8: -----	Keystone 7700	N_C: 1 vuelta	
P9: -----	1-1337445-0	U_6: -----	AD8361ARMZ-REEL7
TP: -----	Keystone 7124	FB1: -----	5968021001
JP: -----	68464-472HLF		

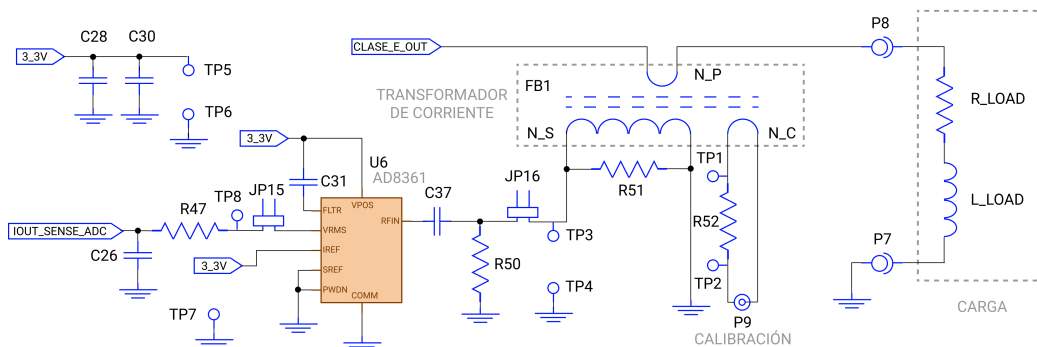


Figura 4.5: Esquemático del sistema sensor.

La tabla 4.1 resume los valores calculados y los componentes comerciales elegidos.

Denominador	Valor determinado	Componente comercial
R47	15 k Ω	CRCW080515K0FKEAC
R50	75 Ω	ERA-6AEB750V
R51	10 Ω	MMA02040C1009FB300
R52	10 Ω	RCP2512W10R0GEB
C26	1 μ F	GCM21BR71E105KA56K
C28	10 nF	GR321AD72E103KW01D
C30	100 pF	GQM1875C2E101JB12D
C31	1 nF	GCJ21AR72E102KXJ1D
C37	1 nF	GCJ21AR72E102KXJ1D
FB1	—	5968021001
N_P	1 vuelta	—
N_S	10 vueltas	—
N_C	1 vuelta	—

Tabla 4.1: Resumen de valores y componentes determinados para el Sistema Sensor.

4.2.4. Simulaciones

Con el fin de corroborar su correcto funcionamiento, se realizaron simulaciones del sistema sensor diseñado a distintos niveles de corriente de salida I_{out} . En la figura 4.6 se detalla el circuito utilizado. Respecto al coeficiente de acoplamiento 'k' del transformador de corriente, este se estimó realizando simulaciones a máxima

4.2. Sistema sensor de corriente del MCCA

Número de paso	I_{out} (Ap)	VRMS (Vdc)	G (Ω) ¹¹	Eficiencia sin sistema sensor	Eficiencia con sistema sensor
1	0,5	0,771	1,542	89 %	87 %
2	1	1,496	1,496	92 %	90 %
3	1,5	2,174	1,449	96 %	95 %
4	2	2,884	1,442	97 %	97 %

Tabla 4.2: Resultados al simular el sistema sensor diseñado utilizando LTSpice.

corriente de salida (2 A de pico), iterando varias veces con el simulador hasta lograr el nivel de salida del convertidor RMS-to-DC esperado. El valor de k resultante fue $k = 0,33$. Adicionalmente, debido a que no se encontró disponible en internet un modelo LTSpice para el convertidor AD8361, se procedió a diseñar un circuito que emulara su comportamiento. Dicho circuito se detalla en la figura 4.7.

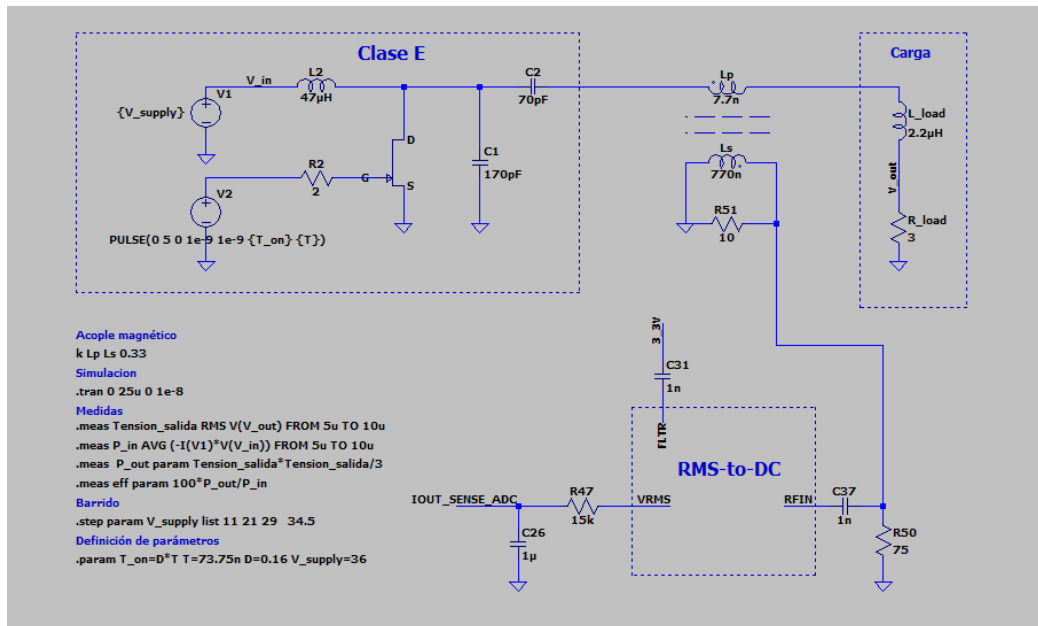


Figura 4.6: Esquemático utilizado en LTSpice para simular el comportamiento del sistema sensor diseñado.

En la tabla 4.2 se presentan los resultados obtenidos.

Observando los resultados del tabla 4.2 se concluyen los siguientes dos puntos:

- La eficiencia del amplificador Clase E prácticamente no cambia al agregar a su salida el sistema sensor.

¹¹La ganancia G del sistema sensor se define como $G = \frac{VRMS(V_{rms})}{I_{out}(A_p)}$.

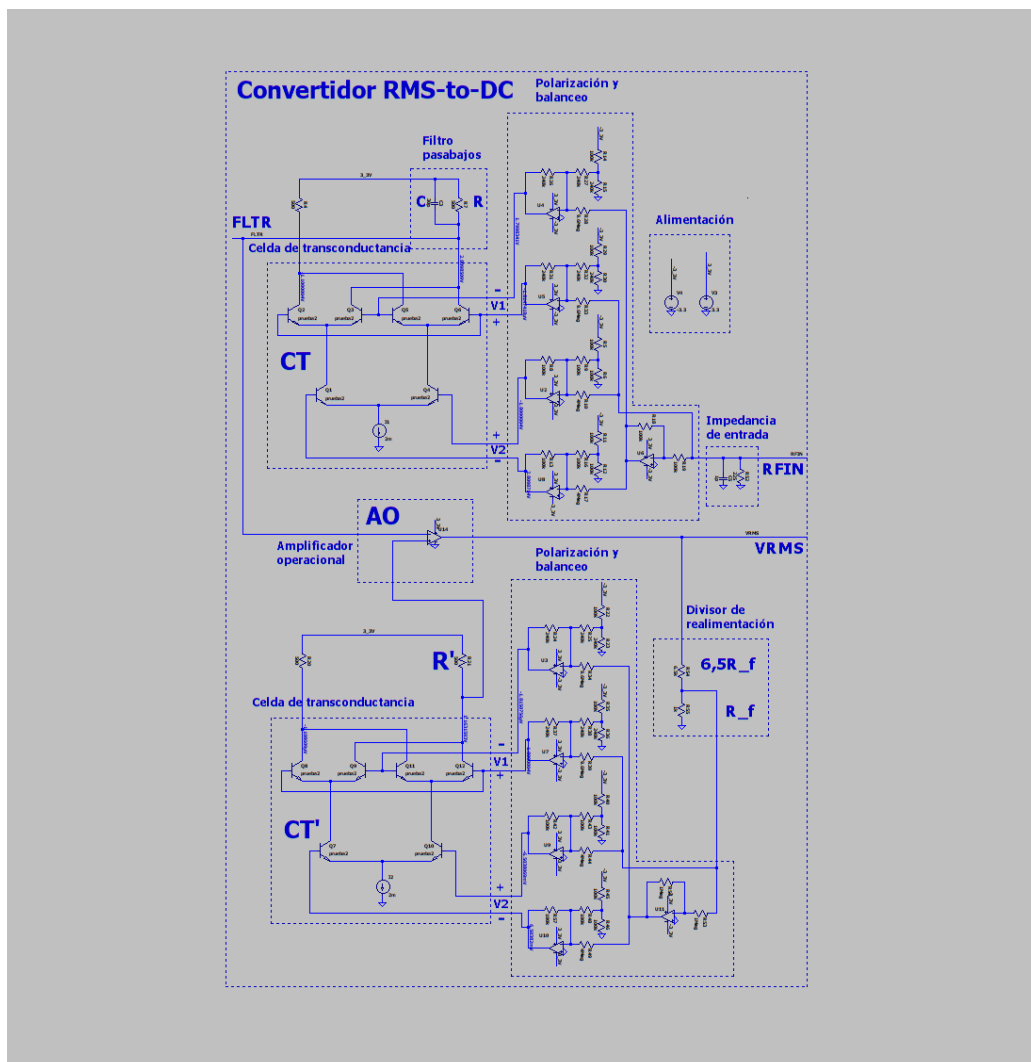


Figura 4.7: Circuito diseñado en LTSpice para emular el comportamiento del AD8361 de Analog Devices.

- La tensión a la salida del convertidor RMS-to-DC y la corriente de salida del amplificador Clase E presentan una fuerte relación lineal. Llamando G al cociente entre estas dos magnitudes, se observa una diferencia máxima de 6.5% entre las medidas de G para distintos niveles de corriente de salida.

El hecho de que el impacto de la introducción del sistema sensor en la eficiencia del amplificador Clase E sea pequeño era una de las condiciones necesarias en el diseño de este sistema, ya que de otra manera se dificultaría el cumplimiento de las especificaciones de eficiencia¹². Respecto a la linealidad de sistema, se observa una diferencia apreciable en la ganancia al variar la amplitud de la corriente de salida. Sin embargo, se recuerda que esta simulación se realizó utilizando un circuito que

¹²Ver especificaciones del proyecto en la sección 1.3.

4.2. Sistema sensor de corriente del MCCS

emula al convertidor AD8361 y no con un modelo LTSpice del mismo. Debido a las especificaciones del AD8361 se espera que el sistema diseñado posea una mejor linealidad que la obtenida en estas simulaciones.

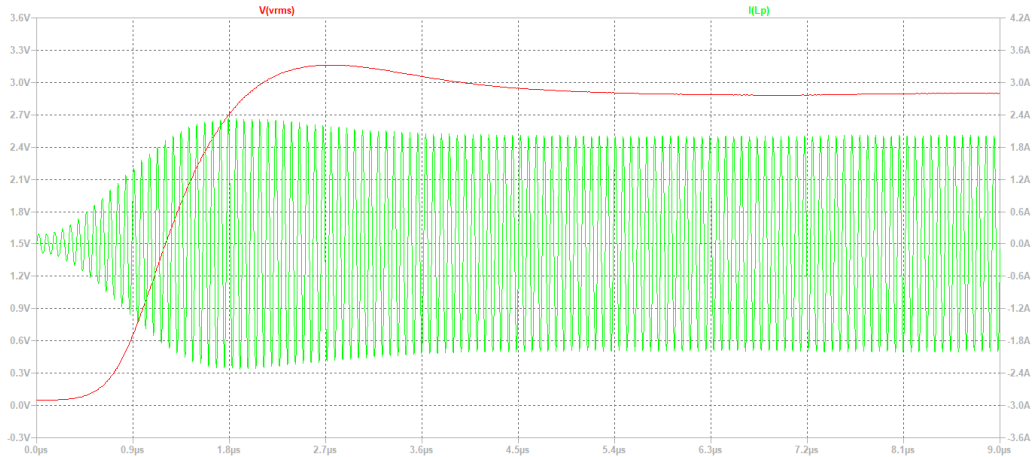


Figura 4.8: Corriente de salida del amplificador Clase E y salida del convertidor RMS-to-DC al alimentar al Clase E con un escalón de tensión.

En la figura 4.8 se muestra la evolución de la salida del convertidor RMS-to-DC ($V[VRMS]$) junto con la corriente de salida del amplificador Clase E ($I[Lp]$). Se puede observar que la salida del convertidor sigue a la amplitud de la corriente de salida I_{out} con un leve retraso, este retraso se debe a la respuesta al escalón del filtro pasabajos RC interno al convertidor. Sin embargo, VRMS se estabiliza en su valor de régimen en unos pocos microsegundos y, por lo tanto, el retraso de VRMS respecto a I_{out} no es un problema.

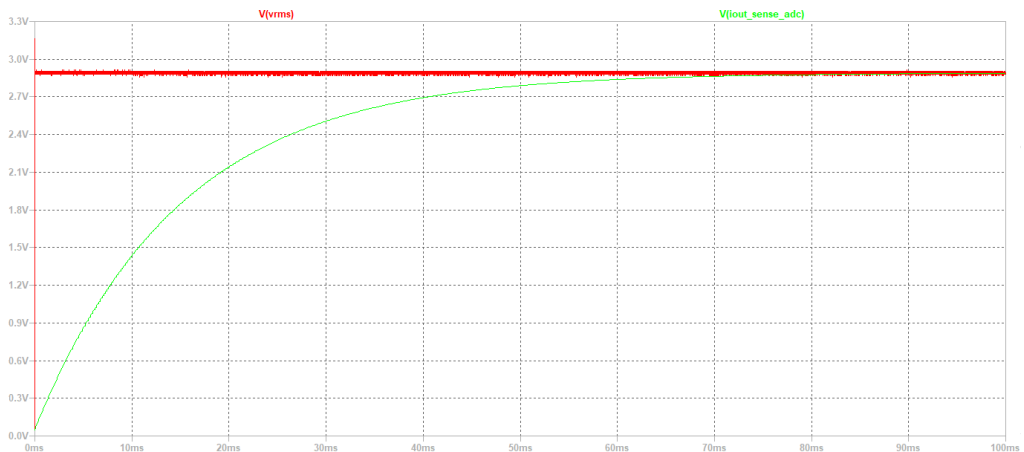


Figura 4.9: Comparación entre la tensión de salida del convertidor RMS-to-DC (VRMS) y la tensión a la salida del filtro pasabajos formado por R47 y C26 (IOUT_SENSE_ADC)¹³.

¹³Estas señales se encuentran definidas en la figura 4.6.

Capítulo 4. Regulación de la salida del transmisor

En la figura 4.9 se muestran ($V[VRMS]$), la evolución de la salida del convertidor RMS-to-DC y ($V[IOUT_SENSE_ADC]$), la salida del filtro pasabajos formado por R47 y C26. Se observa que la evolución de la salida del convertidor es mucho más rápida que la evolución de la salida del filtro, esta última tardando unos 100 ms en llegar al régimen. Se concluye que el tiempo de respuesta del sistema sensor está dominado por el tiempo de respuesta del filtro pasabajos formado por R47 y C26, y que el retardo introducido por el resto del sistema, incluyendo el amplificador Clase E es despreciable frente a este tiempo¹⁴. Este resultado se utilizará al diseñar el lazo de control de corriente del transmisor (sección 4.4).

4.3. Sistema Actuador del MCCA

4.3.1. Idea principal

Para implementar el sistema actuador se utilizó un convertidor DC-DC de topología ‘Buck’ con el fin de poder variar la tensión de alimentación a entregar al amplificador Clase E, y con ello lograr variar la corriente entregada a la bobina transmisora¹⁵. En la figura 4.10 se presentan diagramas de convertidores DC-DC de topología ‘Buck’.

Se llamará V_{target} a la tensión objetivo a regular por el convertidor DC-DC en el nodo $V_{feedback}$. En régimen permanente, la tensión de salida y la tensión a regular guardan la relación descrita por la ecuación 4.1.

$$V_{out} = V_{target} * \frac{R_{f1} + R_{f2}}{R_{f1}} \quad (4.1)$$

El fabricante del convertidor fija un valor de V_{target} en el dispositivo que vende, y el usuario, utilizando la ecuación 4.1, elige R_{f1} y R_{f2} para lograr el V_{out} que desee, de esta manera un único dispositivo se puede utilizar en aplicaciones que requieran distintos voltajes de salida. Si se desea que el voltaje de salida se pueda configurar ‘en hot’, es decir, mientras el convertidor está en funcionamiento, se debe cambiar de alguna manera el valor de R_{f1} o R_{f2} para satisfacer la ecuación 4.1 cada vez que se desee un nuevo V_{out} . Esto se puede hacer, por ejemplo, sustituyendo una de las dos resistencias por un potenciómetro mecánico (ajuste de V_{out} manual), o mediante un dispositivo llamado ‘Potenciómetro digital’, el cual por medio de comandos enviados por algún puerto digital cambia el valor de resistencia entre dos de sus pines.

Se escogió como método de variación del voltaje de salida del convertidor DC-DC utilizar un potenciómetro digital como parte del divisor resistivo de la red de realimentación. De esta manera, es posible cambiar el voltaje de salida enviando comandos por un puerto digital, lo que permite en definitiva que el algoritmo de

¹⁴Ver sistema sensor, incluyendo el filtro pasabajos, convertidor RMS-to-DC y amplificador Clase E, en la figura 4.6.

¹⁵En los diagramas presentados en las figuras 4.1 y 4.2 se muestra el Sistema Actuador y su entorno.

4.3. Sistema Actuador del MCCA

control a través del firmware y el microcontrolador nRF52840 controle la corriente circulante a través de la bobina transmisora¹⁶.

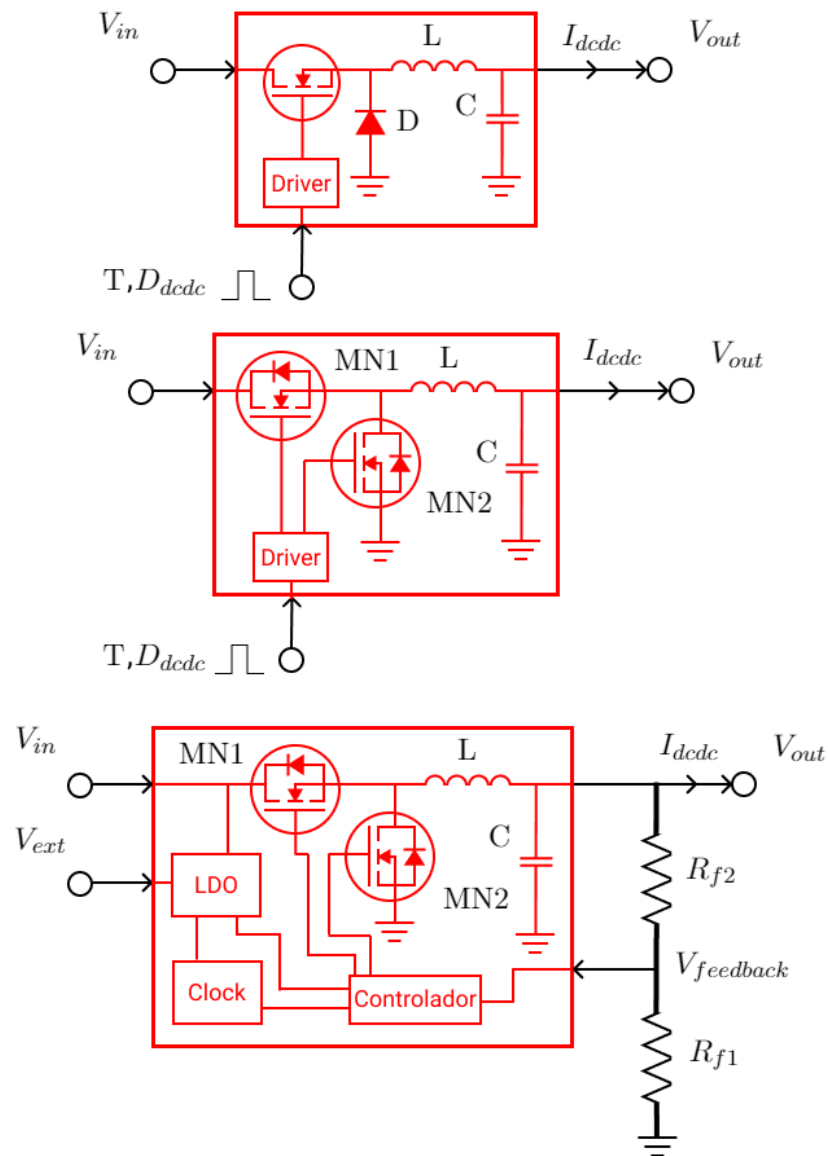


Figura 4.10: Diagramas simplificados de convertidores DC-DC. Arriba; Simple. Centro; Síncrono. Abajo; Comercial.

¹⁶Se recuerda que la relación entre la tensión de alimentación y la corriente de salida de un amplificador Clase E es lineal, ver sección 3.5.3.

4.3.2. Detalles de diseño

Elección del convertidor DC-DC

A la hora de elegir el circuito integrado comercial para el convertidor DC-DC se tuvieron en cuenta las siguientes consideraciones:

- Que admita operar en modo ‘Buck’.
- Rangos de tensión de entrada y salida admisibles.
- Eficiencia energética.
- Cantidad de componentes externos al circuito integrado necesarios para implementar el convertidor.
- Corriente/Potencia máximas que puede entregar a la carga.
- Características adicionales, como pueden ser protecciones y medida de corrientes de entrada y/o salida.

Finalmente, se eligió el componente ‘LT7101’¹⁷ del fabricante ‘Analog Devices’¹⁸, el cual puede únicamente operar en modo ‘Buck’ y que incorpora ya los switches necesarios para implementar el convertidor. Sus características más importantes son:

- Rango de tensión de entrada: 4,4 V a 105 V.
- Rango de tensión de salida. 1 V a V_{in} .
- Eficiencia energética típica: Superior al 90 %.
- Máxima corriente de salida: 1 A.
- Frecuencia de operación: Configurable desde 200 kHz hasta 2 MHz.
- Protección contra sobrecargas, cortocircuitos, ‘OverVoltage LockOut’ (OVLO)¹⁹ y ‘UnderVoltage LockOut’ (UVLO)²⁰.
- Límite de corriente de salida configurable. Monitoreo de corriente de salida ‘Lossless’, es decir, sin pérdidas de potencia.
- Arquitectura de control de corriente o CMC (Current Mode Control).

¹⁷Ver datasheet en <https://www.analog.com/media/en/technical-documentation/data-sheets/LT7101.pdf>.

¹⁸<https://www.analog.com/en/index.html>.

¹⁹Funcionalidad que detiene el funcionamiento del convertidor en caso de que la tensión de entrada supere un valor configurable por el usuario.

²⁰Igual que el OVLO, pero detiene el funcionamiento al detectar que la tensión de entrada se encuentra por debajo de un valor configurable por el usuario.

Circuito del divisor resistivo del convertidor DC-DC

Se escogió sustituir la resistencia R_{f1} por el potenciómetro digital, en lugar de R_{f2} . Con esta elección las tensiones y corrientes que el potenciómetro digital debe soportar durante su funcionamiento son menores. Adicionalmente, se decidió utilizar un potenciómetro digital de 2 canales independientes, es decir, capaz de establecer un valor de resistencia deseado en dos pares de pines independientemente. Esta última elección se realizó con el fin de aumentar la resolución (cantidad de pasos) en la tensión de salida del convertidor. En la figura 4.11 se detalla el circuito utilizado.

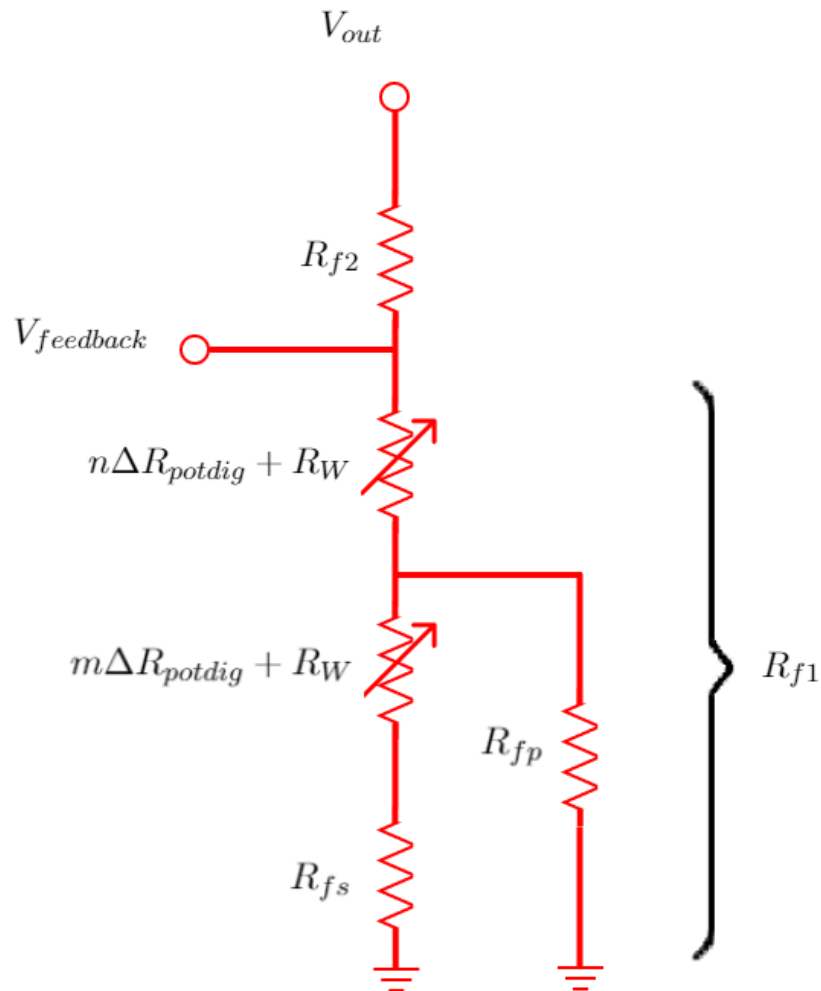


Figura 4.11: Circuito utilizado para el divisor resistivo, n y m corresponden al paso configurado en el potenciómetro digital para el canal 1 y 2 respectivamente, ΔR_{potdig} es la variación de resistencia por paso, R_W es la resistencia de cursor y R_{fs} y R_{fp} son resistencias externas agregadas.

Capítulo 4. Regulación de la salida del transmisor

Elección del componente comercial para el potenciómetro digital

Para decidir el dispositivo comercial a utilizar se tuvieron en cuenta las siguientes características:

- Cantidad de pasos.
- Cantidad de canales independientes.
- Resistencia de cursor R_W y variación de resistencia por paso ΔR_{potdig} .
- Tensión y corrientes máximas soportadas en la resistencia variable.
- Puertos de comunicación disponibles.

Finalmente, se escogió la variante de $250\text{ k}\Omega$ del componente AD5235 del fabricante Analog Devices, sus características más importantes son²¹:

- Cantidad de pasos: 1024.
- Canales independientes: 2.
- Resistencia de cursor típica ($V_{supply} = 3\text{ V}$): $50\ \Omega$.
- Variación de resistencia por paso: $244\ \Omega$.
- Rango de tensión de alimentación: $2,7\text{ V}$ a 5 V .
- Máxima tensión en cualquier nodo de la resistencia variable: $V_{supply} + 0,3\text{ V}$.
- Máxima corriente a través de la resistencia variable: 2 mA continuos, 20 mA pulsados.
- Tiempo de establecimiento típico: $36\ \mu\text{s}$.
- Consumo de corriente máximo en modo reposo: $5\ \mu\text{A}$.
- Interfaz de comunicación: Puerto SPI.

Esquemático y función de los componentes

En la figura 4.12 se presenta el esquemático completo del sistema actuador. U2 corresponde al LT7101 (convertidor DC-DC) y U3 al AD5235 (potenciómetro digital). El diodo D3, Zener de $2,7\text{ V}$ de tensión de ruptura, cumple la función de proteger la entrada de realimentación de U2 contra eventuales sobretensiones. Las resistencias R19, R26 y R27 se utilizan junto con el potenciómetro digital para seleccionar la tensión de salida deseada en el convertidor DC-DC. Los jumpers JP3 y JP6 se utilizan para realizar pruebas, JP3 permite anular el segundo canal

²¹Ver datasheet del componente en <https://www.analog.com/media/en/technical-documentation/data-sheets/AD5235.pdf>.

4.3. Sistema Actuador del MCCS

permitiendo que el potenciómetro trabaje con un único canal, JP6 permite aislar al potenciómetro de la red de realimentación del convertidor DC-DC. U3 se alimenta desde la fuente de alimentación de 3,3 V²², la razón por la cual se eligió esta tensión de alimentación en lugar de la de 5 V es porque de esa manera los niveles tensión asociados al puerto SPI son compatibles con los correspondientes al puerto SPI del microcontrolador nRF52840 con el cual U3 se comunicará. Los condensadores C12 y C16 son condensadores de desacople, uno electrolítico de alta capacidad y uno cerámico de baja capacidad, al hacer el layout deben colocarse lo más cerca posible del pin VDD de U3. Las etiquetas ‘CS_potdig’, ‘MISO_potdig’, ‘MOSI_potdig’, ‘SCLK_potdig’ y ‘RDY_potdig’ corresponden a las líneas de comunicación entre U3 y el nRF52840, las resistencias R36 y R53 son pull-ups para las salidas MISO y RDY del U3, las cuales son del tipo ‘Open collector’. Los pines \overline{WP} y \overline{PR} de U3 están conectados a VDD, ya que no se utilizarán las funciones de ‘Protección contra escrituras indeseadas’ ni ‘Refresco por hardware’.

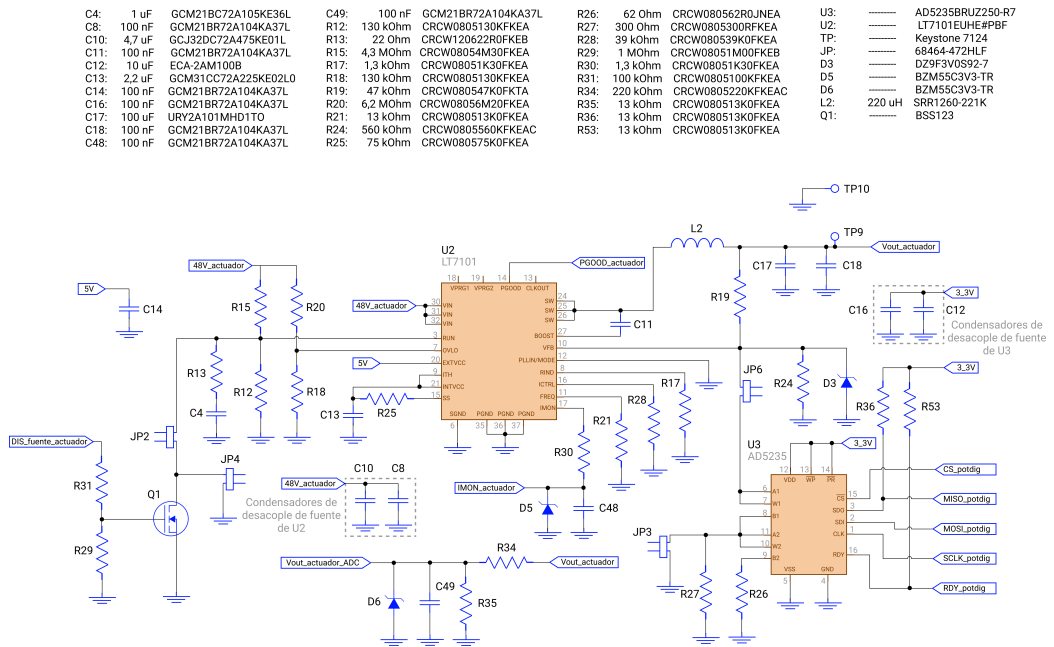


Figura 4.12: Esquemático del sistema actuador.

Respecto a U2, se decidió operar el convertidor en modo ‘Ráfaga’, para seleccionar este modo de funcionamiento se conectó el pin PLLIN/MODE a tierra. Se eligió este modo debido a que es el que presenta mejor eficiencia para niveles de potencia bajos, y el rizado e interferencia generados son aceptables para esta aplicación. Los pines VPRG1 y VPRG2 se dejaron sin conectar, de esta manera se configura un voltaje objetivo a regular en el pin VFB de 1 V, el mínimo disponible. Para aumentar la eficiencia del convertidor, el pin VCCEXT se alimentó desde la fuente de 5 V, el condensador C14 ayuda a filtrar la interferencia que

²²Por detalles de las distintas fuentes de alimentación que posee el transmisor y sus características ver capítulo 5.

Capítulo 4. Regulación de la salida del transmisor

pueda inducirse en el recorrido de las pistas del PCB desde la fuente de 5 V hasta U2. El pin ITH está conectado a INTVCC para utilizar la red de compensación interna del LT7101. El pin SS está conectado a INTVCC también, pero a través de R25, esto permite utilizar el tiempo de arranque suave por defecto. El condensador C13 desacopla el pin INTVCC a tierra. Para utilizar las protecciones de OVLO y UVLO del LT7101 se agregaron los divisores formados por R20/R18 y R15/R12 respectivamente. El pin se RUN, además utilizarse para el UVLO, se encuentra conectado a la circuitería formada por el transistor Q1 y sus componentes adyacentes, este circuito permite encender y apagar el convertidor desde el microcontrolador nRF52840. Los jumpers JP2 y JP4 permiten encender y apagar el convertidor manualmente, esto se utiliza únicamente al realizar pruebas en el transmisor. La etapa de salida del convertidor está formada por L2, C17 y C18, con el condensador C31 como condensador de Bootstrapping. Las resistencias R21, R28 y R17 configuran la frecuencia de conmutación, corriente máxima y valor de inductancia de salida respectivamente. Los condensadores C8 y C10 son condensadores de desacople para la tensión de entrada del convertidor, al diseñar el layout del PCB estos deben colocarse lo más cerca posible de los pines VIN de U2. Finalmente, las líneas ‘Vout_actuador_ADC’, ‘IMON_actuador’ y ‘PGOOD_actuador’ son salidas del sistema actuador que van conectadas al microcontrolador nRF52840, proveen información de la tensión y corriente de salida del convertidor y si éste está regulando la salida correctamente.

4.3.3. Simulaciones

Para verificar el correcto funcionamiento del sistema actuador diseñado se realizaron dos simulaciones:

- Simulación 1: Verificación de la relación entre la tensión de salida del convertidor DC-DC y los pasos seleccionados en los canales del potenciómetro digital.
- Simulación 2: Simulación de la eficiencia energética a distintos niveles de tensión de salida del convertidor, verificación de correcto funcionamiento del convertidor en general.

Simulación 1

En la figura 4.13 se presenta el circuito utilizado en LTSpice para simular la respuesta del convertidor al variar la posición del cursor de los canales del potenciómetro digital. El LT7101 se simuló utilizando un modelo provisto por el fabricante, en el caso del AD5235 sin embargo, no se encontró modelo disponible. Debido a esto se construyó un circuito que emulara el funcionamiento del AD5235 utilizando switches y resistencias. Dicho circuito se encuentra señalado en la figura 4.13 con el nombre ‘Potenciómetro Digital’, y cada uno de los canales con ‘Canal 1’ y ‘Canal 2’. Tampoco se encontraron disponibles modelos para los diodos Zener D3, D5 y D6, por lo tanto se utilizó un modelo genérico disponible en LTSpice con

4.3. Sistema Actuador del MCCS

la tensión de ruptura correspondiente. Adicionalmente, no se incluyó la resistencia R28 en el circuito para que el LT7101 entregue a la salida la máxima corriente posible. De esta manera el tiempo necesario para que la tensión de salida aumente de un determinado valor inicial a otro final es el mínimo posible, disminuyendo el tiempo de simulación requerido. Tampoco se incluyó en el circuito el transistor Q1 y sus componentes adyacentes, ya que este cumple la función de encender y apagar el convertidor desde el Firmware, por lo tanto no es necesario incluirlo en una simulación de performance. Por lo demás el circuito es exactamente el mismo que el detallado en el esquemático del sistema actuador, figura 4.12. Los condensadores y bobinas, como C17, C18 y L2 tienen incorporado el valor de ESR detallado por el fabricante en el correspondiente datasheet del componente.

Capítulo 4. Regulación de la salida del transmisor

Denominador	Valor determinado	Componente comercial
C4	1 μF	GCM21BC72A105KE36L
C8	100 nF	GCM21BR72A104KA37L
C10	4,7 μF	GCJ32DC72A475KE01L
C11	100 nF	GCM21BR72A104KA37L
C12	10 μF	ECA-2AM100B
C13	2,2 μF	GCM31CC72A225KE02L0
C14	100 nF	GCM21BR72A104KA37L
C16	100 nF	GCM21BR72A104KA37L
C17	100 nF	GCM21BR72A104KA37L
C18	100 nF	GCM21BR72A104KA37L
C48	100 nF	GCM21BR72A104KA37L
C49	100 nF	GCM21BR72A104KA37L
R12	130 $k\Omega$	CRCW0805130KFKEA
R13	22 Ω	CRCW120622R0FKEB
R15	4,3 $M\Omega$	CRCW08054M30FKEA
R17	1,3 $k\Omega$	CRCW08051K30FKEA
R18	130 $k\Omega$	CRCW0805130KFKEA
R19	47 $k\Omega$	CRCW080547K0FKTA
R20	6,2 $M\Omega$	CRCW08056M20FKEA
R21	13 $k\Omega$	CRCW080513K0FKEA
R22	100 $k\Omega$	CRCW0805100KFKEA
R24	560 $k\Omega$	CRCW0805560KFKEAC
R25	75 $k\Omega$	CRCW080575K0FKEA
R26	62 Ω	CRCW080562R0JNEA
R27	300 Ω	CRCW0805300RFKEA
R28	39 $k\Omega$	CRCW080539K0FKEA
R29	1 $M\Omega$	CRCW08051M00FKEB
R30	1,3 $k\Omega$	CRCW08051K30FKEA
R31	100 $k\Omega$	CRCW0805100KFKEA
R34	220 $k\Omega$	CRCW0805220KFKEAC
R35	13 $k\Omega$	CRCW080513K0FKEA
R36	13 $k\Omega$	CRCW080513K0FKEA
R53	13 $k\Omega$	CRCW080513K0FKEA
U2	————	LT7101EUHE#PBF
U3	————	AD5235BRUZ250-R7
D3	————	DZ9F3V0S92-7
D5	————	BZM55C3V3-TR
D6	————	BZM55C3V3-TR
L2	220 μH	SRR1260-221K
Q1	————	BSS123

Tabla 4.3: Resumen de valores y componentes determinados para el Sistema Actuador.

4.3. Sistema Actuador del MCCS

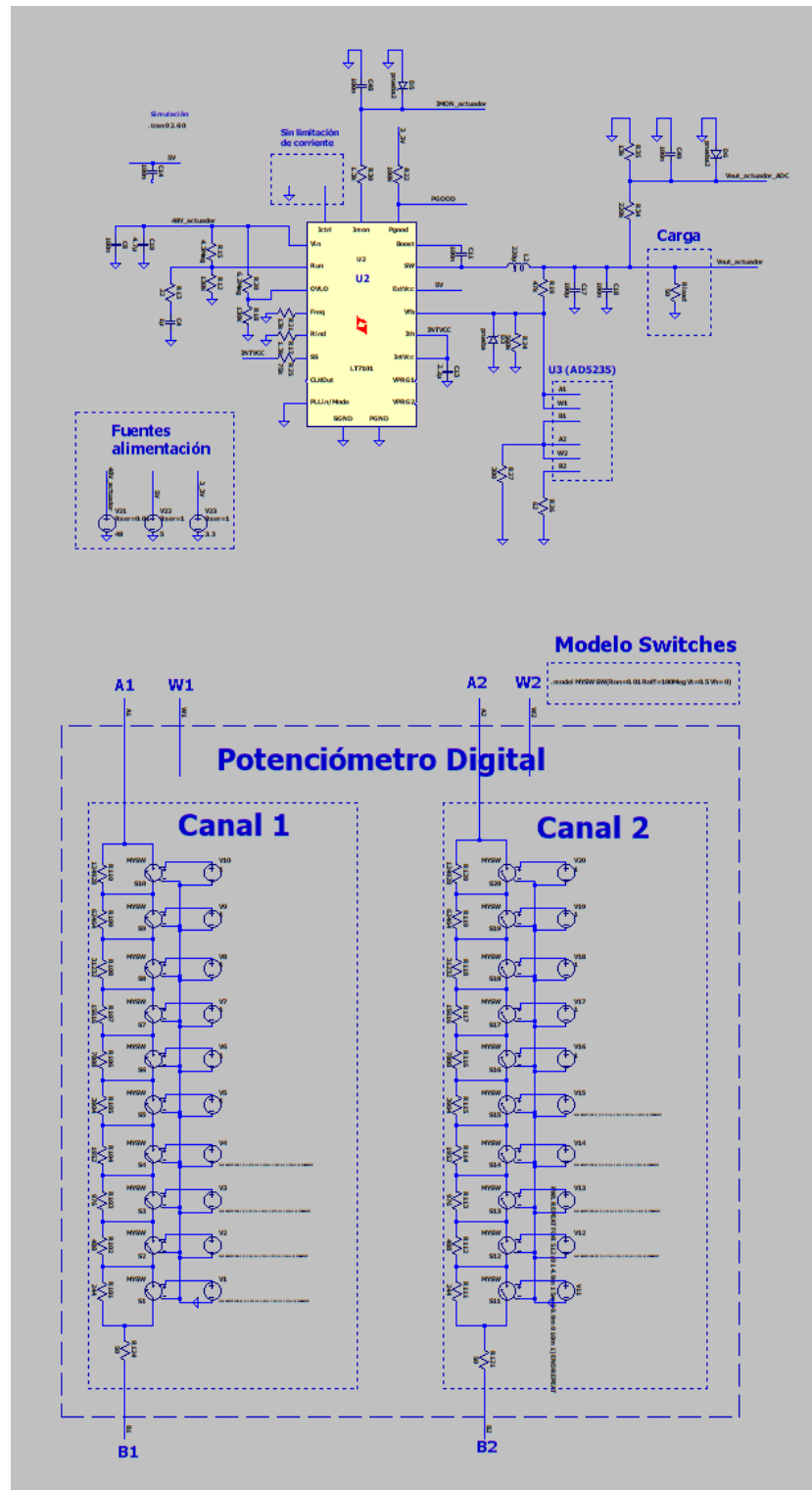


Figura 4.13: Circuito utilizado en LTSpice para simular la respuesta del convertidor al configurar distintas posiciones en los canales del potenciómetro digital.

Capítulo 4. Regulación de la salida del transmisor

En la figura 4.14 se presenta una comparación de la tensión de salida obtenida mediante simulación y la obtenida de manera teórica al resolver las ecuaciones del circuito. La simulación comienza con ambos canales del potenciómetro en el paso 0, a continuación se incrementa el paso del canal 2 desde 0 hasta 31. Una vez alcanzado el paso 31 del canal 2, se incrementa el paso del canal 1 y el procedimiento se repite. Cada cambio de paso del canal 2 se mantiene por 5 ms, cada paso del canal 1 se mantiene por 160 ms. Tal como se observa en la figura 4.14, el convertidor tarda aproximadamente 250 ms en comenzar a funcionar, este retardo se debe a C4. Luego, existe un período de tiempo durante el cual la salida del convertidor satura en 48V. A partir de que la salida deja de saturar, la gráfica de la simulación y la teórica coinciden.

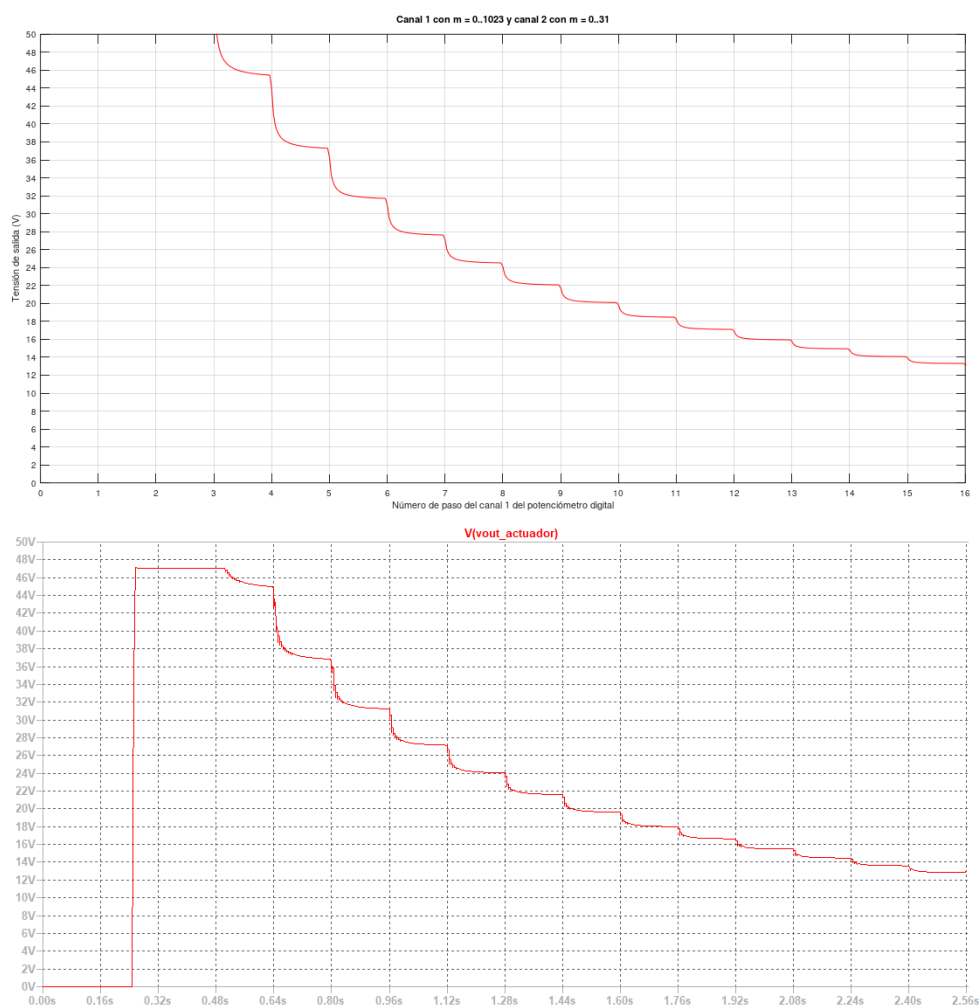


Figura 4.14: Tensión de salida al variar la posición del cursor del canal 1 y 2 del potenciómetro digital. Arriba: Graficada utilizando un Script de Octave. Abajo: Simulada utilizando LTSpice.

En la figura 4.15 se muestra una ampliación de la figura 4.14 en la zona cercana

4.3. Sistema Actuador del MCCS

a los 36 V. Tal como se observa, la gráfica correspondiente a la simulación y la teórica difieren muy poco. La leve diferencia se debe a que el modelo utilizado para D3 (diodo Zener de protección) en la simulación posee una corriente de fugas menor a la del componente elegido para el diseño (DZ9F3V0S92-7). Otra conclusión interesante que se deduce de la figura 4.15 es que el máximo salto de tensión en la salida del convertidor en el intervalo 1,8 V - 36 V es de 2 V aproximadamente.

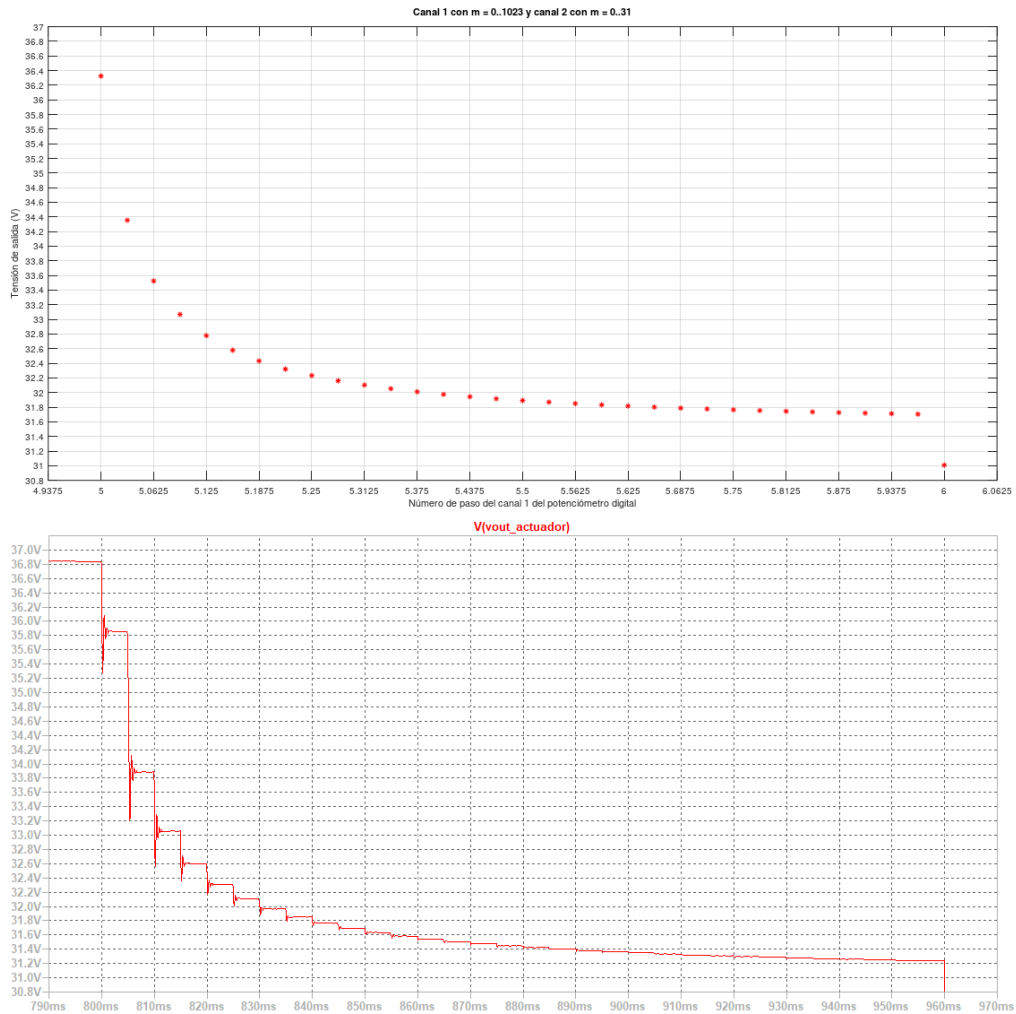


Figura 4.15: Ampliación de la figura 4.14.

Simulación 2:

Debido a la complejidad del modelo utilizado para simular el potenciómetro digital, las simulaciones realizadas utilizando el circuito de la figura 4.13 resultan extremadamente lentas. Por esta razón, para simular la eficiencia energética y el comportamiento general del convertidor, se utilizó el circuito más simple detallado en la figura 4.16.

Capítulo 4. Regulación de la salida del transmisor

El circuito de la figura 4.16 es exactamente el mismo que el detallado en el esquemático del sistema actuador, figura 4.12, salvo por el hecho de que el transistor Q1 y sus componentes adyacentes fueron removidos, y que se utilizaron modelos de diodos Zener genéricos para D3, D5 y D6, tal como en la simulación 1. Los condensadores y bobinas, tales como C17, C18 y L2, tienen incorporado el valor de ESR detallado por el fabricante en el correspondiente datasheet del componente.

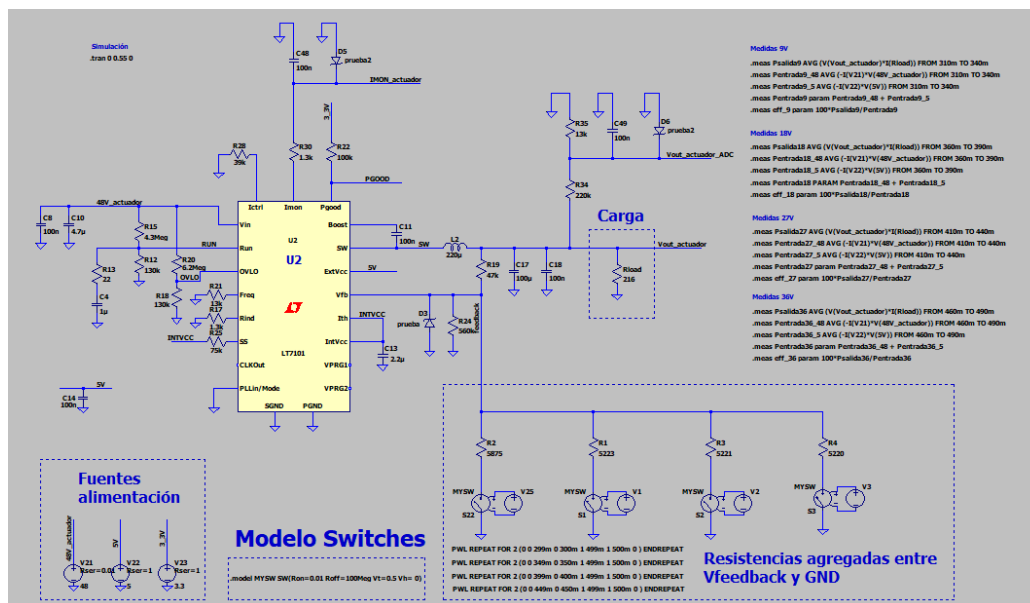


Figura 4.16: Circuito utilizado en LTSpice para simular el comportamiento general del convertidor.

En la simulación, con el fin de variar la tensión de salida del convertidor, se conectan y desconectan distintas resistencias entre el nodo de realimentación del LT7101, nodo $V_{feedback}$, y tierra. En la tabla 4.4 se detallan la resistencia agregada y la tensión de salida del convertidor en régimen en cada intervalo temporal.

Intervalo temporal	Resistencia agregada entre $V_{feedback}$ y GND (Ω) ²³	Tensión de salida en régimen (V)
0 - 300 ms	∞	1,2
300ms - 350 ms	5875	9
350ms - 400 ms	2765	18
400ms - 450 ms	1808	27
450ms - 500 ms	1343	36
500ms - 550 ms	∞	1,2

Tabla 4.4: Tensión de régimen y resistencia agregada entre $V_{feedback}$ y tierra en cada intervalo temporal, simulación 2.

4.3. Sistema Actuador del MCCS

Una de las características más interesantes que se desea obtener con esta simulación es la eficiencia energética del convertidor DC-DC. La tabla 4.5 detalla los valores resultantes de la simulación para distintos valores de tensión de salida.

Tensión de salida	9 V	18 V	27 V	36 V
Potencia de salida	375 mW	1,5 W	3,375 W	6 W
Eficiencia	91 %	96 %	97 %	98 %

Tabla 4.5: Eficiencia simulada para distintos niveles de tensión de salida del convertidor DC-DC del sistema actuador diseñado.

En la figura 4.17 se muestra la evolución en el tiempo de la tensión en los pines OVLO, RUN e INTVCC del LT7101. Tal como se observa, el convertidor enciende cuando el pin RUN alcanza los 0,7 V, tal como indica el datasheet. En ese momento la tensión en el pin INTVCC que conecta al LDO interno sube hasta aproximadamente 3,5 V y se mantiene allí mientras el convertidor siga en funcionamiento. La salida del convertidor comienza a conmutar cuando el pin RUN alcanza los 1,21 V²⁴, esto ocurre aproximadamente a los 250 ms de alimentar al convertidor, tal como se buscaba al determinar el valor del condensador C4. La tensión en el pin OVLO se encuentra por debajo de 1 V, valor que a su vez se encuentra por debajo de 1,1 V y 1,21 V, tal como se esperaba al calcular el divisor resistivo formado por R18 y R20.

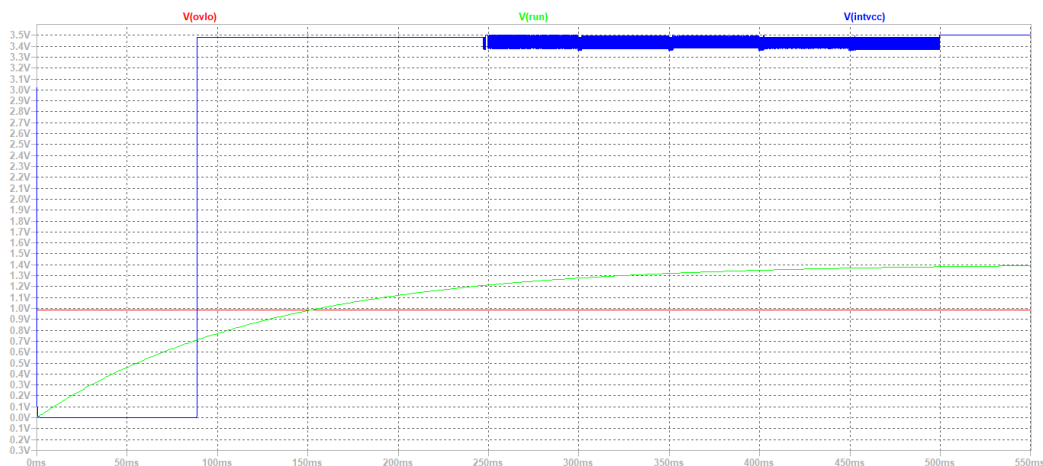


Figura 4.17: Tensiones en los pines RUN, OVLO e INTVCC al realizar la simulación 2.

En la figura 4.18 se muestran las señales `Vout_actuador_ADC` e `IMON_actuador`, las cuales se dirigen hacia la placa de desarrollo ‘Adafruit nRF52840’ y brindan

²³Este valor de resistencia agregada no incluye ni a R24 ni a la corriente de fugas del diodo D3.

²⁴La interferencia observada en el pin INTVCC desde los 250 ms hasta los 500 ms es evidencia de que la salida de convertidor se encuentra conmutando.

Capítulo 4. Regulación de la salida del transmisor

información acerca de la tensión y corriente de salida del convertidor. La señal $V_{out_actuador_ADC}$ corresponde a la tensión de salida dividida entre 18, tal como se puede verificar observando los niveles de tensión alcanzado por esta señal en cada paso. Respecto a la señal $IMON_actuador$, según el datasheet del LT7101 la relación entre esta y el valor medio de la corriente circulante a través de la bobina de salida L2 es:

$$\langle i_{L2}(t) \rangle = \frac{(IMON_actuador - 0,4) * 1,1}{0,9} \quad (4.2)$$



Figura 4.18: Evolución de las señales $V_{out_actuador_ADC}$ e $IMON_actuador$ al realizar la simulación 2.

En la tabla 4.6 se presenta el valor de la señal $IMON_actuador$ cuando la tensión de salida se encuentra en régimen, el resultado de la expresión 4.2 al evaluarla en cada valor de tensión y la corriente de salida del convertidor. Tal como se observa, el valor calculado utilizando la expresión 4.2 y la corriente de salida difieren sólo ligeramente.

$IMON_actuador$ (mV)	Resultado de la expresión 4.2 (mA)	Tensión de salida (V)	Corriente de salida (mA)
433	40	9	41
466	80	18	83
500	120	27	124
533	160	36	166

Tabla 4.6: Corriente indicada por la señal $IMON_actuador$ y corriente de salida del convertidor. La resistencia de carga es 216Ω .

Dado que la señal $IMON_actuador$ indica el valor de corriente media en la bobina de salida L2 y no en la salida del convertidor, cuando la tensión de salida no

4.3. Sistema Actuador del MCCS

se encuentra en régimen el valor indicado por IMON_actuador no corresponderá a la corriente de salida. En la figura 4.18 se puede observar que al transicionar la tensión de salida desde un valor inicial a un valor final mayor el valor de corriente indicado por IMON_actuador aumenta drásticamente. De hecho, en las últimas 4 de estas transiciones la corriente indicada es $\frac{(0,78V-0,4V)*1,1}{0,9} = 464mA$. Este valor esencialmente coincide con el límite de corriente configurado mediante la resistencia R28, el cual es 469 mA. La razón por la cual al transicionar la tensión de salida desde un valor menor a un valor mayor la corriente indicada por IMON_actuador aumenta hasta el límite permitido es que es necesaria una gran cantidad de corriente para que el condensador de salida C17 aumente su tensión.

En el caso de la primera transición de tensión se observa que el pico de corriente indicada por IMON_actuador es mucho menor al resto de las transiciones. La razón de esto es que el primer pico está determinado por el tiempo de arranque del convertidor, configurado mediante el pin SS. El valor configurado fue el valor por defecto, de 1,2 ms, el cual produce una corriente media en la bobina L2 de $\frac{1,2V*100\mu F}{1,2ms} = 100mA$. El valor indicado por IMON_actuador es aproximadamente 80 mV, el cual indica un valor de corriente de 97 mA, muy cercano al valor calculado anteriormente.

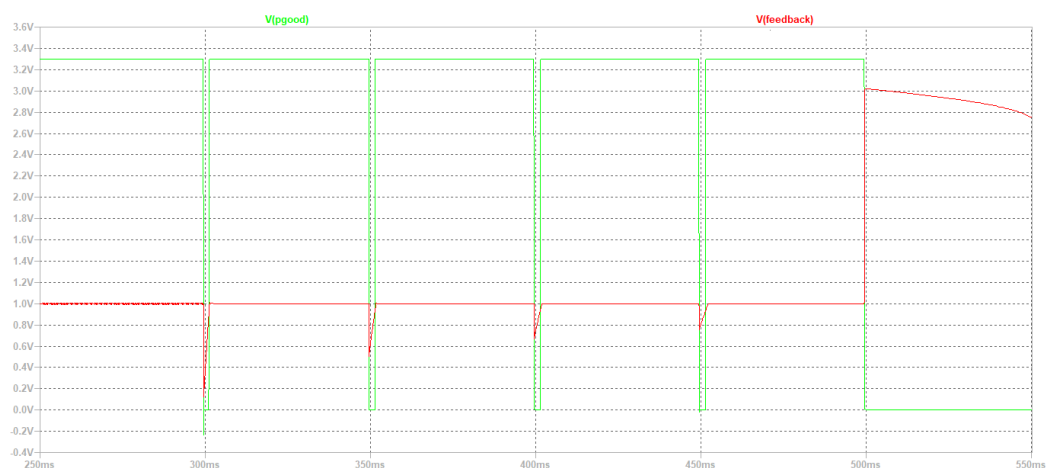


Figura 4.19: Tensión en el pin PGOOD del LT7101 y $V_{feedback}$ al realizar la simulación 2.

Finalmente, se observa en la figura 4.18 que durante el intervalo 500 ms - 550 ms la corriente indicada por IMON_actuador es cero. Esto se debe a que la tensión de salida configurada es menor a la tensión existente en bornes del condensador de salida C17. Debido a que el modo de funcionamiento 'Ráfaga' no permite que la corriente circulante a través de L2 sea negativa, al ser la tensión de salida del convertidor mayor a la tensión configurada el mismo simplemente deja de conmutar, llevando a la corriente de L2 a cero. Si en lugar de utilizarse el modo 'Ráfaga' se utilizara el modo 'Conducción continua forzada', en la antedicha situación el convertidor continuaría conmutando, existiendo una transferencia de energía desde su salida hacia su entrada. Esto se logra con una corriente media en L2 negativa y en este caso, la tensión de la señal IMON_actuador caería por debajo de los 0,4 V,

Capítulo 4. Regulación de la salida del transmisor

indicando una corriente negativa.

En la figura 4.19 se muestran la tensión en el nodo $V_{feedback}$ y la señal PGOOD. Tal como se observa, al transicionar la salida desde un valor menor a uno mayor $V_{feedback}$ experimenta un transitorio durante el cual disminuye por debajo del valor objetivo de 1 V. Al transicionar la salida desde un valor mayor a un valor menor ocurre lo opuesto, es decir, $V_{feedback}$ aumenta por encima del valor objetivo. Otra observación interesante es que al aumentar la tensión en $V_{feedback}$, el diodo D3 efectivamente evita que esta sobrepase los 3 V, protegiendo al pin VFB del LT7101 y al AD5235. Finalmente, se observa que al desviarse la tensión $V_{feedback}$ más del 10% de su valor objetivo de 1 V, la señal PGOOD indica la situación con un cero lógico.

4.4. Método de control en lazo cerrado

4.4.1. Introducción

En esta sección se presenta el diseño de los lazos de control para cumplir con las especificaciones del proyecto²⁵. El material contenido se redujo al mínimo con el fin de no extender excesivamente la sección, sin embargo, existe un documento que amplía el análisis aquí presentado (ver apéndice F).

El problema de control a resolver corresponde a un problema de regulación, es decir, lograr que la salida de un sistema dinámico se acerque asintóticamente a un valor objetivo fijo, mejorando las características de la respuesta dinámica del sistema a través de la realimentación y el diseño e incorporación de un controlador. Un sistema realimentado se llama “Sistema en lazo cerrado”, en contrapartida a los “Sistemas de lazo abierto”. Los sistemas en lazo cerrado incorporan a su entrada información del estado de la salida y por lo tanto son capaces de reaccionar frente a cambios en la respuesta dinámica del sistema, a diferencia de los sistemas en lazo abierto. Dado lo anterior, los sistemas en lazo cerrado son adecuados para sistemas cuyas características cambien en el tiempo, como pueden ser su carga, parámetros, etc, tal como ocurre en el presente proyecto.

Para resolver el problema de regular la salida del transmisor se implementaron dos lazos de control, uno rápido, que se encarga de regular la corriente entregada por el transmisor a la bobina de TX (a partir de ahora “Lazo de corriente”), y otro más lento, que se encarga de regular la tensión a la salida del rectificador del receptor (a partir de ahora “Lazo de tensión”). Estrictamente, existe un tercer lazo de control, utilizado por el convertidor DC-DC perteneciente al sistema actuador, sin embargo éste fue ya implementado por el fabricante del circuito integrado²⁶. En la figura 4.20 se presenta un esquema mostrando el sistema con los tres lazos de control existentes, y en la figura 4.21 un diagrama de control del sistema conteniendo únicamente los lazos de corriente y de tensión.

²⁵Las especificaciones del proyecto se encuentran en la sección 1.3

²⁶Ver sección 4.3.2 por más detalles del funcionamiento interno del convertidor DC-DC del Sistema Actuador.

4.4. Método de control en lazo cerrado

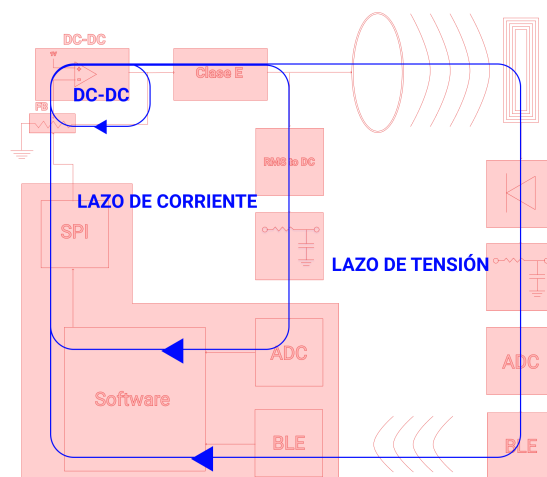
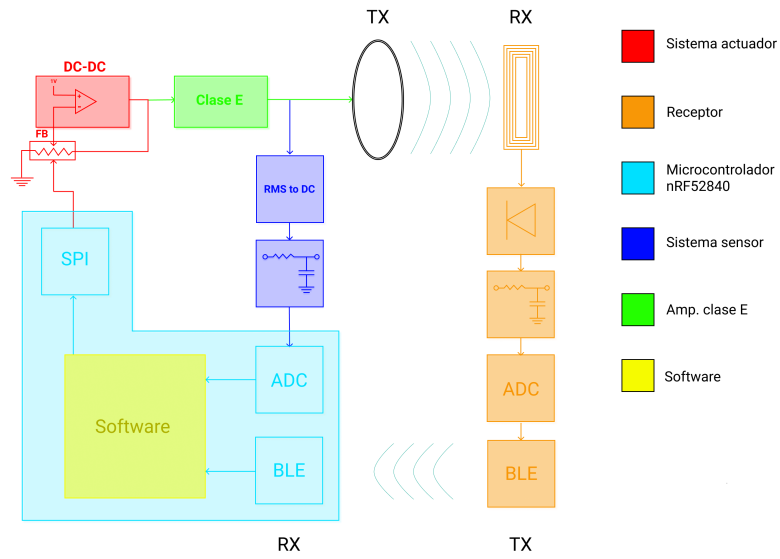


Figura 4.20: Los tres lazos de control del sistema.

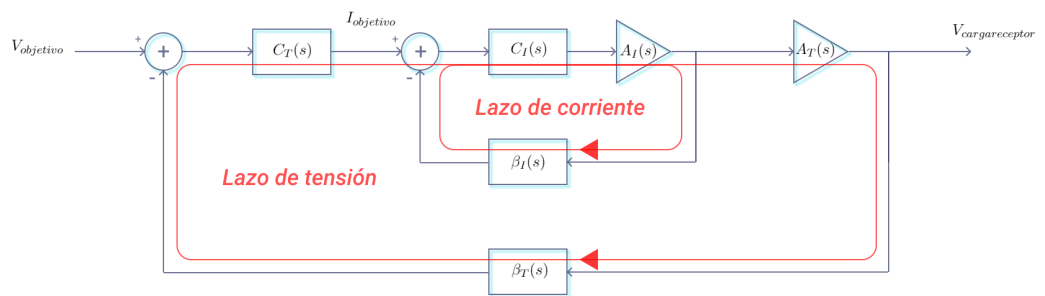


Figura 4.21: Diagrama de control del sistema.

Capítulo 4. Regulación de la salida del transmisor

El lazo de control de corriente toma como entrada un valor de corriente a controlar (entregado por el lazo de control de tensión) y el valor de corriente medido, y entrega en su salida un valor de tensión con el cual se alimentará el amplificador clase E. El lazo de control de tensión toma como entrada un valor de tensión “Objetivo” a controlar (configurable en el código fuente del software, pero fijo durante la ejecución del mismo), y el valor de tensión a la salida del rectificador medido por el receptor y comunicado al sistema transmisor a través de un enlace BLE, y entrega a su salida el valor de corriente a establecer en la bobina de TX. Se escogió implementar los controladores de los lazos como algoritmos programados en microcontrolador, de esta manera se aprovecha la placa de desarrollo necesaria para implementar la comunicación BLE con el receptor y su integración con el resto del sistema es relativamente sencilla. Otra ventaja de implementar los controladores en software es que es relativamente sencillo modificarlos en caso de que el comportamiento del sistema no sea el esperado, o si se desea modificar el sistema por algún motivo.

Lazo de corriente

En la tabla 4.7 se presentan las características más importantes del lazo de corriente diseñado. Las magnitudes detalladas se definen de la siguiente manera:

- Tiempo de levantamiento: Tiempo necesario para que la salida transcurra desde el 10 % al 90 % de su valor de régimen.
- Tiempo de asentamiento de respuesta al escalón: Instante a partir del cual la salida no se aparta más de 5 % de su valor de régimen al excitar el sistema mediante un escalón de Heaviside. Se toma como instante de referencia ‘0 s’ al salto del escalón de Heaviside.
- Tiempo de asentamiento $A \pm 10\%$: Instante a partir del cual la salida no se aparta más de 5 % de su valor de régimen al variar la ganancia A del sistema $\pm 10\%$ de su valor nominal. Se toma como instante de referencia ‘0 s’ al instante en el cual se produce el salto en la ganancia A .
- Margen de fase: Margen de fase asociado al diagrama de Nyquist de la transferencia de lazo.
- Mínima frecuencia de muestreo: Mínima frecuencia de muestreo del ADC para que el sistema sea estable.

Tiempo de levantamiento (ms)	Tiempo de asentamiento escalón (ms)	Tiempo de asentamiento $A \pm 10\%$ (ms)	Margen de fase (grados)	Mínima frec. de muestreo (Hz)
110	140	5	81	15

Tabla 4.7: Parámetros de diseño del lazo de corriente.

4.4. Método de control en lazo cerrado

En la figura 4.22 se presenta la respuesta al escalón del lazo de corriente diseñado. Tal como se observa, la respuesta al escalón no presenta sobretiro.

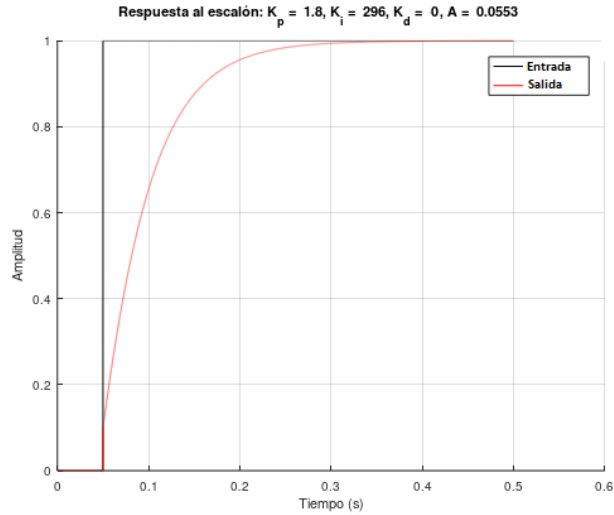


Figura 4.22: Respuesta al escalón del lazo de corriente.

En la figura 4.23 se muestra la evolución de la salida del lazo de corriente frente a una variación abrupta en la ganancia A del sistema. Se presentan dos gráficas, una con la evolución de la salida al aumentar la ganancia un 10% respecto a su valor nominal y otra al disminuir un 10%. Tal como se observa, la salida converge rápidamente a su valor de régimen, sin presentar sobretiro.

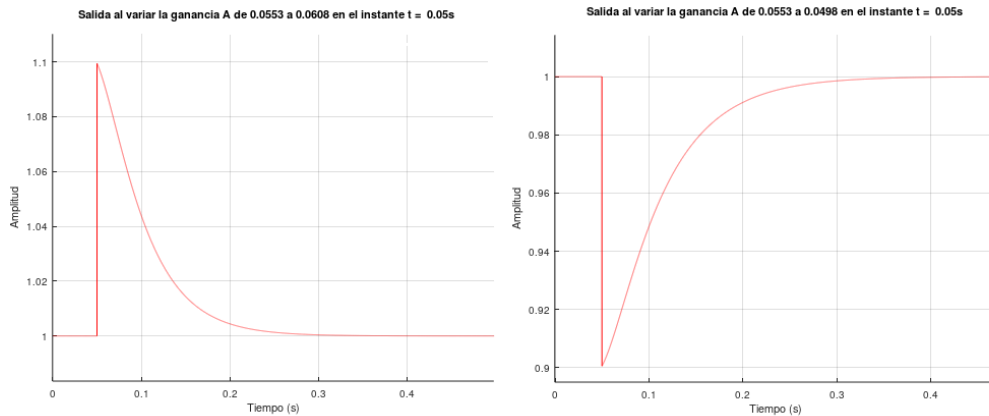


Figura 4.23: Evolución de la salida del lazo de corriente al producirse una variación abrupta en la ganancia A del 10%.

En la figura 4.24 se muestra el diagrama de Nyquist de la transferencia de lazo y el diagrama de polos y ceros de la transferencia de lazo cerrado. Tal como se observa, el lazo es estable y además posee un gran margen de fase.

Capítulo 4. Regulación de la salida del transmisor

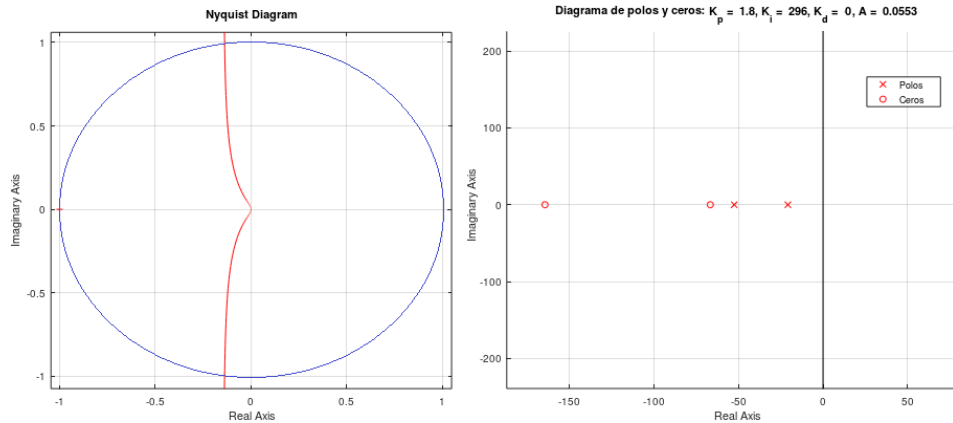


Figura 4.24: Diagrama de Nyquist de la transferencia de lazo y diagrama de polos y ceros de la transferencia de lazo cerrado.

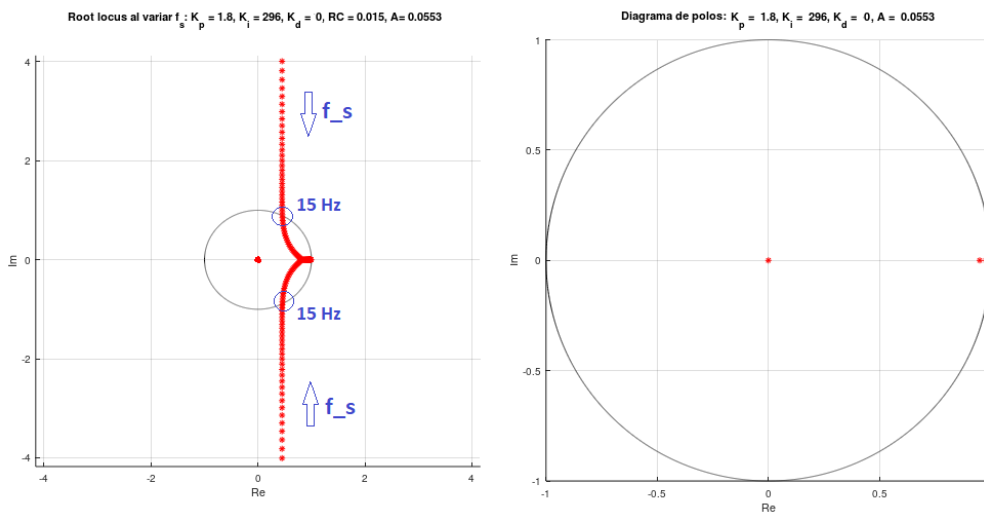


Figura 4.25: Izquierda: Lugar geométrico de los polos de la transferencia del sistema al variar la frecuencia de muestreo. Derecha: Diagrama de polos de la transferencia para la frecuencia de muestreo utilizada: 1000 Hz.

Las figuras 4.22, 4.23 y 4.24 muestran características del lazo de corriente modelado como un sistema en tiempo continuo. Sin embargo, debido a que el controlador se implementó como un algoritmo de software el lazo corresponde a un sistema en tiempo discreto. En las figuras 4.25 y 4.26 se presentan características del lazo de corriente diseñado modelado como un sistema en tiempo discreto. En la figura 4.25 se muestra el ‘Root Locus’, es decir, el lugar geométrico de los polos de la transferencia del sistema al variar la frecuencia de muestreo del controlador PID, y un diagrama de polos para la frecuencia de muestreo utilizada (1000 Hz). Tal como se observa, para una frecuencia de muestreo baja, menor a 15 Hz, dos de los tres

4.4. Método de control en lazo cerrado

polos de la transferencia en lazo cerrado se encuentran fuera del círculo unitario del plano complejo, por lo tanto el sistema es inestable. Para frecuencias de muestreo superiores a los 15 Hz los tres polos de la transferencia caen dentro del círculo unitario del plano complejo, haciendo que el sistema sea estable. Observando el diagrama de polos realizado a 1000 Hz se concluye que el sistema es estable a dicha frecuencia de muestreo, adicionalmente, dado que los tres polos del sistema son reales la respuesta al escalón no presenta oscilaciones ni sobretiro.

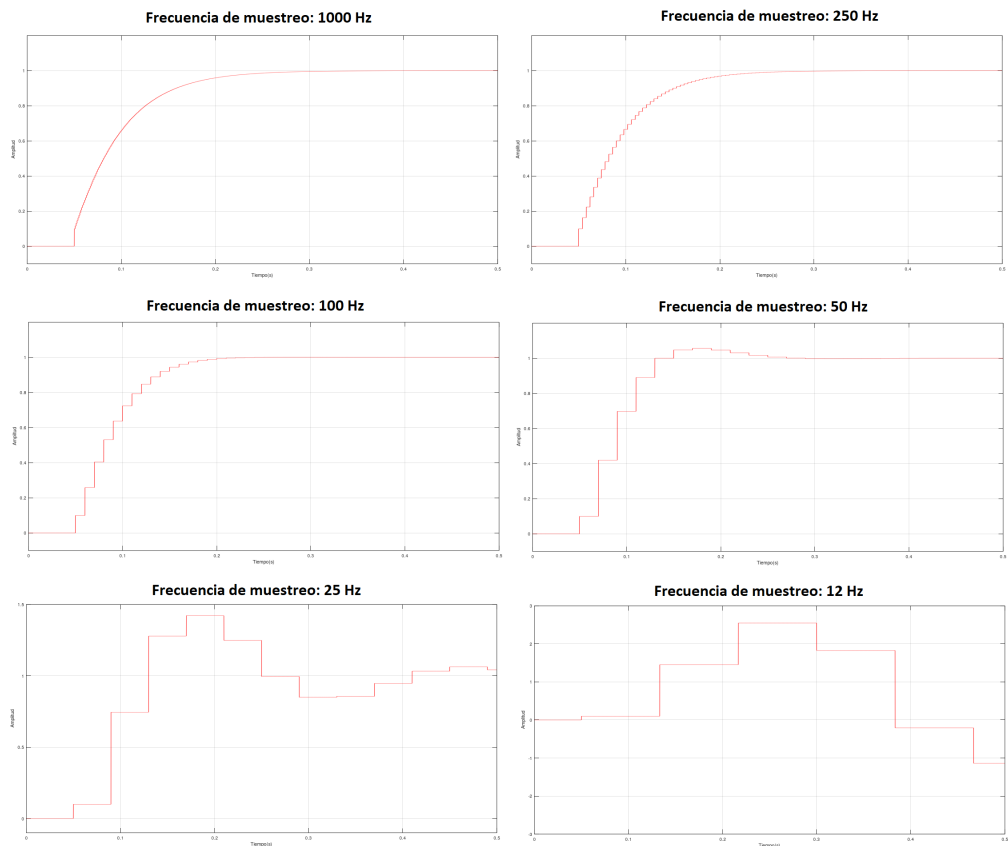


Figura 4.26: Respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto, para distintas frecuencias de muestreo.

En la figura 4.26 se muestra la respuesta al escalón del lazo de corriente diseñado modelado como sistema en tiempo discreto para distintas frecuencias de muestreo. Una primera observación se se puede realizar es que al aumentar la frecuencia de muestreo la salida se acerca cada vez más al comportamiento mostrado por la respuesta al escalón del sistema modelado en tiempo continuo.

Una segunda observación es que para las frecuencias 50 Hz, 25 Hz y 12 Hz la respuesta al escalón presenta sobretiro. Lo anterior se puede explicar observando el lugar geométrico de los polos al variar la frecuencia de muestreo. Lo que ocurre

Capítulo 4. Regulación de la salida del transmisor

para estas tres frecuencias es que dos de los tres polos de la transferencia del sistema poseen parte imaginaria no nula, lo que causa oscilaciones en la respuesta al escalón y el observado sobretiro.

Una tercera observación respecta a la estabilidad, tal como se ve para las frecuencias 1000, 250, 100, 50 y 25 Hz el sistema es estable, ya que la salida converge a su valor de régimen luego de un tiempo dado. En el caso de la respuesta al escalón para una frecuencia de muestreo de 12 Hz sin embargo, se observa que las oscilaciones crecen cada vez más a medida que pasa el tiempo, lo cual manifiesta la inestabilidad del sistema. La razón por la cual para una frecuencia de muestreo de 12 Hz el sistema es inestable es que dos de los tres polos de la transferencia del sistema caen fuera del círculo unitario del plano complejo, tal como se puede deducir de la figura 4.25.

Lazo de tensión

A diferencia del lazo de corriente, el cual se encuentra enteramente dentro del transmisor diseñado, el lazo de tensión comparte componentes con el receptor del sistema de transferencia inalámbrica de energía. Dado que el receptor no formó parte del presente PFC, y de hecho no estaba finalizado su diseño al momento de realizar este proyecto, no se contaba con mucha de la información que sí se tenía para el lazo de corriente.

Debido a la discusión anterior, se decidió utilizar una técnica de control más simple que la utilizada para el lazo de corriente. En lugar de utilizar un controlador, se utilizó un algoritmo que compara la tensión existente en el receptor y reportada por este al transmisor a través de BLE, con la tensión objetivo a regular. En función del resultado de dicha comparación se aumenta o disminuye el valor objetivo a entregar al lazo de corriente. Una vez que la tensión reportada por el receptor se encuentre dentro de cierto intervalo de tolerancia centrado en la tensión objetivo el algoritmo se detiene, manteniendo fija la corriente objetivo a regular por el lazo de corriente. Si en algún momento luego de haberse detenido el algoritmo, la tensión reportada por el receptor cae fuera del intervalo de tolerancia, el algoritmo reanuda su operación, aumentando o disminuyendo la corriente objetivo a regular.

El algoritmo 1 detalla el método utilizado para implementar el lazo de tensión.

4.4. Método de control en lazo cerrado

```
while True do  
  if (nuevo Vreceptor recibido) and ( $\|V_{objetivo} - V_{receptor}\| >$   
    tolerancia) then  
    if  $V_{receptor} > V_{objetivo}$  then  
       $I_{objetivo} = I_{objetivo} - 100\text{mA};$   
    else  
       $I_{objetivo} = I_{objetivo} + 100\text{mA};$   
    end  
  end  
end
```

Algorithm 1: Algoritmo utilizado para implementar el lazo de tensión.

4.4.2. Simulaciones

Con el fin de verificar el correcto diseño del lazo de corriente se realizaron tres simulaciones:

- Simulación 1: Respuesta al escalón del sistema modelado en tiempo continuo.
- Simulación 2: Evolución de la salida frente a cambios abruptos en la ganancia A del sistema. Modelo en tiempo continuo.
- Simulación 3: Respuesta al escalón del sistema modelado en tiempo discreto.

A continuación se describen las tres simulaciones.

Simulación 1:

En la figura 4.27 se muestra el circuito realizado en LTSpice para simular la respuesta al escalón del lazo de corriente. El circuito consiste en un integrador, un amplificador y un sumador contruidos mediante amplificadores operacionales, los cuales implementan el controlador PI, un amplificador de ganancia configurable que implementa el bloque de ganancia A, la red de realimentación RC y el circuito generador del escalón.

Capítulo 4. Regulación de la salida del transmisor

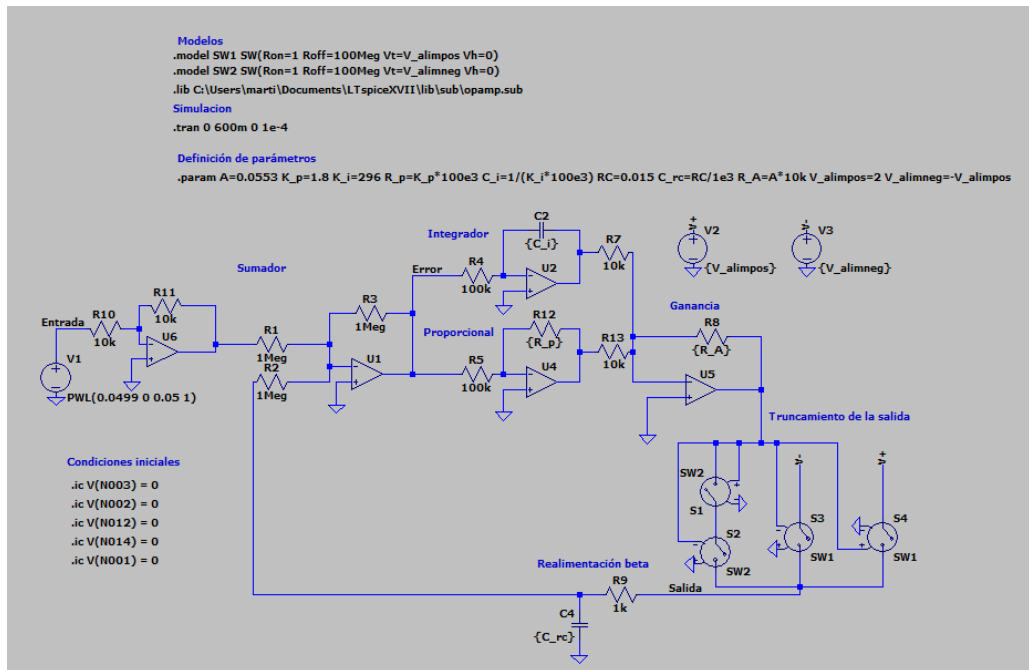


Figura 4.27: Circuito utilizado en LTSpice para simular la respuesta al escalón del lazo de corriente diseñado.

En la figura 4.28 se presenta una comparación de la respuesta al escalón simulada mediante el circuito mostrado en la figura 4.27 y la graficada utilizando un modelo analítico (ver apéndice F).

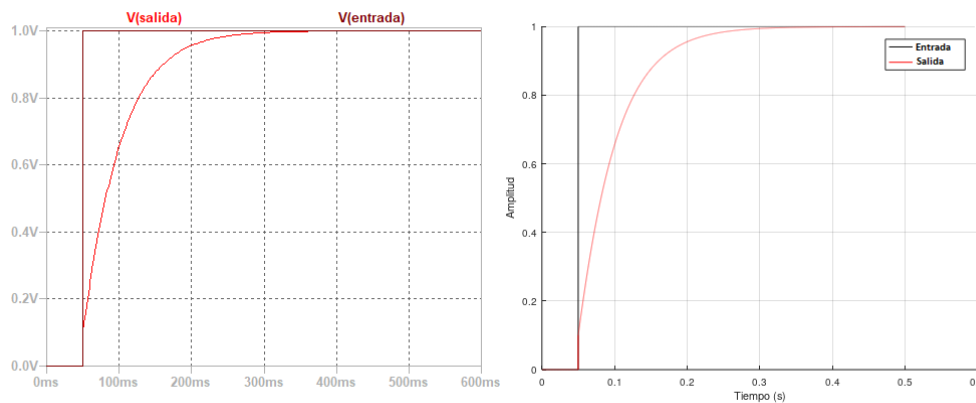


Figura 4.28: Izquierda: respuesta al escalón simulada. Derecha: Respuesta al escalón calculada utilizando un modelo analítico.

Tal como se observa en la figura 4.28 la respuesta al escalón simulada numéricamente y graficada utilizando una expresión deducida a partir del modelo desarrollado para diseñar el lazo coinciden perfectamente.

4.4. Método de control en lazo cerrado

Simulación 2:

En la figura 4.29 se muestra el circuito preparado en LTSpice para simular la evolución de la salida del lazo de corriente diseñado luego de una variación abrupta en la ganancia A del lazo.

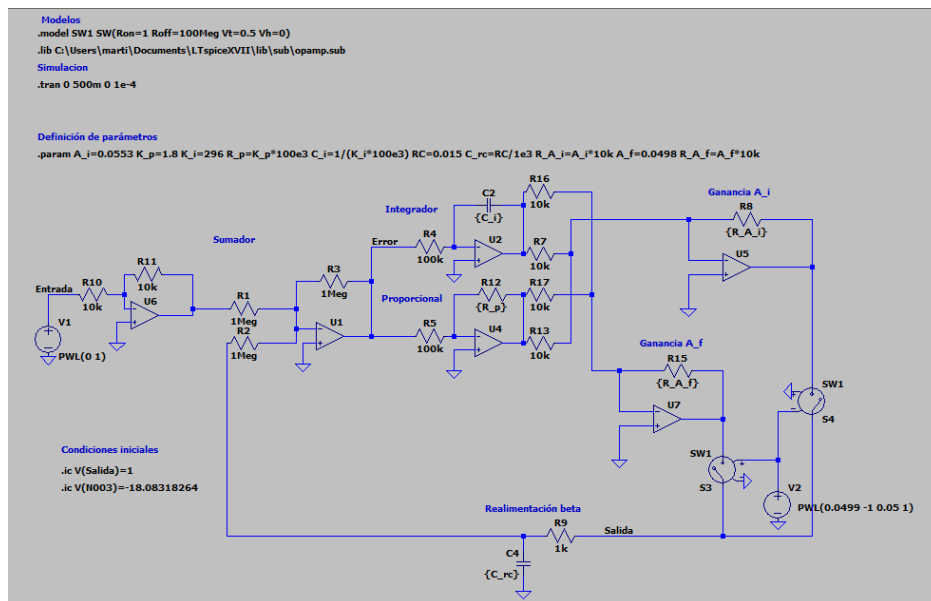


Figura 4.29: Circuito utilizado en LTSpice para simular la evolución de la salida del lazo de corriente al generar un cambio abrupto en la ganancia A del sistema.

El circuito consiste en un integrador, amplificador y sumador para implementar el controlador PI, al igual que para la simulación 1, pero en cambio en esta simulación se tienen dos amplificadores de ganancia en lugar de uno. Uno de ellos posee una ganancia igual a la inicial, es decir, antes de producirse la variación y el otro una ganancia final, es decir, luego de la variación. Un conjunto de switches de encargan de conectar y desconectar los amplificadores con el fin de generar el efecto de variación de ganancia abrupta deseado.

En la figura 4.30 se presenta una comparación entre el resultado de la simulación y la evolución de la salida graficada utilizando un modelo analítico (ver apéndice F). Se simularon y compararon dos casos, el primero con aumento del 10% y el segundo con una disminución del mismo valor.

Capítulo 4. Regulación de la salida del transmisor

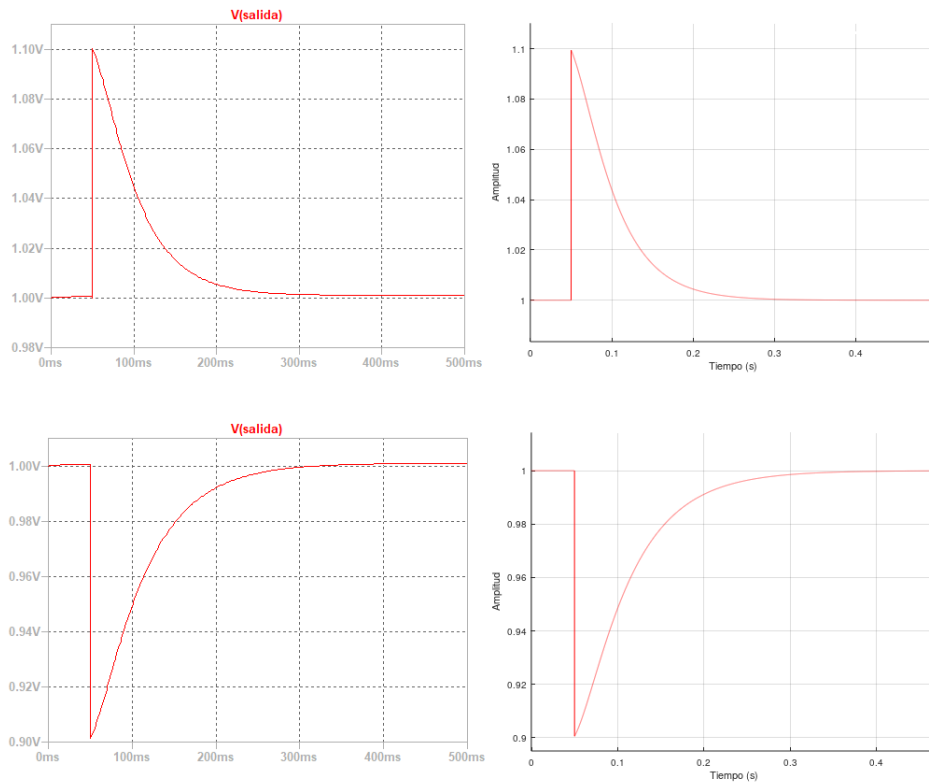


Figura 4.30: Comparación entre simulaciones en LTSpice y un modelo analítico al generar una variación abrupta en la ganancia A del lazo de corriente. Arriba: Aumento del 10 % de ganancia, abajo: Disminución del 10 % de ganancia.

Tal como se observa en la figura 4.30 los resultados de las simulaciones y las gráficas utilizando el modelo analítico coinciden perfectamente.

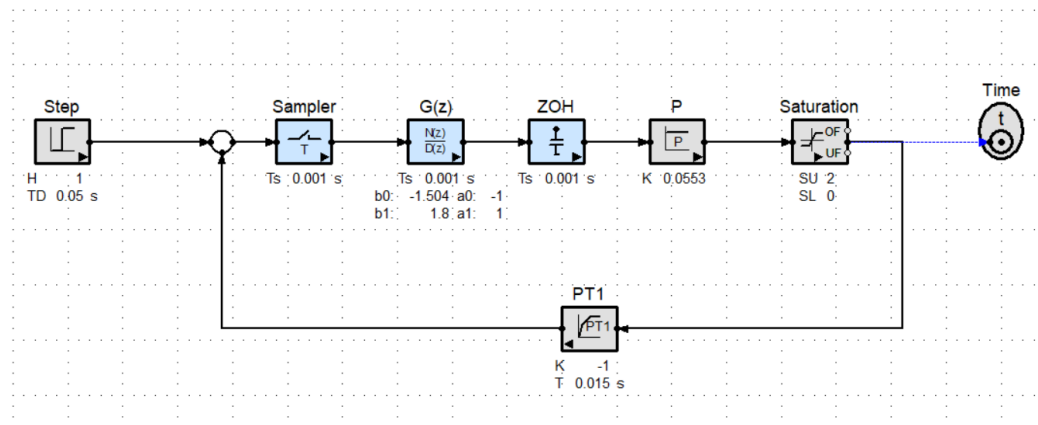


Figura 4.31: Esquema de Simapp utilizado para simular la respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto. Frecuencia de muestreo: 1000 Hz.

4.4. Método de control en lazo cerrado

Simulación 3:

Para simular el comportamiento del lazo de corriente modelado como sistema en tiempo discreto se utilizó el simulador Simapp²⁷, el cual permite simular sistemas de control en tiempo discreto. En la figura 4.31 se muestra el diagrama de Simapp utilizado para simular la respuesta al escalón del lazo de corriente. El diagrama consiste en:

- Step: Generador de escalón de Heaviside en tiempo continuo.
- Sampler: Muestreador de tiempo continuo a discreto.
- $G(z)$: Transferencia en tiempo discreto especificada como transformada Z, emula el controlador PI del lazo.
- ZOH: Retenedor de orden cero.
- P: Bloque de ganancia.
- Saturation: Bloque de saturación de salida.
- Time: Sonda de lectura de la simulación.

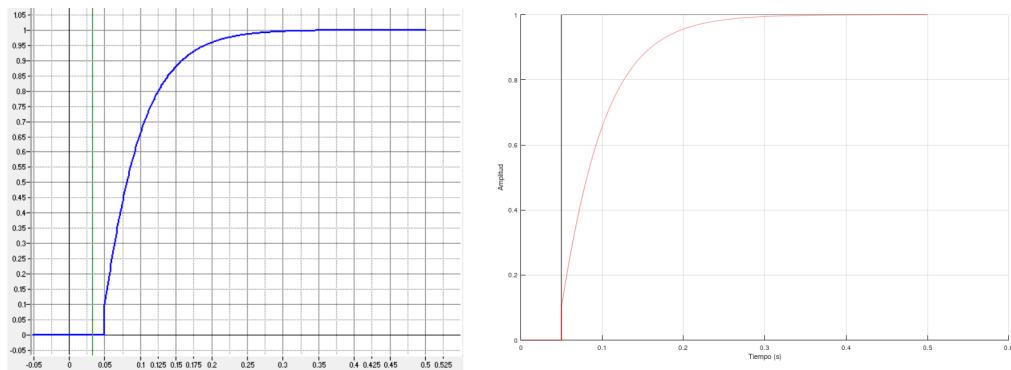


Figura 4.32: Izquierda: Respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto simulada con Simapp, frecuencia de muestreo: 1000 Hz. Derecha: Respuesta al escalón del lazo de corriente modelado como sistema en tiempo continuo.

En la figura 4.32 se presenta una comparación entre la respuesta al escalón en tiempo discreto simulada utilizando Simapp y la graficada utilizando una expresión analítica (ver apéndice F). La frecuencia de muestreo utilizada para la simulación de Simapp es 1000 Hz.

Tal como se puede observar en la figura 4.32, la respuesta al escalón simulada

²⁷<https://www.simapp.com/>.

Capítulo 4. Regulación de la salida del transmisor

en tiempo discreto y la graficada en tiempo continuo se asemejan, lo cual se debe a la alta frecuencia de muestreo utilizada (1000 Hz). Se concluye que si bien el lazo de corriente diseñado corresponde a un sistema en tiempo discreto debido al controlador PID, dado que la frecuencia de muestreo es lo suficientemente alta su comportamiento se asemeja al de un sistema en tiempo continuo con las características detalladas en la tabla 4.7.

Capítulo 5

Sistema de alimentación

En este capítulo se presenta el sistema de alimentación (a partir de ahora SA), cuya función es proveer alimentación eléctrica a los distintos circuitos del transmisor. Se detallan los distintos componentes que lo conforman, su esquemático asociado y los distintos niveles de voltaje que provee. Adicionalmente, se justifica la elección de los valores y componentes comerciales para los componentes elegidos.

5.1. Introducción

El sistema de alimentación (SA) provee alimentación eléctrica al resto de los sistemas del transmisor, entre los cuales hay circuitos de potencia, circuitos generadores de pulsos, un microcontrolador, convertidores DC-DC, entre otros circuitos específicos. Dada la diversidad de sistemas a los que debe alimentar y los distintos requerimientos que cada sistema posee, no es posible alimentarlos a todos utilizando un mismo nivel de tensión de salida. Para poder satisfacer los requerimientos de alimentación de cada sistema es que el SA provee tres niveles distintos de tensión: 48 VDC, 5 VDC y 3,3 VDC.

Uno de los requerimientos del transmisor diseñado es que el mismo debe alimentarse directamente desde la red de 230 VAC / 50 Hz¹. Debido a esto la primera etapa del SA consiste en un convertidor AC-DC, el cual se alimenta desde 230 VAC y provee el nivel de tensión de 48 VDC a su salida. El nivel de 5 VDC se genera a partir del nivel de 48 VDC utilizando un convertidor DC-DC, es decir, el convertidor DC-DC se alimenta con 48 VDC y entrega 5 VDC a su salida. Finalmente, el nivel de 3,3 VDC se genera a partir de la línea de 5 VDC utilizando un regulador lineal. Este circuito, el del regulador y los componentes necesarios para su funcionamiento, no fue diseñado en el marco del proyecto, sino que es parte de la placa desarrollo ‘Adafruit nRF52840 Feather’ utilizada y que contiene el microprocesador nRF52840 que ejecuta el firmware programado.

En la figura 5.1 se muestra un esquema con los distintos niveles de tensión existentes en el transmisor diseñado, y los circuitos que alimentan.

¹Ver especificaciones del proyecto en la sección 1.3.

Capítulo 5. Sistema de alimentación

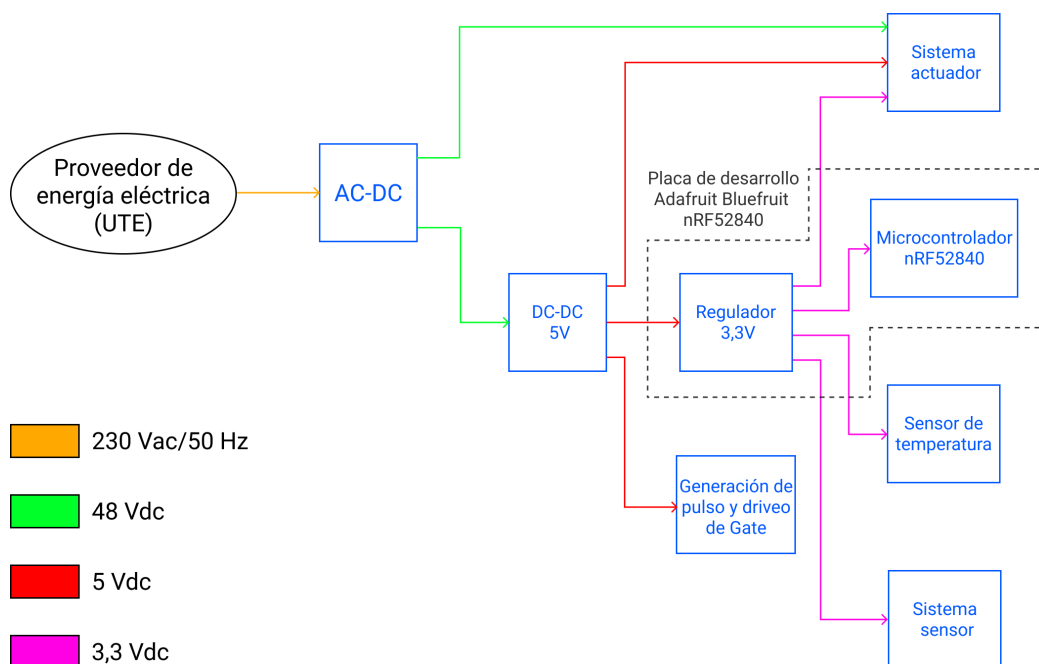


Figura 5.1: Diagrama mostrando los componentes y distintos niveles de tensión existentes en el transmisor.

Tal como se observa en la figura 5.1, el único bloque del transmisor que tiene contacto con la tensión de 230 VAC de alimentación del transmisor es el convertidor AC-DC de entrada. La línea de 48 V generada por este AC-DC alimenta al convertidor DC-DC que genera el nivel de 5 V y al sistema actuador. La potencia de salida del transmisor es generada por el Sistema Actuador a partir de esta tensión². La línea de 5 V alimenta a la circuitería interna del convertidor DC-DC del Sistema Actuador (a través del pin EXTVCC), la placa ‘Adafruit nRF52840 Feather’, el regulador de 3,3 V y el circuito que se encarga de generar el pulso de excitación del gate del transistor de potencia del amplificador Clase E. La línea de 3,3 V alimenta a todos los circuitos que se comunican mediante puertos digitales con el microcontrolador nRF52840, ya que para poder transmitir y recibir información sin utilizar cambiadores de nivel (‘Level shifters’), la señales digitales del microcontrolador y sus periféricos deben compartir el mismo nivel de tensión. Entre estos circuitos que deben comunicarse con el microcontrolador nRF52840 se encuentran el potenciómetro digital del Sistema Actuador, el sensor de temperatura del transistor de potencia del amplificador Clase E y el convertidor RMS-to-DC perteneciente al Sistema Sensor³.

²Por detalles de como está constituido el Sistema Actuador, funcionamiento y detalles de diseño referirse a la sección 4.3.

³El convertidor RMS-to-DC no se comunica con el nRF52840 a través de un puerto digital, ya que su salida es analógica. Sin embargo, debido a que esta salida analógica es muestreada por el ADC del nRF52840 su tensión no debe sobrepasar los 3,3 V. Es por esta razón que se alimentó el convertidor RMS-to-DC mediante la línea de 3,3 V.

5.2. Detalles de diseño

En la figura 5.2 se muestra el esquemático del SA. Este esquemático no incluye el circuito regulador de la línea de 3,3 V, el cual forma parte de la placa de desarrollo ‘Adafruit nRF52840 Feather’.

C1:	1uF	GCM21BC72A105KE36L	R1:	47 kOhm	CRCW080547K0FKTA	R16:	1,3 kOhm	CRCW080513K0FKEA	SW1:	-----	H8350A8BB
C2:	68 uF	UJHE2A680MPD	R2:	6,2 MOhm	CRCW080562M20FKEA	R23:	1,3 kOhm	CRCW080513K0FKEA	MOV1:	-----	B72214P2351K101
C3:	100 nF	GCM21BR72A104KA37L	R3:	24 MOhm	CRCW120624M0FKEA	R32:	13 kOhm	CRCW080513K0FKEA	F1:	-----	6460001003 02153.15HXP
C5:	4,7 uF	GCM21BR72A104KA37L	R4:	1,2 MOhm	CRCW080512M20FKEA	R33:	100 kOhm	CRCW0805100KFKEA	F1:	-----	PX0575/10/PC
C6:	100 nF	GCM21BR72A104KA37L	R5:	6,2 MOhm	CRCW080562M20FKEA	D1:	-----	SMBJ64A	P2:	-----	Keystone 7701
C7:	2,2 uF	GCM31CC72A225KE02L	R6:	130 kOhm	CRCW0805130KFKEA	D2:	-----	LG M67K-G1J2-24-Z	P3:	-----	Keystone 7701
C9:	100 uF	URY2A101MHD1TO	R7:	1,3 kOhm	CRCW080513K0FKEA	D4:	-----	LG M67K-G1J2-24-Z	P4:	-----	Keystone 7701
C15:	100 nF	GCM21BR72A104KA37L	R8:	130 kOhm	CRCW0805130KFKEA	D10:	-----	BZM55C3V3-TR	P5:	-----	Keystone 7701
C45:	100 nF	GCM21BR72A104KA37L	R9:	13 kOhm	CRCW080513K0FKEA	D11:	-----	BZM55C3V3-TR	JP:	-----	58464-472HLF
C46:	100 nF	GCM21BR72A104KA37L	R11:	75 kOhm	CRCW080575K0FKEA	D12:	-----	BZM55C3V3-TR	TP:	-----	Keystone 7124
C47:	100 nF	GCM21BR72A104KA37L	R14:	27 kOhm	CRCW080527K0JNEA	L1:	220 uH	SRR1260-221K	PS1:	-----	PSK-15B-S48
									U1:	-----	LT7101EUHE#PBF

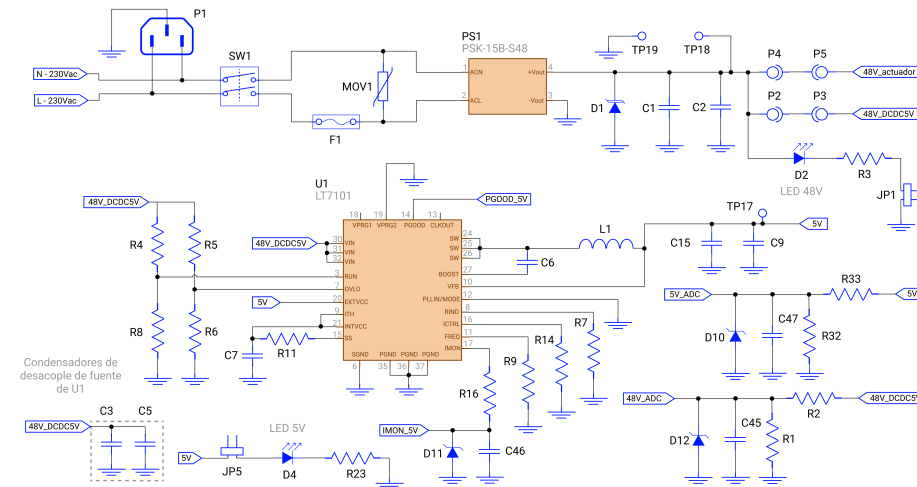


Figura 5.2: Esquemático del Sistema de Alimentación.

En lo que resta del capítulo se justificarán los valores de tensión utilizados, es decir 48 V, 5 V y 3,3 V, se justificará la elección del convertidor AC-DC comercial utilizado y se detallará el cálculo de los valores de los componentes y la determinación del componente comercial asociado. Adicionalmente, se describirá brevemente el circuito regulador de la línea de 3,3 V contenido en la placa de desarrollo ‘Adafruit nRF52840 Feather’.

5.2.1. Línea de 48 VDC, convertidor AC-DC

En primer lugar, se justificará la elección del valor 48 V para este nivel de tensión. Esta tensión se utiliza principalmente para alimentar al amplificador Clase E a través del Sistema Actuador. Tal como se detalla en tabla 3.2 de la sección 3.2.3, la tensión de alimentación del amplificador Clase E puede llegar a ser tan alta como 36 V, por lo tanto, es necesario que el valor escogido para este nivel de tensión supere los 36 V, de otra manera no se alcanzará el valor especificado de corriente de $2 A_p$ a la salida del transmisor. El valor de tensión inmediatamente superior a 36 V comercialmente disponible como salida de convertidores AC-DC es 48 V, debido a esto, se escogió este valor.

Capítulo 5. Sistema de alimentación

En segundo lugar, se detallará la elección de los componentes del esquemático (figura 5.2) del SA relacionados con la línea de 48 V. Para escoger el dispositivo comercial para el convertidor AC-DC se tuvieron en cuenta las siguientes consideraciones:

- Eficiencia energética.
- Componentes externos al convertidor necesarios para su funcionamiento.
- Tamaño y forma de montaje.
- Potencia máxima de salida.
- Rango de tensiones y frecuencias de entrada admisibles.
- Tensión nominal de salida.

Teniendo en cuenta las consideraciones anteriores es escogió el convertidor de la empresa CUI Inc⁴ con número de parte PSK-15B-S48⁵. Sus características mas importantes se detallan a continuación:

- Eficiencia energética típica: 85 %.
- Forma y tamaño: Prismática, 62×45×23 mm.
- Montaje: Directo sobre PCB.
- Potencia máxima de salida: 15,4 W.
- Rango admisible de tensión de entrada: 85-264 VAC.
- Rango admisible de frecuencia de entrada: 47-63 Hz.
- Tensión nominal de salida: 48 VDC.
- Rizado en la salida @ carga máxima: 480 mV_{pp} .
- Error máximo en el voltaje objetivo de regulación @ carga máxima, 25 °C: ±2 %.
- Regulación de línea @ carga máxima: ±0.5 %.
- Regulación de carga, carga entre el 10 % y el 100 %: ±1 %.

⁴<https://www.cui.com/>.

⁵Ver datasheet del producto en <https://www.cui.com/product/resource/psk-15b.pdf>.

5.2. Detalles de diseño

En la figura 5.3 se muestra una gráfica de la eficiencia del PSK-15B-48S para distintos niveles de tensión de entrada y porcentajes de carga respecto a la carga máxima.

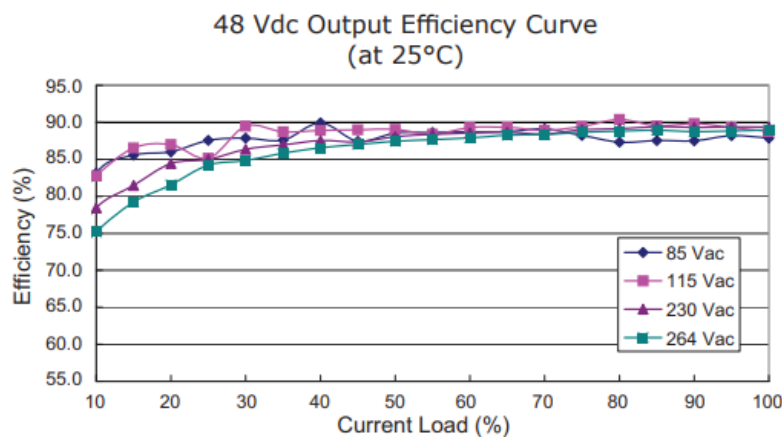


Figura 5.3: Eficiencia del convertidor AC-DC PSK-15B-48S en función del nivel de carga, para distintas tensiones de entrada. Una carga del 100 % corresponde a 15,4 W. Imagen tomada del datasheet del dispositivo.

Tal como se puede observar en la figura 5.3, para una tensión de entrada de 230 VAC la eficiencia del PSK-15B-48S se mantiene por encima del 85 % para una carga entre el 25 % y el 100 % de la carga máxima (3,85 W-15,4 W).

Respecto a los componentes externos al PSK-15B-S48 necesarios para completar el convertidor AC-DC, muy pocos componentes deben agregarse ya que prácticamente toda la circuitería se encuentra ya integrada dentro del encapsulado del PSK-15B-S48. Únicamente es necesario agregar algunos elementos de protección y filtrado de tensión, tales como fusibles, varistores, diodos de supresión de transitorios de voltaje y condensadores. Esta información, la de los componentes de protección necesarios, no se encuentra disponible en el datasheet del PSK-15B-S48. Sin embargo, si está disponible en los datasheet de la serie PSK-XXW de características muy similares a la serie PSK-XXB. Por ejemplo, en el datasheet del PSK-25W-48⁶, de características muy similares al PSK-15B-S48, se detallan los siguientes elementos protectores y de filtrado necesarios:

- Fusible de entrada: 3,15 A / 300 V, del tipo ‘Slow blow’.
- Varistor (MOV) de entrada: Número de parte S14K350.
- Condensadores de filtrado de tensión de salida: Electrolítico de 68 μF y cerámico de 1 μF .
- Diodo supresor de transitorios de voltaje (TVS): Número de parte SMBJ64A.

⁶<https://www.cui.com/product/resource/psk-25w.pdf>.

Capítulo 5. Sistema de alimentación

Estos componentes corresponden a los componentes indicados como F1, MOV1, C2, C1 y D1 en la figura 5.2, respectivamente. Adicionalmente, se agregó al circuito del convertidor AC-DC un conector del tipo IEC C14 para la conexión del transmisor al toma-corrientes de 230 VAC, un switch de dos polos para el encendido/apagado del transmisor, testpoints para medir la tensión en la línea de 48 V, un divisor resistivo para poder monitorear la tensión de 48 V desde el firmware y un LED de color verde para indicar que la línea de 48 V posee tensión. El jumper JP1 permite apagar el LED y, por lo tanto, disminuir levemente el consumo de corriente a la salida del convertidor AC-DC. Los conectores P2, P3, P4 y P5 permiten separar de la salida del convertidor AC-DC las líneas nombradas como 48V_actuador y 48V_DCDC5V, las cuales se dirigen hacia el Sistema Actuador y convertidor DC-DC de la línea de 5 V respectivamente.

En la tabla 5.1 se resumen los valores y componentes comerciales escogidos para los circuitos asociados al convertidor AC-DC.

Denominador	Valor determinado	Componente comercial
P1	————	PX0575/10/PC
SW1	————	H8350ABBB
F1	————	64600001003, 02153.15HXP
MOV1	————	B72214P2351K101
PS1	————	PSK-15B-S48
D1	————	SMBJ64A
D2	————	LG M67K-G1J2-24-Z
D12	————	BZM55C3V3-TR
C1	1 μF	GCM21BC72A105KE36L
C2	68 μF	UHE2A680MPD
C45	100 nF	GCM21BR72A104KA37L
R1	47 k Ω	CRCW080547K0FKTA
R2	6,2 M Ω	CRCW08056M20FKEA
R3	24 k Ω	CRCW120624K0FKEA

Tabla 5.1: Resumen de valores y componentes determinados para los circuitos relacionados con el convertidor AC-DC del Sistema de Alimentación.

5.2.2. Línea de 5 VDC, convertidor DC-DC

Tal como se hizo para la tensión de 48 V, antes que nada se justificará la necesidad de un nivel de tensión de 5 V en el SA. La principal razón por la cual este nivel de 5 V es necesario es que la placa de desarrollo ‘Adafruit nRF52840 Feather’ debe alimentarse con esta tensión. Normalmente esta placa se alimenta desde un puerto USB, sin embargo, además posee un pin externo conectado al pin de alimentación del conector USB. Se utilizó dicho pin externo para alimentar la placa. Una segunda razón está relacionada con la tensión necesaria para excitar el gate del transistor de potencia del amplificador Clase E. El fabricante de este

dispositivo, número de parte GS66506T⁷, recomienda utilizar una tensión de 6 V. Sin embargo, utilizar esta tensión implicaría la existencia de un nivel de tensión exclusiva para este uso, lo cual hace el diseño más complejo y costoso. Observando la información provista en el datasheet del dispositivo se concluyó que no existe mayor diferencia entre utilizar una tensión de 5 V o una de 6 V al excitar al gate de este transistor, debido a esto se decidió utilizar una tensión de 5 V para excitar al gate del transistor de potencia del amplificador Clase E. Finalmente, el tercer uso que se le da a la salida de 5 V del SA es alimentar a la circuitería interna de LT7101 utilizado en la fuente variable del Sistema Actuador, esto se realiza a través del pin ‘EXTVCC’ del LT7101. A partir de la información provista en el datasheet del LT7101 se concluye que es posible utilizar cualquier tensión comprendida entre 3,5 V y 40 V, y que cuanto más baja la tensión utilizada menor será la potencia consumida por la circuitería interna del dispositivo. Se decidió utilizar la salida de 5 V, ya que es lo suficientemente baja como para que la potencia consumida por el LT7101 sea baja, y además ya se encuentra disponible, evitando la necesidad de otro nivel de tensión adicional. En conclusión, se decidió utilizar una única salida de 5 V para alimentar a la placa de desarrollo ‘Adafruit nRF52840 Feather’, para generar el pulso de excitación del gate del transistor de potencia del amplificador Clase E y para alimentar la circuitería interna del LT7101 de la fuente variable del Sistema Actuador.

Otra cuestión a justificar es el uso de un convertidor DC-DC para generar este nivel de tensión, en lugar de un regulador lineal, o un convertidor AC-DC que genere el nivel de tensión a partir de la entrada de 230 VAC del transmisor. La razón por la cual se tomó esta decisión es que un convertidor DC-DC posee una eficiencia muy superior a la de un regulador lineal, especialmente en condiciones en las que la diferencia entre la tensión de entrada y la de salida es muy grande, como es el caso. De hecho, si se utilizara un regulador lineal no se llegaría a cumplir con la especificación de eficiencia total del transmisor⁸. Concretamente, la corriente consumida por los sistemas alimentados con los 5 VDC fue estimada en 80 mA aproximadamente⁹. Si se utilizara un regulador lineal, el consumo de potencia mínimo que este regulador generaría en la línea de 48 V sería $P_{lin} = 48V * 80mA = 3,84W$. La potencia máxima de salida especificada para el transmisor es de 6 W, por lo tanto, considerando como pérdidas únicamente las generadas en el regulador lineal la eficiencia total del transmisor sería $\eta_{tot} = \frac{6W}{6W+3,84W} = 61\%$, lo cual es menor a la especificación de 70%. Dado el razonamiento anterior, el uso de un convertidor DC-DC en esta etapa es imprescindible. Respecto a la alternativa de utilizar otro convertidor AC-DC para generar el nivel de 5 V directamente desde 230 VAC,

⁷<https://gansystems.com/gan-transistors/gs66506t/>.

⁸Las especificaciones del proyecto indican una eficiencia total desde 230 VAC/50 Hz hasta 2 A_p 13,56 MHz mínima de 70%, ver especificaciones en la sección 1.3.

⁹Para estimar este consumo de corriente, en los circuitos para los cuales se disponía de un modelo LTSpice se realizaron simulaciones. En los circuitos para los cuales no se disponía de modelos se utilizaron datos extraídos de datasheets de los dispositivos alimentados.

Capítulo 5. Sistema de alimentación

en lugar de generarlo desde la línea de 48 V, al igual que para el regulador lineal esta alternativa se descartó por resultar menos eficiente que utilizar un convertidor DC-DC¹⁰.

Denominador	Valor determinado	Componente comercial
C3	100 <i>nF</i>	GCM21BR72A104KA37L
C5	4,7 μF	GCJ32DC72A475KE01L
C6	100 <i>nF</i>	GCM21BR72A104KA37L
C7	2,2 μF	GCM31CC72A225KE02L
C9	100 μF	URY2A101MHD1TO
C15	100 <i>nF</i>	GCM21BR72A104KA37L
C45	100 <i>nF</i>	GCM21BR72A104KA37L
C46	100 <i>nF</i>	GCM21BR72A104KA37L
C47	100 <i>nF</i>	GCM21BR72A104KA37L
D4	————	LG M67K-G1J2-24-Z
D10	————	BZM55C3V3-TR
D11	————	BZM55C3V3-TR
D12	————	BZM55C3V3-TR
L1	220 μH	SRR1260-221K
R4	1,2 M Ω	CRCW08051M20FKEA
R5	6,2 M Ω	CRCW08056M20FKEA
R6	130 k Ω	CRCW0805130KFKEA
R7	1,3 k Ω	CRCW08051K30FKEA
R8	130 k Ω	CRCW0805130KFKEA
R9	13 k Ω	CRCW080513K0FKEA
R11	75 k Ω	CRCW080575K0FKEA
R14	27 k Ω	CRCW080527K0JNEA
R16	1,3 k Ω	CRCW08051K30FKEA
R23	1,3 k Ω	CRCW08051K30FKEA
R32	13 k Ω	CRCW080513K0FKEA
R33	100 k Ω	CRCW0805100KFKEA

Tabla 5.2: Resumen de valores y componentes determinados para los circuitos relacionados con el convertidor DC-DC del Sistema de Alimentación.

Una vez determinado el hecho de utilizar un convertidor DC-DC, queda escoger el dispositivo comercial para implementarlo. Por razones similares a las que justificaron la elección en el caso del convertidor DC-DC de la fuente variable del sistema actuador, se escogió el componente LT7101¹¹, es decir, el mismo com-

¹⁰Además, utilizar dos convertidores AC-DC haría que el tamaño ocupado por estos en el PCB sea mayor, implicando un PCB de mayor tamaño.

¹¹<https://www.analog.com/media/en/technical-documentation/data-sheets/LT7101.pdf>.

ponente utilizado para el DC-DC del Sistema Actuador. No se detallará en esta sección el funcionamiento interno del LT7101, ni el uso de cada uno de sus pines, distintos modos de funcionamiento, etc. Este material está cubierto en la sección 4.3.2.

5.2.3. Línea de 3,3 VDC, placa de desarrollo Adafruit nRF52840 Feather

El circuito que genera la tensión de 3,3 V a partir de la de 5 V se encuentra integrado en la placa de desarrollo ‘Adafruit nRF52840 Feather’. Esta placa necesita generar dicha tensión, la de 3,3 V, para alimentar al microcontrolador nRF52840 que forma parte de su circuitería. Uno de los pines de salida de la placa de desarrollo se encuentra conectado a la tensión de 3,3 V generada, de esta manera es posible alimentar circuitos externos a la placa con dicha tensión. La utilidad en el transmisor diseñado de alimentar circuitería externa utilizando esta tensión de 3,3 V es evitar el uso de cambiadores de nivel, llamados en inglés ‘Level shifters’, los cuales serían necesarios si la circuitería que se comunica con el microcontrolador nRF52840 se alimentara utilizando la tensión de 5 V.

En la figura 5.4 se muestra el circuito generador de la tensión de 3,3 V. El nodo VBUS corresponde a la tensión de alimentación del conector USB, es decir, a la línea de 5 V del SA. El nodo VBAT se utiliza para alimentar a la placa de desarrollo a través de una batería, este nodo no fue utilizado en el proyecto y por lo tanto se encuentra flotando. El nodo 3.3 V corresponde a la línea de 3,3 V de salida. Tal como se observa, la placa utiliza un LDO de la empresa ‘Diodes Incorporated’, número de parte AP2112¹².

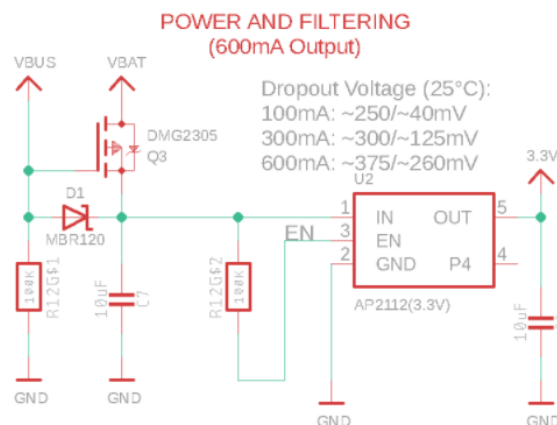


Figura 5.4: Circuito generador de la tensión de 3,3 V perteneciente a la placa de desarrollo ‘Adafruit nRF52840 Feather’. Extraído del esquemático de la placa de desarrollo: <https://learn.adafruit.com/assets/68545>.

¹²<https://www.diodes.com/assets/Datasheets/AP2112.pdf>.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 6

Seguridad y Protecciones

En esta sección se describen los mecanismos de seguridad implementados en el transmisor diseñado. Tales mecanismos fueron diseñados para actuar en caso de que algún parámetro salga de la zona de funcionamiento segura, poniendo en peligro la integridad del dispositivo y/o del usuario.

6.1. Introducción

Los mecanismos de seguridad implementados se dividen en dos grupos: los mecanismos de seguridad en “hardware” (a partir de ahora MH) y mecanismos de seguridad que implican un monitoreo de sus señales a partir de un microcontrolador (a partir de ahora MM).

La función de estos es garantizar y monitorear durante todo el transcurso de la transferencia de energía que determinados parámetros del transmisor se encuentre en su rango de funcionamiento y en caso que algún parámetro a monitorizar se salga de su zona de trabajo se procederá a apagar el amplificador Clase E, apagando su alimentación y generador de pulso, esto se detalla en la sección 7.4.8.

Estos parámetros a controlar son; el control de temperatura del transistor de potencia del amplificador Clase E, los voltajes y corriente de las diferentes fuentes que alimentan a los diferentes componentes del transmisor, y por último un control de la corriente de salida. La tabla 6.1 resume los distintos métodos de seguridad implementados y análisis realizados.

En ambos grupos (MH y MM) los valores que se consideran apropiados para los parámetros a controlar son configurables. En el caso del grupo MH se deben cambiar el valor de la resistencia, lo que implica un cambio físico, desoldar y soldar. Para el caso del grupo MM, los cambios se realizar a través de parámetros en el firmware.

Capítulo 6. Seguridad y Protecciones

Tipo	Descripción
MM	Medición de la corriente eficaz circulante a través de la bobina transmisora.
MM	Medición del voltaje entregado por el convertor de 5 VDC a través de la medición de la salida mediante un divisor resistivo.
MM	Estimación de la potencia entregada por el convertor de 5 VDC a través de la medición de la corriente a través de señal <i>IMON_5V</i> , corriente de salida, y el voltaje de salida
MH	Limitación de la corriente suministrada por la salida del convertor de 5 VDC del a través de la señal <i>ICTRL_5V</i> .
MM	Medición del voltaje entregado por el actuador a través de la medición de la salida mediante un divisor resistivo.
MM	Estimación de la potencia entregada por el actuador (convertor DC/DC variable) a través de la medición de corriente de la señal <i>IMON_36V</i> , corriente de salida, y del voltaje de salida.
MH	Limitación de la corriente suministrada por el actuador a través de la señal <i>ICTRL_36V</i> .
MM	Medición del voltaje entregado por el convertor AC/DC a través de la medición de la salida mediante un divisor resistivo.
MM	Medición de la temperatura del transistor de potencia del amplificador Clase E

Tabla 6.1: Mecanismos de seguridad implementados en el transmisor diseñado.

6.2. Mecanismos de seguridad controlado mediante hardware

6.2.1. Limitador de corriente

Los convertidores DC/DC tiene el PIN ICTRL que se encarga de la limitación de corriente de salida que puede entregar el convertor, este límite se le indica a través del una resistencia.

$$I_{out_{limite}} = \frac{R_{ICTRL} * 20\mu A - 0,4V}{0,9V}$$

Para el sistema actuador (convertor DC/DC variable)

La corriente máxima que necesitará el amplificador clase E es:

$$I_{out_{max}} = \frac{P_{out_{max}}}{V_{out_{max}} * \eta_{ClaseE}} = 172mA$$

$R = 39k\Omega$ el cual configura un valor de $I_{out_{limite}} = 420$ mA.

6.3. Mecanismos de seguridad controlados mediante un microcontrolador

Para el conversor DC/DC 5 V

Para el conversor DC/DC 5 V la corriente que entrega es de 80 mA.

$$I_{out\limite} = \frac{R_{ICTRL} * 20\mu A - 0,4V}{0,9V}$$

$R = 27k\Omega$, el cual configura un valor de $I_{out\limite} = 173$ mA.

6.3. Mecanismos de seguridad controlados mediante un microcontrolador

6.3.1. Sensor de temperatura

Para controlar la temperatura del transistor de potencia que integra el amplificador Clase E se integró al diseño un sensor de temperatura. Este tiene como objetivo monitorear la temperatura en tiempo real y actuar en caso de un exceso de temperatura para evitar rupturas en el transistor.

Para la búsqueda de un sensor de temperatura se tuvieron las siguientes consideraciones:

- No es necesario que sea un sensor de precisión, el objetivo es controlar que el transistor de potencia no se exceda de temperatura.
- Que tenga alguna interfaz de comunicación digital para comunicarse con el microcontrolador. El sensor se ubicará muy cerca del transistor y driver, las señales digitales serán más inmunes al ruido causado por la alta frecuencia de conmutación.
- El tiempo entre que se muestrea la señal analógica y se realiza la conversión a digital sea lo menor posible. Este tiempo influirá en la elección de la cota superior la cual se apagará el sistema, ya que entre más grande sea el tiempo entre que se convierte la señal analógica hasta que es recibido por el microcontrolador, más grande será la diferencia entre el valor obtenido y la temperatura actual del transistor.

Se optó por el integrado TC77 del fabricante Microchip¹, como se observa en la figura 6.1, este está compuesto por un sensor encargado de medir la temperatura, en este caso a través de un diodo, un conversor analógico digital de 13 bits, tres registros digitales y un bus SPI para la comunicación. Los datos de medición de la temperatura se almacenan en el registro de temperatura, mientras que el registro de configuración se utiliza para seleccionar el modo de funcionamiento del sensor.

¹<https://ww1.microchip.com/downloads/en/DeviceDoc/20092B.pdf>

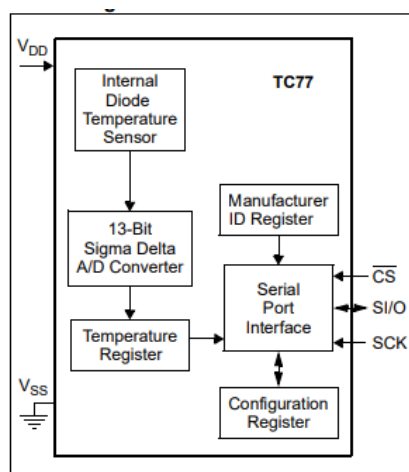


Figura 6.1: Pérdidas en el transitorio encendido apagado. Imagen extraída de [15]

El TC77 mide la temperatura de las pista de PCB a través del voltaje de un diodo. Para eso los pines del integrado proporcionan una ruta térmica de baja impedancia entre el diodo sensor de temperatura y el PCB. En cambio, el camino térmico entre el ambiente y él no es tan bueno, ya que la carcasa del integrado funciona como un aislante térmico.

Para convertir el voltaje analógico en digital, el integrado TC77 consta de un convertidor analógico-digital Sigma-Delta de 13 bits. Utiliza palabras de 13 bits en complemento a dos para transmitir la temperatura y la resolución de la medida es de 0.0625 C, correspondiente al bit menos significativo.

Los modos de funcionamiento son configurados por el usuario, incluye una medida de temperatura continua y modo bajo consumo, apagando el dispositivo. Estos son seleccionados través del registro de configuración. En el modo de temperatura continua, la conversión se realiza aproximadamente cada 300 ms, si se solicita una operación de lectura del registro de temperatura mientras una conversión de ADC está en progreso, el dato anteriormente completado se envía por los puertos de comunicación del sensor. Su consumo en operación es de 250 μA con la posibilidad de activar el modo de bajo consumo y reducirse en tan solo 0.1 μA , en este caso no se usará este modo ya que se quiere monitorear constantemente.

Esquemático

En la figura 6.2 se presenta el esquemático del sensor de temperatura. Para su funcionamiento solamente se necesitan conectar sus pines digitales SPI a los pines SPI de la placa de desarrollo. La alimentación será de 3,3 V, nivel que permite una correcta comunicación SPI con el microcontrolador y tiene un condensador de desacople cerámico colocado lo más próximo al pin de alimentación.

6.3. Mecanismos de seguridad controlados mediante un microcontrolador

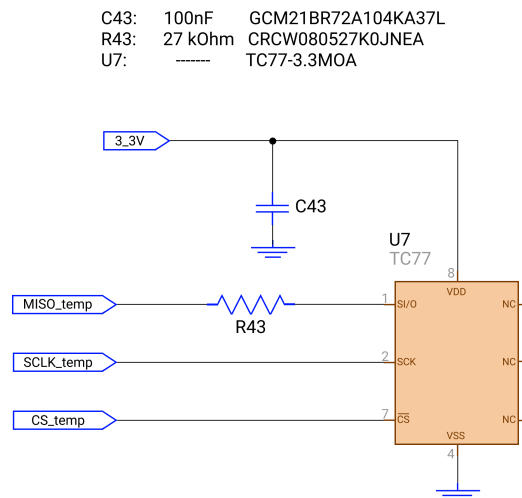


Figura 6.2: Esquemático de la conexión del sensor de temperatura TC77.

6.3.2. Muestreo de corriente

Con el mecanismo de control detallado en el capítulo 4 y el algoritmo a implementar, algoritmo PID, sección 7.4.6, se intenta regular la corriente de salida de forma que converja a una corriente objetivo. Para eso se estará muestreando constantemente la corriente y en caso que difiera del rango que se considera correcto, se le aplicará el algoritmo PID para llevar la corriente de salida a la corriente corriente objetivo. Una vez que llega, se sigue muestreando la corriente y en caso de salirse nuevamente de los rangos, se vuelve a aplicar el algoritmo.

6.3.3. Muestreo de señales de los convertidores

Las señales a monitorear para garantizar un correcto funcionamiento de los convertidores serán:

- Voltaje del convertidor AC/DC, del convertidor DC/DC 5 V y del DC/DC variable utilizado en el sistema actuador.
- Corriente de los convertidores DC/DC

Para controlar el voltaje de salida de los conversores se colocan resistencias de forma de adaptar el nivel del voltaje de salida de los conversores a niveles que el microcontrolador pueda trabajar. Estos voltajes se estarán controlando de forma que estén siempre en un rango que se considere aceptable para su funcionamiento y en caso que alguno esté fuera de ese rango, se procederá a apagar el amplificador Clase E.

Como se mencionó en el capítulo 4, los convertidores DC/DC utilizados incluyen un PIN para poder monitorear la corriente de salida del integrado (PIN IMON). A través del voltaje de este pin es posible deducir la corriente que está entregando a partir de la siguiente ecuación

Capítulo 6. Seguridad y Protecciones

$$I = \frac{1,1}{0,9}(V - 0,4)$$

La medida de corriente se utilizará para calcular la potencia instantánea del dispositivo, de forma de monitorizar que este siempre dentro de un rango que se considera aceptable para su funcionamiento.

Los parámetros anteriormente mencionados serán configurables a través del firmware y se detallan en el capítulo 7.4.8.

Capítulo 7

Desarrollo del Firmware

El presente capítulo se centra en el diseño, implementación y testeo del firmware desarrollado en el presente proyecto, ejecutado en un microcontrolador Adafruit Feather nRF52840. Se describirán los principales módulos que componen la aplicación final y por último, se describirá el flujo del programa principal.

7.1. Microcontrolador nRF52840

Como se mencionó en los anteriores capítulos, es necesario incluir un microcontrolador en el diseño del transmisor, principalmente para poder establecer una comunicación BLE con el receptor y poder realizar los algoritmos de control del lazo de corriente y del lazo de voltaje.

Se utilizó el microcontrolador Adafruit, modelo Bluefruit Feather nRF52840, figura 7.1, cuyas características de interés son:

- ARM Cortex M4F (con aceleración de punto flotante) funcionando a 64MHz.
- Flash de 1 MB y SRAM de 256 KB.
- Radio de 2.4 GHz compatible con Bluetooth Low Energy.
- 21 GPIO, 6 pines posibilidad de configurar el ADC hasta una resolución de 14 bits.
- Conector SWD para la programación y depuración.

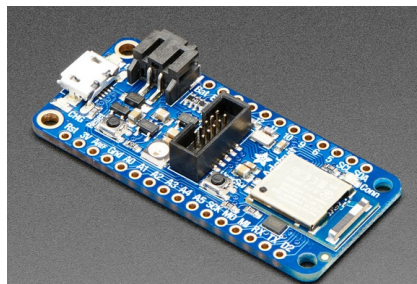


Figura 7.1: Placa de desarrollo nRF52840. Imagen extraída de <https://www.adafruit.com/product/4062>

7.1.1. Entorno de desarrollo e Interfaz de programación

Para la implementación del firmware se utilizó el entorno de desarrollo de Segger Embedded Studio y las librerías definidas de Nordic, a través de su SDK¹ v17.0.2².

Para la programación y la depuración del firmware, se utilizó un J-Link Mini³, J-Link es un programador y depurador JTAG compatible con un gran número de procesadores.

7.2. Descripción general del Firmware

Para cumplir con los objetivos del proyecto se requiere el desarrollo de una aplicación capaz de realizar las siguientes tareas:

- **Establecer conexión con el receptor y recibir la información mediante el protocolo BLE:** el transmisor debe ser capaz de establecer una conexión con el receptor correcto y recibir la información transmitida por él. Dentro de la información recibida está; el voltaje inducido en el receptor y el estado de carga del receptor.
- **Establecer un mecanismo de control para el lazo de voltaje:** el algoritmo implementado para el lazo de voltaje consiste en variar la corriente de salida en pasos de 100 mA , en el rango de 0 a 2 A_p hasta que el voltaje inducido en el receptor se encuentre dentro de un rango deseado, este voltaje se recibe cada 1 segundo mediante el protocolo BLE.
- **Ejecutar el algoritmo de control para el ajuste de corriente de salida:** El algoritmo de control para la regulación de corriente de salida forma parte del mecanismo de control detallado en el capítulo 4. El algoritmo

¹Un SDK (software development kit) es un conjunto de herramientas que ofrece el fabricante del hardware que ayudan al desarrollo de aplicaciones

²https://infocenter.nordicsemi.com/topic/struct_sdk/struct/sdk_nrf5_latest.html/

³<https://www.segger.com/products/debug-probes/j-link/models/j-link-edu-mini/>

implementado es un algoritmo PID, este regula el voltaje de alimentación del amplificador Clase E (sistema actuador) en función del valor actual y un historial de corrientes (sistema sensor) de forma de converger a la corriente deseada.

- **Adquisición periódica de señales para la implementación del mecanismo de seguridad:** como se mencionó en el capítulo 6 para garantizar la seguridad del transmisor, es necesario el monitoreo de los de diferentes parámetros que conforman el transmisor para garantizar su buen funcionamiento. Estas señales son; la temperatura del transistor a través del sensor de temperatura, el voltaje de los convertidores (el AC/DC y los 2 DC/DC) y por último, la potencia entregada por los dos convertidores DC/DC, mediante el producto de su corriente y voltaje. En caso de que alguna de esas señales no esté dentro de su rango de funcionamiento se procederá a apagar el amplificador Clase E, apagando su alimentación y su generador de pulso. Además, se encenderá un LED rojo, LED de ALARMA, indicando al usuario que ha ocurrido una falla. El usuario deberá apagar y volver a prender el transmisor para salir del estado de falla, esto se explicará en la sección 7.4.8. La ubicación del LED de ALARMA se puede observar en la figura 8.3.2 del capítulo 8.

7.3. Diagrama de estados

La siguiente figura 7.2 muestra los posibles estados en los que podrá estar el transmisor.

Al encender el transmisor entrará al estado “esperando conexión”. En este estado se mantiene el amplificador Clase E apagado y se saldrá de este cuando se logre establecer una conexión BLE con el receptor.

Una vez establecida la conexión, se irá al estado conexión establecida. En este estado se encenderá el amplificador Clase E y se empezará a realizar las tareas mencionadas en 7.2. Si surge una pérdida de conexión se volverá al estado “esperando conexión”. En caso de que se encuentre alguna falla mediante los mecanismos de seguridad implementados se irá al estado de error.

En el estado “Estado de error” se apaga el amplificador Clase E y se enciende el LED de alarma para indicar al usuario que hubo un error, la única forma de salir de este estado es apagando y encendiendo el transmisor. La ubicación del LED de alarma se puede observar en la figura 8.3.2 del capítulo 8.

Capítulo 7. Desarrollo del Firmware

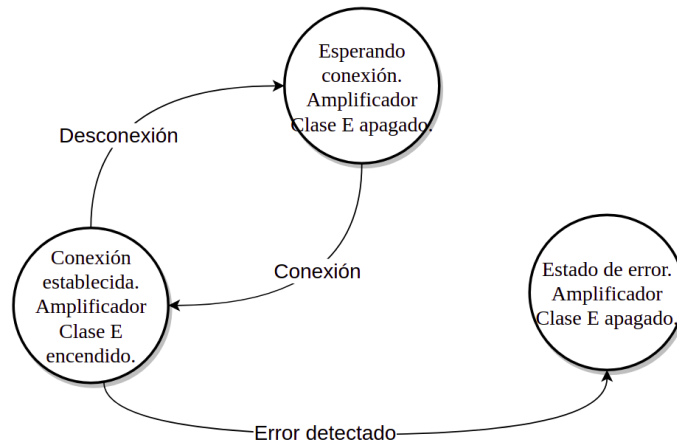


Figura 7.2: Diagrama de flujo de las tareas a implementar

En la figura 7.3 se observa de forma más detallada el diagrama de flujo para el estado “conexión establecida”.

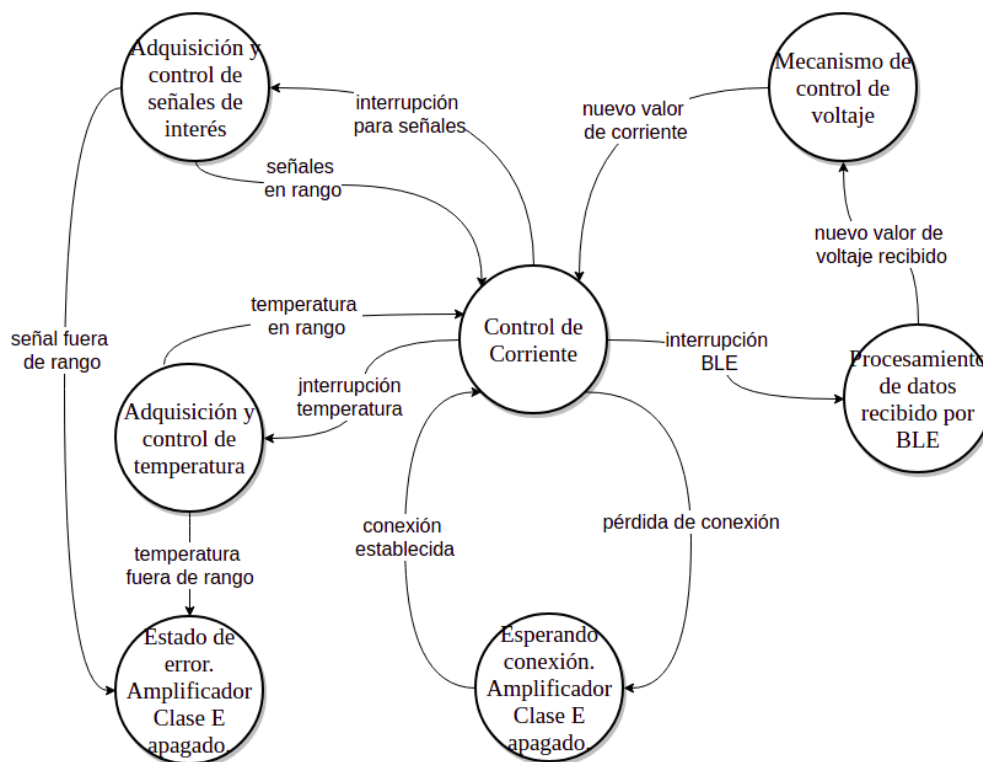


Figura 7.3: Diagrama de flujo de las tareas a implementar

En este estado el microcontrolador estará en todo momento controlando su corriente de salida y mediante interrupciones ejecuta las tareas mencionadas en la

sección 7.2. Cuando recibe un nuevo dato del receptor mediante BLE, el control de corriente es interrumpido para procesar los datos recibidos (batería y voltaje), luego de que el voltaje es procesado, en caso que corresponda se cambia la corriente objetivo a controlar. Además de la interrupción BLE, cada determinado tiempo se interrumpe el control de corriente para adquirir las señales a monitorizar, estas son: temperatura del transistor de potencia y voltajes y corrientes de los convertidores AC/DC y DC/DC.

7.4. Estructura de Módulos

Para el desarrollo del firmware se apoyó en el concepto de modularización, este consiste en dividir el problema en partes funcionales independientes. Esto tiene como beneficio la posibilidad de detectar errores en una etapa más temprana, al realizar una verificación de cada módulo antes de la verificación de la aplicación final. Además, la posibilidad de agregar o quitar módulos sin alterar el resto de la aplicación se realiza de forma más sencilla.

En la figura 7.4 se presentan los módulos que componen la aplicación final, distinguiendo los módulos realizados en el presente proyecto y los realizados por el SDK de Nordic.

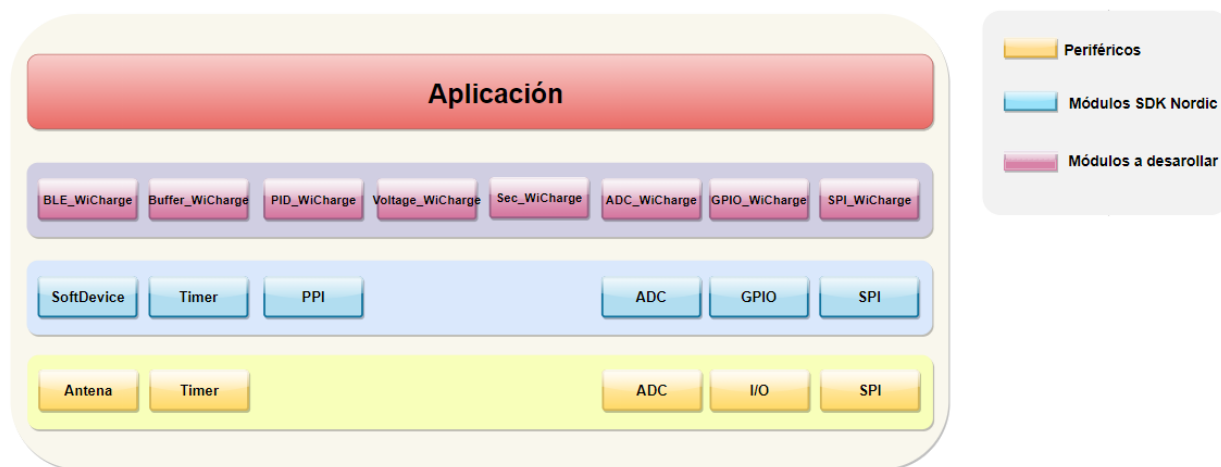


Figura 7.4: Diagrama de modular del Firmware a implementar

Los módulos provistos por el SDK de Nordic incluyen las capas de abstracción de hardware, estas funcionan como una interfaz entre el software y el hardware del sistema, facilitando la comunicación entre la aplicación o módulos y los periféricos a usar a la hora de desarrollar el firmware.

A continuación se realiza una breve descripción de los distintos módulos desarrollados en el presente proyecto.

7.4.1. Módulo BLE_WiCharge

El módulo BLE_WiChargeBLE será el encargado de realizar la configuración necesaria para establecer una conexión e intercambiar información mediante el protocolo BLE.

Para poder establecer la conexión con el dispositivo correcto, el módulo filtrará los paquetes recibidos de petición de inicio de conexión por dirección MAC, en caso de encontrar una petición proveniente de la MAC correcta, se procederá a conectar los dispositivos. Establecida la conexión, se hará el descubrimiento de servicios y las suscripciones a las características de interés. De esta forma se reciben los datos cada vez que el receptor los actualiza, sin necesidad de pedirselos. En caso de pérdida de conexión por alguno de los dos dispositivos, el módulo intentará restablecer la conexión nuevamente siguiendo los pasos anteriores.

La información de interés recibida llega en el siguiente formato:

- **Característica 1:** mediante la característica 1 se recibe el voltaje inducido en el receptor, el cual es medido por un ADC con una resolución de 10 bits. Esa información es enviada en formato `uint_164`.
- **Característica 2:** Estado de la batería. Esta información es enviada en formato `uint_16`.

Cada vez que se recibe un nuevo dato, se setea el flag correspondiente para que la aplicación se entere de que hay un dato nuevo.

Además, con fines de diagnóstico, se encenderá un LED azul durante el tiempo que esté establecida la conexión con el dispositivo receptor y cada vez que se recibe un nuevo dato se encenderá y apagará otro LED azul, la ubicación de estos se puede observar en la figura 8.3.2 del capítulo 8.

Funciones del Módulo BLE_WiCharge

Dentro del módulo BLE_WiCharge algunas de las funciones más importantes son:

- **`init_BLE(void)`:** función encargada de inicializar el módulo BLE, para poder establecer la conexión con el receptor y realizar la suscripción a sus características.
- **`void set_battery_p(uint16_t* p_main_battery)`:** función que escribe el valor del estado de la batería recibido por BLE al lugar de memoria apuntado por el puntero `p_main_battery`.
- **`void set_voltage_p(uint16_t* p_main_voltage)`:** función que escribe el valor del voltaje inducido recibido por BLE al lugar de memoria apuntado por el parámetro `p_main_voltage`.
- **`void set_flag_voltage(char * flag_main_voltage)`:** setea el flag si se ha recibido un nuevo valor de voltaje.

⁴Entero sin signo de 16 bits.

- **void set_flag_battery(char * flag_main_battery):** setea el flag si se ha recibido un nuevo valor de estado de la batería.
- **void set_flag_conexion(char * flag_conexion):** setea el flag si se ha establecido una conexión, en caso de desconexión pone a cero el flag.

7.4.2. Módulo Voltage_WiCharge

Como se mencionó anteriormente, el lazo de tensión busca inducir una tensión en el receptor dentro de un rango deseable. El módulo Voltage_WiCharge es el encargado de procesar el voltaje recibido y decidir si aumentar, disminuir o mantener la corriente de salida, de forma de modificar el voltaje inducido.

El cambio de corriente estará definido por la siguiente histéresis:

- Se deberá ajustar la corriente, si el voltaje recibido está fuera del rango $1 = [voltage_target - \epsilon_1, voltage_target + \epsilon_1]$ y previamente no ha sido ajustado.
- Una vez que ajustado se mantendrá la misma corriente de salida hasta que el voltaje recibido salga del rango $2 = [voltage_target - \epsilon_2, voltage_target + \epsilon_2]$. En caso de que salga del rango 2, se volverá a ajustar al rango 1.

Donde $\epsilon_2 > \epsilon_1$ y *voltage_target* es el voltaje rectificado requerido del receptor.

El ajuste de corriente se obtiene incrementando o disminuyendo la corriente actual en 100 mA, en el rango de 0 a $2 A_p$.

Funciones del Módulo Voltage_WiCharge

Dentro del módulo Voltage_WiCharge algunas de las funciones más importantes son:

- **void control_voltage(float * p_voltage, float * p_target):** función encargada de aumentar, disminuir o mantener la corriente de salida según el valor de voltaje recibido. La función recibirá como parámetros el voltaje recibido y un puntero para al valor de corriente actual y el cual lo modificará en caso necesario.

7.4.3. Módulo ADC_WiCharge

El módulo ADC_WiCharge es el encargado de muestrear el voltaje de sus pines analógicos. Las conexiones de estos pines a las señales del transmisor se presentan en la tabla 7.1.

Pin	Descripción
A0	Corriente de salida
A1	Voltaje 48 V
A2	Voltaje de la fuente variable
A3	Corriente entregada por la fuente variable
A4	Corriente entregada por la fuente de 5 V
A5	Voltaje de la fuente de 5 V

Tabla 7.1: Descripción de las señales en los diferentes pines del nRF52840

El microcontrolador nRF52840 posee un ADC por aproximaciones sucesivas de resolución ajustable, el cual se puede configurar para convertir datos con una resolución de hasta 14 bits con un voltaje de referencia ajustable de hasta 3.6 V internamente. Para esta aplicación se utilizó la referencia de 3.6 V y una resolución de 10 bits, por lo tanto para tener el voltaje a partir de las muestras del ADC se debe realizar la siguiente operación:

$$V_{muestra_ADC} = \frac{3,6 * muestra_ADC}{1024}$$

La interconexión de periféricos programables (Programmable peripheral interconnect, PPI) permite que los periféricos interactúen mediante tareas y eventos de forma independiente entre sí, sin la necesidad de la CPU. Esto proporciona un mecanismo para activar de manera automática una tarea en un periférico como resultado de un evento que ocurre en otro periférico. Para ahorrar tiempo de procesamiento, la habilitación al muestreo de los canales (pines) del ADC se hará a través de la PPI, interconectando el timer con el ADC. En este caso, una vez que el timer finalice su cuenta final, provocará un evento que activará el muestreo del canal o canales del ADC, sin la utilización del CPU. Recién obtenidas las muestras, el ADC interrumpirá a la CPU para procesarlas.

El muestreo de las señales de interés se divide en dos caminos.

- Cuando se está regulando la corriente por el transmisor el módulo ADC solamente estará muestreando la señal correspondiente a la corriente de salida del transmisor.
- Cuando interrumpe el timer encargado de muestrear todas las señales para verificar el correcto funcionamiento del transmisor, se estarán muestreando todos los canales. Esto se explicará en más detalle en el módulo Sec_WiCharge.

Muestro de corriente de salida del transmisor

Para el muestreo de corriente de salida del transmisor se define el período de muestreo `t_sample_ADC`, tiempo que es configurado en un timer para que interrumpa cada `t_sample_ADC` y a través del PPI, invoque al ADC para obtener una

muestra correspondiente a la corriente. Una vez obtenida, se pasará la muestra al módulo `Buffer_WiCharge`, encargado de almacenarla y procesarla.

Muestro de todas las señales

Para el muestreo de todas las señales se definen dos parámetros, tiempo de muestreo y cantidad de muestras a tomar.

Cuando se está en esta situación se quiere muestrear las señales analógicas correspondientes al módulo de seguridad `Sec_WiCharge`. Estas señales controlarán el correcto funcionamiento del transmisor y tiene baja probabilidad de que estén fuera de su rango, por lo tanto no hay necesidad de estar muestreando a una frecuencia alta. Se define un `t_timer_all_channel`, período de muestreo en que se tomarán `size_signals_buffer` muestras de las señales que luego serán pasadas al módulo `Buffer_WiCharge` para su almacenamiento y procesamiento.

Funciones del Módulo `ADC_WiCharge`

Dentro del módulo `ADC_WiCharge` algunas de las funciones más importantes son:

- **`void init_ADC()`**: función que inicializa y configura el PDI y los timers utilizados para el muestreo de la corriente y el muestreo de todas las señales.

7.4.4. Módulo `Buffer_WiCharge`

Este módulo es el encargado de almacenar en buffers los valores obtenidos por el ADC, que luego serán procesados y enviados a los diferentes módulos.

Se definen los siguientes buffers:

- **`current_buffer[size_current_buffer]`**
- **`signals_buffer[number_of_adc][size_signals_buffer]`**

En el buffer `current_buffer[size_current_buffer]` se almacenan los valores de corriente muestreados por el ADC. Es de tamaño `size_current_buffer` y circular, en caso de llenarse se sobrescribe el primer valor.

El buffer `signals_buffer[number_of_adc][size_signals_buffer]`, es donde se almacenan todas las señales muestreadas por el ADC. Este buffer se puede observar como una matriz, donde cada columna representa un canal (señal) y cada fila, las muestras del canal correspondiente de tamaño `size_signals_buffer`.

A cada buffer se le realiza el promedio y procesa la señal de forma de obtener el valor correspondiente cuando corresponda, en caso del buffer de corriente al recibir un nuevo valor, y en el caso de las señales una vez que esté el buffer lleno. A continuación se presenta una tabla con los factores correspondiente para adaptar los voltajes muestreados:

Pin	Descripción	Factor
A0	Corriente de salida	GAN_RMS_TO_DC
A1	Voltaje 48 V	GAN_48V
A2	Voltaje de la fuente variable	GAN_36V
A3	Corriente entregada por la fuente variable	Ecuación 7.1
A4	Corriente entregada por la fuente de 5 V	Ecuación 7.1
A5	Voltaje de la fuente de 5 V	GAN_5V

Tabla 7.2: Descripción de las señales y los factores correspondientes para adaptar la señal muestreada

El factor GAN_RMS_TO_DC es el que relaciona la corriente de salida con el voltaje muestreado. Se obtiene a través de una calibración que consta en hacer circular por la bobina transmisora una corriente conocida y observar que valor se obtiene a través del muestreo, la forma de calibrarse se detallará en 9.2.

Para poder muestrear los voltajes generados por las fuentes de 48 V, fuente variable y 5 V, se los pasa previamente por divisores resistivos, que tienen como función reducir estos voltajes a valores manejables por el ADC. El factor GAN_48V, GAN_36V y GAN_5V se obtiene a través de la relación que impone los divisores resistivos, pero debido a incertidumbres de las resistencias y corrientes de fuga de los diodos Zener introducido en los pines del nRF52840, la calibración se realizó a través de un voltímetro.

Para obtener la corriente de salida del sistema actuador (DC/DC variable) y la del convertidor DC/DC de 5 V se aplica la siguiente ecuación⁵:

$$I = \frac{1,1}{0,9}(V - 0,4) \quad (7.1)$$

La ecuación 7.1 relaciona el voltaje muestreado con la corriente que está entregando el convertidor.

Funciones del Módulo Buffer_WiCharge

Dentro del módulo Buffer_WiCharge algunas de las funciones más importantes son:

- **void init_buffer(void):** inicializa los punteros para la escritura de los buffers.
- **void current_buffer_add(int sample):** agrega un nuevo elemento en el buffer de corriente.

⁵<https://www.analog.com/media/en/technical-documentation/data-sheets/LT7101.pdf>

- **void current_average_function(void)** realiza el promedio del buffer de corriente.
- **void buffer_signals_add(int signal_number, int sample_signal):** agrega un nuevo elemento al buffer de señales.
- **void signals_average_function(void):** realiza el promedio para cada una de las señales del buffer de señales.

7.4.5. Módulo SPI_WiCharge

El módulo SPI_WiCharge es el encargado de establecer la comunicación con el sensor de temperatura TC77 y con el potenciómetro digital AD5235.

El protocolo SPI es un protocolo síncrono full duplex, permitiendo el envío y recepción de información de forma simultánea. Está basado en la estructura maestro-esclavo, se define el maestro como el dispositivo encargado de iniciar la comunicación y el encargado de seleccionar el esclavo con el cual desea transmitir. Los esclavos serán aquellos dispositivos que se encarguen de recibir y enviar información al maestro. En este caso el maestro será el microcontrolador nRF52840 y los esclavos serán el sensor de temperatura y el potenciómetro digital.

Para establecer una comunicación SPI se necesitan las siguientes señales digitales:

- **CS:** la señal de Chip Select es manejada por el dispositivo maestro y permite manejar múltiples esclavos. Se necesitará tantos CS como elementos esclavos, de forma de seleccionar el esclavo con el cual el maestro desea interactuar.
- **CLK:** la comunicación SPI es síncrona, por lo que se necesita un reloj para la transferencia de datos.
- **MISO:** por este pin los dispositivos esclavos envían información hacia el dispositivo maestro.
- **MOSI:** por este pin el dispositivo maestro envía datos hacia los dispositivos esclavos.

En la siguiente figura 7.5 se presenta la conexión del microcontrolador (U1 en figura 7.5) con los integrados; sensor de temperatura (U2 en figura 7.5) y potenciómetro digital (U3 en figura 7.5).

Capítulo 7. Desarrollo del Firmware

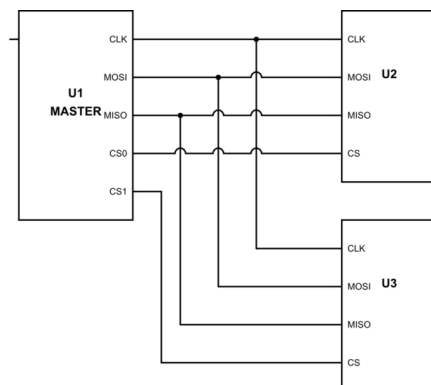


Figura 7.5: Configuración conexiones SPI. Imagen obtenida de <https://respuestas.me/q/spi-chip-select-para-diferentes-esclavos-62045830903>

Funciones del Módulo SPI_WiCharge

Dentro del módulo SPI_WiCharge algunas de las funciones más importantes son:

- **void init_SPI(void):** función encargada de inicializar y configurar el SPI.
- **uint16_t get_temp(void):** función encargada de obtener la temperatura del transistor mediante el sensor de temperatura.
- **void set_V(float V):** función encargada de setear la resistencia del potenciómetro digital de forma de generar el valor de voltaje correspondiente al parámetro recibido.

7.4.6. Módulo PID_WiCharge

El módulo PID_WiCharge forma parte del mecanismo de control detallado en el capítulo 4. Es el encargado de aplicar el algoritmo de control para la regulación de corriente de salida del transmisor.

Este bloque aplica el algoritmo PID en Software, mecanismo de control que a través de un lazo de una retroalimentación permite regular la corriente mediante el sistema actuador, en función de las muestras obtenidas del bloque sensor. En este caso, modificando el voltaje de salida del amplificador Clase E y a partir de muestras obtenidas de corriente.

En la figura 7.6 se observa el controlador PID, el actuador y el sistema. El sistema actuador en este caso es el conjunto DC/DC potenciómetro digital y microcontrolador que en conjunto son capaz de entregar un voltaje de alimentación variable al sistema en este caso el amplificador Clase E. El Sensor es el conjunto transformador de corriente, RMS to DC y resistencias desarrolladas en la sección ?? que es capaz de obtener la medida de corriente de salida.

El controlador PID consta de tres parámetros: el proporcional, el integral, y el derivativo, el valor proporcional depende del error actual, el integral depende

7.4. Estructura de Módulos

de los errores pasados y el derivativo es una predicción de los errores futuros. La señal $r(t)$ se denomina objetivo e indica el valor que se desea conseguir a la salida del sistema $y(t)$. En este caso $r(t)$ es la corriente objetivo e $y(t)$ la corriente de salida actual. La entrada al controlador PID es la señal de error $e(t)$, la diferencia del objetivo contra la salida actual. El controlador busca converger el error a cero de forma que la salida converja al objetivo.

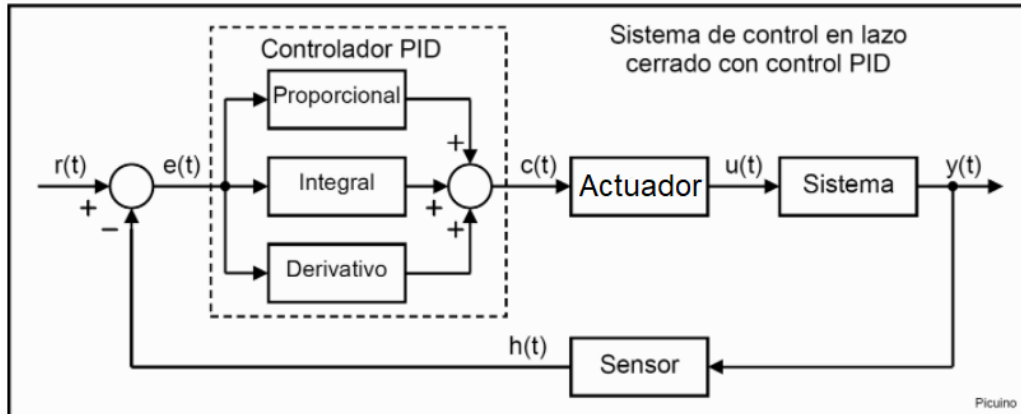


Figura 7.6: Controlador PID para el caso continuo. Imagen modificada de <https://www.picuino.com/es/arduprog/control-pid.html>

Ecuación del controlador PID para tiempo continuo:

$$c(t) = K_p e(t) + K_i \int_{t_0}^t e(u) du + K_d \frac{de(t)}{dt} \quad (7.2)$$

Ecuación del controlador PID para tiempo discreto:

$$c[n] = K_p e[n] + c_{int}[n-1] + K_i T_s e[n-1] + K_d \frac{e[n] - e[n-1]}{T_s} \quad (7.3)$$

La suma de estos tres factores proporciona un nuevo valor al sistema actuador, en este caso al sistema que varía la alimentación del amplificador Clase E, resultando en un cambio de corriente.

Funciones del Módulo PID_WiCharge

Dentro del módulo PID_WiCharge algunas de las funciones más importantes son:

- **void init_PID(void):** función encargada de inicializar el módulo PID.
- **char controlar(void):** función encargada de ejecutar el algoritmo PID, recibe las mediciones de corriente desde el módulo Buffer_WiCharge y setea un nuevo valor de voltaje correspondiente a la salida del PID.

7.4.7. Módulo GPIO_WiCharge

Este módulo es el encargado de la inicialización, lectura y escritura de los pines de propósito general del microcontrolador. En la tabla 7.3 se muestran las conexiones de los pines digitales con el resto del transmisor:

Pin	Descripción
P13	ENA Oscilador
P12	CS sensor de temperatura
P11	PGOOD36
P10	PGOOD5
P9	ENA Fuente variable
P6	CS potenciómetro digital
P5	LED Bluetooth
SCL	LED Alarma
SDA	Ready potenciómetro digital

Tabla 7.3: Descripción de las señales en los diferentes pines digitales del nRF52840

Además de las señales anteriores se utilizarán los LEDs incorporados en la placa nRF52840.

Funciones del Módulo GPIO_WiCharge

Dentro del módulo Buffer_WiCharge algunas de las funciones más importantes son:

- **void init_PIN(void):** función encargada de inicializar y configurar los pines de entrada y salida.
- **void turn_on_CLASE_E(void):** función encargada de encender la fuente variable que alimenta el amplificador Clase E y su circuito de pulso mediante el encendido del oscilador.
- **void turn_off_CLASE_E(void):** función encargada de apagar la fuente variable que alimenta el amplificador Clase E y su circuito de pulso mediante el apagado del oscilador.

7.4.8. Módulo Sec_WiCharge

Este módulo estará encargado de verificar el correcto funcionamiento del transmisor. Como se mencionó en el capítulo 6, los mecanismos de seguridad implementados mediante software son el monitoreo de la temperatura, el monitoreo del voltaje de los convertidores (AC/DC y dos DC/DC) y por último, monitoreo de

la potencia entregada por los dos convertidores DC/DC.

En resumen, las señales a controlar serán

- Temperatura del transistor.
- Corriente de salida.
- Voltaje generado por el convertidor AC/DC 48 V.
- Voltaje generado por el convertidor DC/DC 5 V.
- Voltaje generado por el convertidor DC/DC variable.
- Potencia generada a través de la medición de corriente y voltaje por el convertidor DC/DC 5 V.
- Potencia generada a través de la medición de corriente y voltaje convertidor DC/DC variable.

Dada que la probabilidad que el transistor aumente su temperatura, por un mal acoplamiento térmico o un eventual desajuste del amplificador Clase E, es más alta que la probabilidad que algunas de las otras señales estén fuera de su rango de funcionamiento, se estableció realizar un muestreo de la temperatura a mayor frecuencia que las demás señales. Se controlará la temperatura a una frecuencia mayor que el resto de las señales.

En caso de encontrar alguna falla en las señales mencionadas se procederá a apagar el amplificador Clase E a través de su alimentación, la fuente variable, se apagará también el circuito generador de pulso y por último, se encenderá un led rojo, LED de alarma, para el indicar al usuario que ha ocurrido una falla, su ubicación se puede observar en la figura 8.3.2 del capítulo 8.

Funciones del Módulo Sec_WiCharge

- **void temp_control(void):** función encargada de controlar que la temperatura por el transistor no exceda determinado valor que se considera crítico, definido por `#define temp_max`.
- **void voltage48_control(void):** función encargada de controlar que el voltaje entregado por el convertidor AC/DC esté en un entorno de 48 V, definido por `#define voltage48_umbral`.
- **void voltage5_control(void):** función encargada de controlar que el voltaje entregado por el conversor DC/DC esté en un entorno de 5 V, definido por `#define voltage5_umbral`.
- **void voltage36_control(void):** función encargada de controlar que el voltaje entregado por el conversor DC/DC variable esté en un entorno del voltaje de salida actual, definido por `#define voltage36_umbral`.

Capítulo 7. Desarrollo del Firmware

- **void power_out5_control(void):** función encargada de controlar que la potencia de salida del convertor DC/DC de 5 V no exceda determinado valor de potencia, definido por `#define power_out5`.
- **void power_out36_control(void):** función encargada de controlar que la potencia de salida del convertor DC/DC variable no exceda determinado valor de potencia, definido por `#define power_out36`.
- **void dc5_control(void):** función encargada de monitorear la salida PGOOD del convertor DC/DC de 5 V.
- **void dc36_control(void):** función encargada de monitorear la salida PGOOD del convertor DC/DC variable.

7.4.9. Módulo Main

El programa principal consta de las siguientes etapas; una vez que se enciende el transmisor, lo primero a realizar es la inicialización de los módulos mencionados anteriormente. Luego se procede a encender los LEDs para verificar su correcto funcionamiento. Luego se consulta si se estableció una conexión, y una vez establecida, se enciende el amplificador para empezar la carga del receptor.

La arquitectura a utilizar será Round-Robin con interrupciones, el algoritmo de dicha arquitectura se basa fundamentalmente en un bucle principal donde se consulta periódicamente si ocurrió un evento a través de un flag (bandera). En caso de ocurrir se realiza la acción correspondiente. Las banderas son encendidas en alguna de las rutinas de atención a las interrupciones (ISR) y son apagadas antes de ejecutar la acción.

Las acciones constantes a realizar son:

- Verificar el estado de conexión, en caso de conectarse se enciende el amplificador Clase E de forma de cargar al dispositivo, en caso contrario estará apagado.
- Cuando se obtiene el voltaje recibido por el receptor se actualizará el nuevo valor de corriente de salida objetivo.
- Verificar las señales del transmisor, en caso de que alguna esté fuera de su rango se apagará el amplificador Clase E y se encenderá el LED de alarma.
- Verificación de la temperatura, en caso de que este fuera de su rango también se apagará el amplificador Clase E y se encenderá el LED de alarma.

El control de corriente de salida se estará ejecutando de forma permanente.

En la figura 7.7 se muestra el diagrama de flujo correspondiente al programa principal, Main.

7.5. Interrupciones:

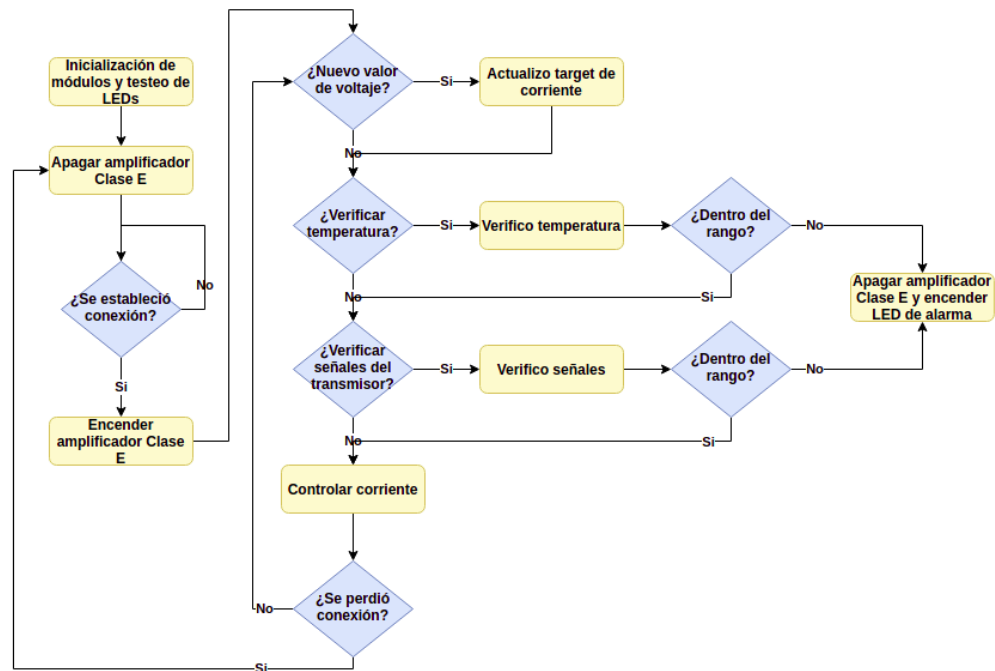


Figura 7.7: Diagrama de flujo de la aplicación principal

7.5. Interrupciones:

El programa principal tendrá las siguientes interrupciones:

- **BLE:** Interrupción que estarán vinculadas con el descubrimiento de dispositivos, proceso de conexión y recibimiento de información. En este caso, la información recibida serán el voltaje inducido en el receptor y estado de batería.
- **Timer 1:** conmutación de LED rojo integrado en la placa nRF52840 para indicar que el transmisor está transmitiendo energía.
- **Timer 2:** Interrupción que generará el inicio del control de temperatura.
- **Timer 3:** Interrupción que generará el inicio del control de señales del transmisor.
- **SPI:** La transmisión o recepción de datos mediante SPI no es bloqueante, el SPI interrumpe la ejecución para transmitir y recibir un nuevo bit.
- **ADC:** La lectura de una muestra ADC no es bloqueante, cuando se ha terminado de muestrear, el ADC produce una interrupción para avisar que ya está disponible la muestra.

7.6. Parámetros del Programa

En esta sección se listan los parámetros modificables del Firmware desarrollado, tabla 7.4.

target_current_init	1	Corriente objetivo al encender el Amplificador Clase E expresado en A	main.c
target_voltage	1.85	Voltaje objetivo para el lazo de voltaje expresado en V	Voltage_WiCharge.h
epsilon_voltage_1	0.01	Límite inferior de la histéresis de voltaje	Voltage_WiCharge.h
epsilon_voltage_2	0.05	Límite superior de la histéresis de voltaje	Voltage_WiCharge.h
WICHARGE_BASE_UUID	0x83,0xAF,0xC8,0x24,0xd5,0x96 0x8C,0x13,0xFC,0x4D,0x56,0x3F 0x0,0x0,0x45,0x3A	Identificador base del servicio	BLE_WiCharge.h
BLE_UUID_WICHARGE	0x1423	Offset del identificador base del servicio	BLE_WiCharge.h
BLE_UUID_1_CHARACTERISTIC	0x1426	UUID de la característica de voltaje	BLE_WiCharge.h
BLE_UUID_2_CHARACTERISTIC	0x1425	UUID de la característica de batería	BLE_WiCharge.h
t_samples_ADC	1	Período de muestreo del ADC en ms	ADC_WiCharge.h
t_samples_channels	5000	Período de muestreo de las señales en ms	ADC_WiCharge.h
size_current_buffer	5	Tamaño del buffer de corriente	Buffer_WiCharge.h
size_signals_buffer	20	Tamaño de cada canal del buffer de señales	Buffer_WiCharge.h
GAN_RMS_TO_DC	1.38	Factor de correspondiente al muestreo de la corriente de salida	Buffer_WiCharge.h
GAN_48V	130	Factor de correspondiente al muestreo de 48 V	Buffer_WiCharge.h
GAN_5V	8.62	Factor de correspondiente al muestreo de 5 V	Buffer_WiCharge.h
GAN_36V	17.5	Factor de correspondiente al muestreo de la fuente variable	Buffer_WiCharge.h
kp	1.8	Constante proporcional del algoritmo PID	PID_WiCharge.h
kd	0	Constante derivativa del algoritmo PID	PID_WiCharge.h
ki	296	Constante integral del algoritmo PID	PID_WiCharge.h
limit_epsilon_2	0.005	Límite inferior de la histéresis de corriente	PID_WiCharge.h
limit_epsilon_1	0.05	Límite superior de la histéresis de corriente	PID_WiCharge.h
min_PID	1.5	Valor máximo de salida del PID	PID_WiCharge.h
max_PID	40	Valor mínimo de salida del PID	PID_WiCharge.h
t_temp_ticks	1000	Período de muestreo de la temperatura	
voltage48_umbra1	5	Umbral para el control de la fuente de 48 V	Sec_WiCharge.h
voltage5_umbra1	0.5	Umbral para el control del voltaje de la fuente de 5 V	Sec_WiCharge.h
voltage36_umbra1	0.1	Umbral para el control del voltaje de la fuente variable	Sec_WiCharge.h
power_out5_umbra1	0.1	Umbral para el control del consumo de la fuente de 5 V	Sec_WiCharge.h
power_out36_umbra1	0.5	Umbral para el control del consumo de la fuente variable	Sec_WiCharge.h

Tabla 7.4: Parámetros modificables del Firmware desarrollado

Capítulo 8

Layout, fabricación y construcción del transmisor

Este capítulo se centra en el diseño, construcción y fabricación del prototipo final del transmisor de potencia. Se presentan los criterios de diseño a partir de una serie de recomendaciones para el diseño de PCB. Además, se detalla la construcción mecánica con el fin de cumplir los objetivos del proyecto en cuanto los requerimientos mecánicos.

8.1. Diseño del Layout del transmisor

En el transcurso del PFC se diseñaron y fabricaron dos prototipos del transmisor, ambos se desarrollaron en el software de diseño Altium Designer¹. A continuación se presentan alguno de los cambios implementados en el segundo diseño:

- Correcciones de Footprint.
- Incorporación de protecciones en los pines del microcontrolador nRF528840 a través de diodos Zener para evitar que el voltaje exceda su límite en los pines analógicos.
- Incorporación de diodo Zener para la protección del integrado DC/DC variable y potenciómetro digital. Este diodo es colocado entre Feedback del DC/DC variable y tierra, o lo que es lo mismo en el canal 1 del potenciómetro digital, evitando que se supere el límite de voltaje permitido en los integrados por esos pines.
- Incorporación de condensadores para disminuir el ruido de las señales analógicas muestreadas por el ADC del microcontrolador.
- Separación de conectores y eliminación del plano de tierra en la parte de potencia del amplificador Clase E con el fin de disminuir la capacidad parásita entre tierra y la salida del transmisor.

¹<https://www.altium.com/es/products/downloads>

Capítulo 8. Layout, fabricación y construcción del transmisor

- Incorporación de un circuito de calibración con el objetivo de poder ajustar la medida de corriente del bloque sensor del mecanismo de control.

En la figura 8.1 se observa el diseño del último prototipo del transmisor fabricado, consta en un diseño de dos capas con una dimensión de 231 mm x 99 mm.

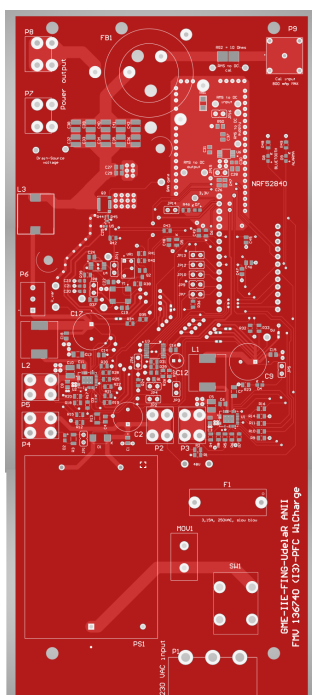


Figura 8.1: Diseño del PCB realizado en Altium Designer. Imagen extraída de <https://www.pcbway.com/project/OnlineGerberViewer.html>

Para el diseño del PCB se siguieron las siguientes recomendaciones mencionadas en [23]:

- **Condensadores de desacople para señales CC:** La utilización de condensadores de desacople es recomendada para disminuir el ruido y estabilizar la alimentación de un circuito. El condensador de desacople entre la alimentación y tierra proporciona un camino de baja impedancia que permite que las componentes de alta frecuencia vayan a tierra. Estos se deben colocar lo más próximo al pin de alimentación del componente, si se coloca lejos del pin aumenta el camino entre este y el pin, proporcionando una mayor inductancia y reduciendo la frecuencia de auto resonancia.
- **Verificar el retorno a tierra:** Verificar que todos los componentes tengan su retorno a tierra por el camino más corto posible.
- **Separar la parte analógica de la parte digital:** El principal problema en los diseños donde se encuentran señales digitales y analógicas, es la

8.1. Diseño del Layout del transmisor

interferencia que las digitales pueden introducir en las analógicas. Al estar conmutando de un estado a otro a alta velocidad introducen ruido, entre pistas digitales esto no es de gran importancia, ya que estas son más inmunes, pero para señales analógicas, principalmente las señales analógicas de bajo voltaje, este ruido puede causar lecturas incorrectas.

- **Ancho de las pistas:** el ancho de las pistas dependerá de la intensidad de corriente que pasará por ellas. Para eso hay varios calculadores online que permiten determinarlo: <https://www.digikey.com/es/resources/conversion-calculators/conversion-calculator-pcb-trace-width>
- **Reducir área encerrada:** Como la corriente fluye en caminos cerrados, todo circuito es un inductor de una sola vuelta. Si el área encerrada es grande, es más vulnerable a la interacción con campos magnéticos externos, que pueden inducir efectos no deseados en las señales, ya que el voltaje inducido es proporcional al área.
- **Capacitancia parásita:** Cuando dos conductores no están totalmente apantallados entre sí, existe una capacitancia entre ellos. Por lo tanto, habrá una gran cantidad de condensadores parásitos en nuestros circuitos. Estos pueden ser ignorados en circuitos donde esta capacitancia no tenga un efecto considerable sobre él.
- **Distancia entre pistas:** entre pistas próximas es conveniente dejar una distancia, más cuando se trabaja con voltajes elevados (para evitar que se parduca un arco de corriente). Esta distancia dependerá de la diferencia de potencial entre pistas, también hay varios calculadores online que permiten obtener una estimación de la separación <https://www.cirris.com/learning-center/calculators/50-high-voltage-arc-gap-calculator>
- **Conexión en estrella:** cuando varios componentes necesitan alimentarse de un único dispositivo de alimentación, se recomienda utilizar pistas separadas para ir desde el pin de alimentación a cada pin del componente. De esta forma, se evita que el consumo de cada uno de ellos no influya en el voltaje de alimentación de otro. Si se utiliza la misma pista para alimentar a todos los componentes, cuando alguno consume puede reducir el voltaje de alimentación de los demás componentes.
- **Separación de módulos:** para un primer diseño es recomendable colocar elementos que permitan independizar los distintos módulos que integran el sistema, y así poder verificar su correcto funcionamiento de forma independiente, esto ahorra tiempo para encontrar fallas.
- **Verificar los layout recomendados por los fabricantes de los chips:** Para la mayoría de los integrados el fabricante recomienda seguir determinado layout y usar determinados componentes que ya fueron testeados por el fabricante.

Capítulo 8. Layout, fabricación y construcción del transmisor

Con la información anterior se propuso la siguiente distribución de los principales bloques que componen el transmisor, figura 8.2.

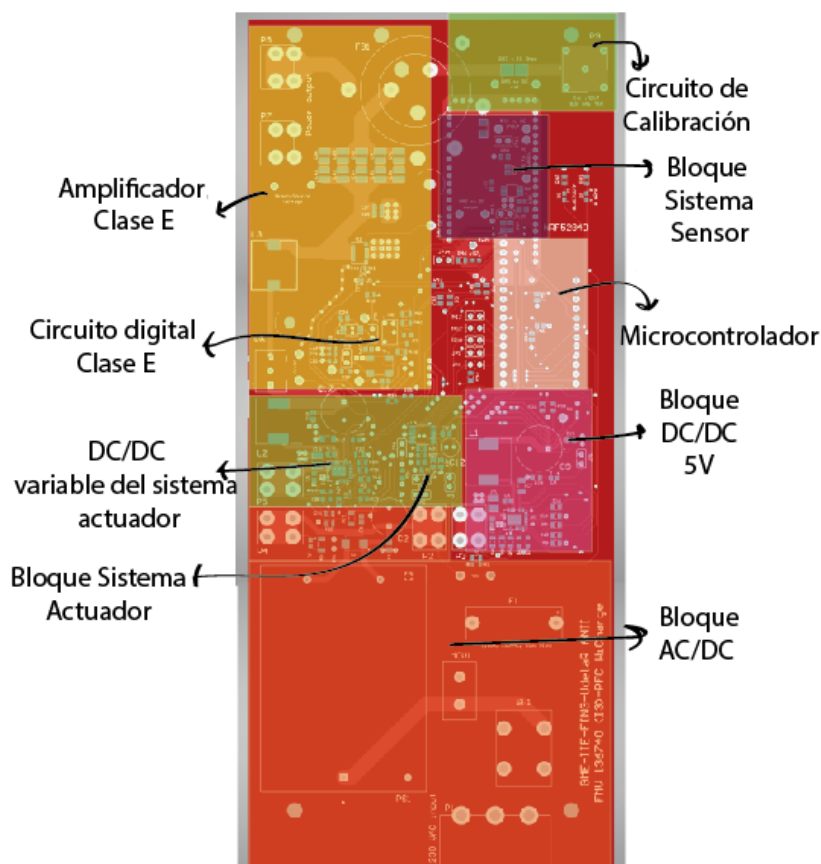


Figura 8.2: Distribución de los principales bloques que componen el transmisor

Algunas de las razones de la distribución son:

- Una vez convertido los 230 Vac 50 Hz en 48 V la siguiente etapa es convertir esos 48 V en alimentar la fuente de 5 V y la fuente variable del circuito actuador, por lo tanto esos 3 módulos deben ir lo más próximo posibles. Además la alimentación de 48 V debe ir por dos líneas diferentes a ambos convertidores DC/DC, de modo que el consumo de uno no afecte al otro.
- El amplificador clase E se alimenta de la fuente variable por lo tanto deberá estar próxima a él, a su vez, sus circuitos digitales deben alimentarse de 5 V, por lo tanto esos estarán próximos al DC/DC de 5 V.
- El potenciómetro digital, el cual forma parte del sistema actuador encargado de modificar la salida del convertidor DC/DC variable, deberá estar ubicado en el medio del convertidor DC/DC variable y el microcontrolador. De forma de reducir el largo entre el feedback del convertidor y el potenciómetro digital

y además, reducir el largo de las pistas SPI que van del microcontrolador al potenciómetro, ya que estas son digitales y pueden introducir ruido a las pistas cercanas.

- Sistema sensor el cual medirá la corriente de salida estará cerca del amplificador clase E, del circuito de calibración del microcontrolador. Para evitar interferencias el sistema sensor debe estar lo más cerca del pin de muestreo del microcontrolador para evitar cualquier interferencia que afecte la medida y evitar estar cerca de las señales digitales.
- Los bloques observados en la figura 8.2 son capaz de aislarse de manera que se puede testear cada módulo independiente del otro.

8.2. Ensamblado

Luego de evaluar, consultar y estudiar las distintas opciones con las que se contaba para la fabricación y ensamblado de los componentes que conforman el transmisor, se tomó la decisión de llevar a cabo tanto la fabricación como el ensamblado de la mayoría de los componentes por algún fabricante, en este caso PCBWAY². Esta decisión permite un ahorro considerable de tiempo y facilitó la manera de soldar ciertos componentes con encapsulado pequeño. En la figura 8.3 y 8.4, se presenta el prototipo final del transmisor con todos sus componentes ensamblados.



Figura 8.3: Prototipo final del transmisor

²PCBWAY <https://www.pcbway.com/>

Capítulo 8. Layout, fabricación y construcción del transmisor

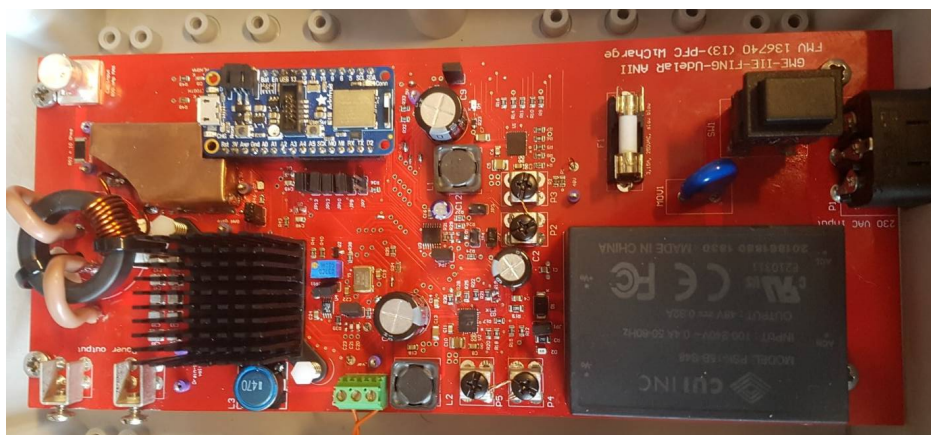


Figura 8.4: Prototipo final del transmisor con jaula de cobre incorporada en el circuito analógico para reducir la interferencia electromagnética inducida.

8.3. Construcción Mecánica

Para cumplir con los requerimientos mecánicos del proyecto, sección 1.3, se buscó una carcasa IP5x o superior, lo que implica condiciones superiores en lo siguiente:

- Protección ante el polvo: La penetración de polvo no está del todo excluida, pero el polvo no puede penetrar en cantidades que puedan imposibilitar el trabajo del dispositivo.
- Protección ante el ingreso de agua: no se especifica.

Otra de las condiciones la cual debe cumplir la carcasa es que debe ser mayor a las dimensiones de la placa, 231 mm x 99 mm.

Realizando una búsqueda que contemple con los requisitos anteriores, la carcasa elegida es C7025084 del fabricante OKW ³, figura 8.5.

³<https://www.okw.com>

8.3. Construcción Mecánica



Figura 8.5: Carcasa utilizada para el transmisor, modelo C7025084 del fabricante OKW. Imagen extraída de www.okw.com

Esta carcasa tiene un índice de protección IP66, lo que significa:

- Total protección ante la penetración del polvo y total protección ante el contacto.
- Protección ante fuerte oleaje del mar o chorro de agua bajo presión. El agua no puede penetrar al interior del dispositivo en cantidades nocivas (no puede inundar el dispositivo).

Como se puede observar en la figura 8.5, la carcasa no presenta orificios debido a sus características de protección, por lo cual, se debió realizar una serie de orificios; uno para el conector de alimentación, otro para la bobina transmisora y un último orificio para el botón de apagado/encendido. Realizado los orificios perderá su condición de protección al agua y su total protección ante la penetración de polvo.

En la figura 8.6 se observa el transmisor con su carcasa.

Capítulo 8. Layout, fabricación y construcción del transmisor

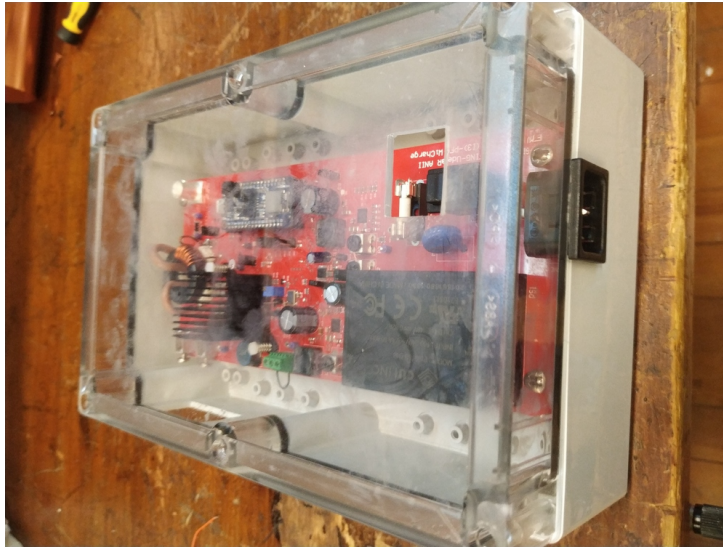


Figura 8.6: Imagen del transmisor con su carcasa

8.3.1. Conectores

Para poder alimentarse del tomacorrientes, el transmisor tiene un conector IEC como se observa en la figura 8.7. Por lo tanto, un cable con conector IEC hembra como el de la figura 8.8 permite alimentar al transmisor.

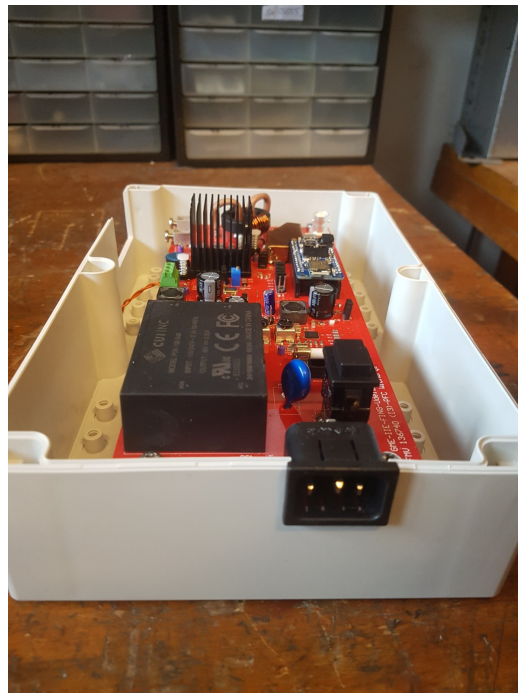


Figura 8.7: Conector IEC para la alimentación del transmisor

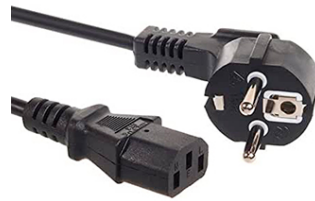


Figura 8.8: Cable IEC hembra utilizado para la alimentación del transmisor

8.3.2. Indicadores Luminosos

El amplificador cuenta con una serie de LEDs los cuales indican al usuario el estado del transmisor:

- LED VERDE: Indica que el transmisor está encendido, estos LEDs se encuentran en la alimentación de 48 V, 5 V y 3,3 V, el no encendido de alguno es indicación que alguna fuente no está funcionando correctamente.
- LED ROJO: sistema de seguridad activo. Este LED indica que ha ocurrido un problema sobre el transmisor y se ha apagado el amplificador Clase E apagando su alimentación y circuito de pulso.
- LED AZUL: indica que se ha recibido un dato por medio de Bluetooth.
- LED AZULNRF52: LED azul incorporado en la placa de desarrollo Adafruit nrf52840 que indica que se ha establecido la conexión con el receptor, en caso contrario o desconexión el LED se apaga.
- LED ROJONRF52: LED rojo incorporado en la placa de desarrollo Adafruit nRF52840 que indica por medio del parpadeo cada 100 ms, que el transmisor está entregando energía al receptor.

En la figura 8.9 una imagen en la cual se indican la posición de los LEDs descritos anteriormente.

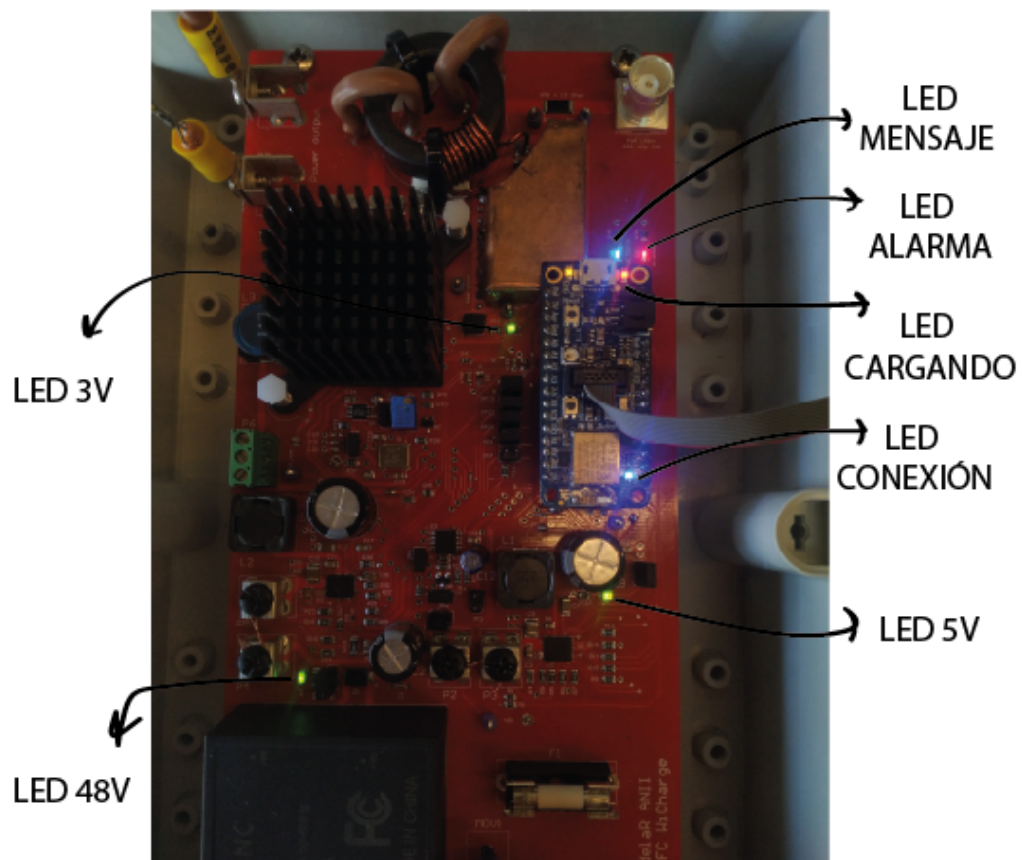


Figura 8.9: Distribución de los LEDs que indican al usuario el estado del transmisor

Capítulo 9

Mediciones y resultados experimentales

En esta sección se presentarán los resultados experimentales más importantes en el desarrollo del proyecto.

Se aseguró que cada bloque del transmisor funciona correctamente de forma independiente, para eso se lo aisló de los demás bloques. Luego del funcionamiento correcto de cada bloque se probó el funcionamiento completo del transmisor.

Para lo anterior se siguieron los siguientes pasos:

- Verificar el correcto funcionamiento del bloque convertidor AC/DC 230 *Vac* 50 *Hz* - 48 *V*. Se verificó que realmente entregara los 48 *V* a la salida del convertidor.
- Verificar el correcto funcionamiento del bloque convertidor DC/DC 48 *V* - 5 *V*. Se verificó que realmente entregue 5 *V* a la salida del convertidor.
- Verificar el correcto funcionamiento del microcontrolador con los integrados; sensor de temperatura y potenciómetro digital. Se verificó que el potenciómetro digital sea capaz de cambiar su resistencia cuando se le envían comandos a través de un multímetro para medir la resistencia. Que realmente el sensor de temperatura esté midiendo la temperatura verificando que aumentara de temperatura cuando se le transfiere calor.
- Verificar el correcto funcionamiento generador de onda cuadrada de ciclo variable del amplificador Clase E y su gate driver. Para este bloque se verificó que sea capaz de entregar un pulso a la salida del gate de 5 *V* con un ciclo de trabajo variable en el rango de [0,1].
- Verificar el correcto funcionamiento del bloque actuador (DC/DC variable). Para este bloque se verificó que el sistema pueda entregar una alimentación al amplificador Clase E de 1,8 *V* a 36 *V*.
- Verificar el correcto funcionamiento y realizar la calibración del amplificador Clase E. Más detalle en la sección 9.1.

Capítulo 9. Mediciones y resultados experimentales

- Verificar el correcto funcionamiento y realizar la calibración del Sistema sensor. Para este bloque se verificó que sea capaz de medir la corriente de salida del amplificador Clase E. Más detalle en la sección 9.2.
- Verificar el correcto funcionamiento del sistema completo. Para esto se verificó que el transmisor sea capaz de controlar su corriente de salida mediante la configuración de distintos valores de corrientes objetivos. Más detalle en sección 9.3.
- Verificar el correcto funcionamiento del transmisor con el receptor creado por el PFC “WeCartor”. Más detalle en la ??.
- Medir la eficiencia del amplificador Clase E y transmisor completo. Más detalle en la sección 9.4.

9.1. Calibración del amplificador Clase E

Dada la incertidumbre de los valores de los componentes y los efectos parásitos que introducen los componentes y el propio PCB, se debe realizar un ajuste a los componentes del amplificador Clase E para llevarlo a su zona de trabajo óptima, se recuerda que esto implica que se cumplan las condiciones ZVS y ZVDS.

Para lograrlo se utilizó el trabajo realizado por [18], el cual menciona como se deben variar los parámetros L_2 , C_2 , C_1 o R para producir las condiciones ZVS y ZVDS, figura 9.1.

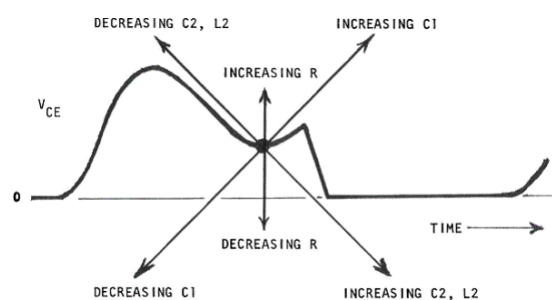


Figura 9.1: Ajuste del amplificador Clase E en función de sus parámetros. Imagen extraída de [18].

Dado que la inductancia L_2 y la resistencia de carga R son fijas en el diseño, solamente se puede regular la capacitancia C_1 y C_2 . En la figura 9.2 se observa un mecanismo iterativo para el ajuste del amplificador Clase E.

9.1. Calibración del amplificador Clase E

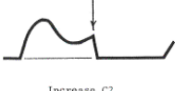
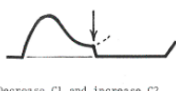
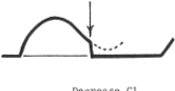
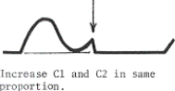
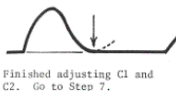
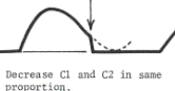
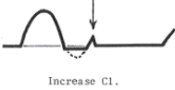
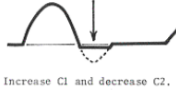
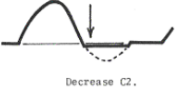
V_{CE} RELATIVE TO $V_{CE(sat)}$ AT TIME OF ZERO SLOPE	V_{CE} SLOPE AT TRANSISTOR TURN-ON		
	Positive; increase (C1 series C2).	Zero; keep same (C1 series C2).	Negative; decrease (C1 series C2).
More positive; decrease C1/C2.			
Equal; keep same C1/C2.		NOMINAL CLASS E WAVEFORM 	
More negative; increase C1/C2.			

Figura 9.2: Iteraciones a aplicar para el ajuste del amplificador Clase E en función de los parámetros C_1 , C_2 . Imagen extraída de [18].

Para el ajuste se conecta el osciloscopio de forma de poder observar el voltaje v_s , voltaje drain source del transistor.

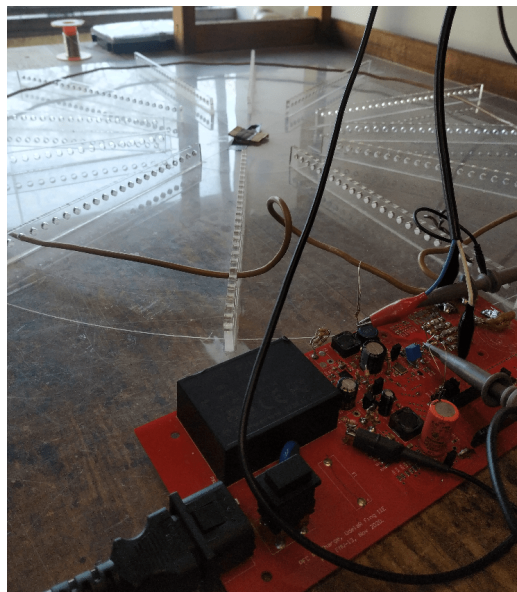


Figura 9.3: "Setup" para la calibración del amplificador Clase E. Se conecta el osciloscopio de forma de ver el voltaje v_s . Foto del primer prototipo del transmisor.

Al utilizar el mecanismo iterativo 9.2 no se logró obtener un ajuste óptimo ni sub-óptimo del amplificador Clase E. En la figura 9.4 se observa el mejor ajuste que se logró obtener, nos referimos al mejor ajuste como el menor voltaje obtenido en v_s al momento de conmutar.

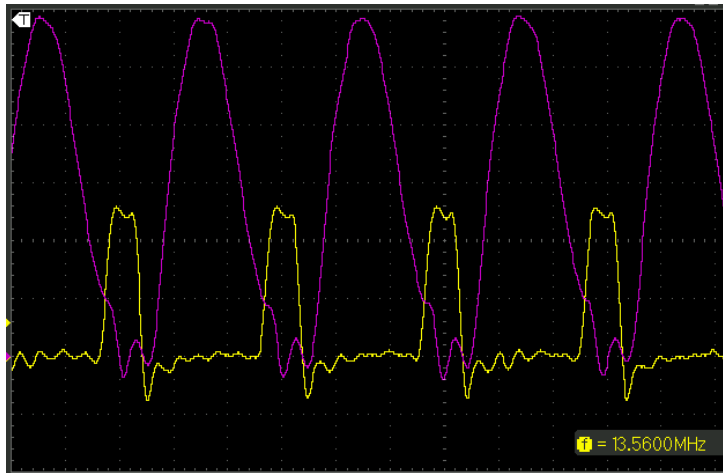


Figura 9.4: Forma de onda del voltaje v_s del transistor en violeta, forma de onda del voltaje de gate en amarillo. Cuando el gate es encendido el voltaje v_s todavía no es nulo, provocando pérdidas por conmutación.

El mecanismo iterativo falló al momento de disminuir la capacidad C_1 , no se pudo seguir disminuyendo, ya que se estaba en la situación donde se habían removido todas las capacitancias paralelas al transistor y solamente quedaba la capacitancia parásita del transistor. Se llegó a la conclusión que no se estaba cumpliendo las restricciones de diseño, estas fueron definidas en 3.2.2, por lo cual podrían estar pasando que el transistor está imponiendo una capacitancia parásita mayor a la reportada por datasheet o que la resistencia de la bobina transmisora no es realmente 3Ω .

Para verificar que la bobina transmisora tiene un ESR de 3Ω se procedió a calcular su ESR, para eso se realizó la conexión de la figura 9.5, agregando una resistencia auxiliar para medir corriente y un condensador para resonar la bobina transmisora.

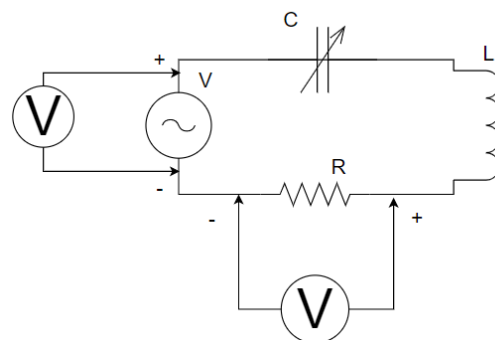


Figura 9.5: Circuito de conexión para la medida de la resistencia e inductancia de la bobina transmisora

Se utilizó una resistencia SMD¹ de 3Ω como resistencia auxiliar para poder

¹Se utilizó SMD ya que presenta una menor variación que las resistencias through holes

9.1. Calibración del amplificador Clase E

medir la corriente entregada por la fuente. Se ajustó el condensador hasta que la corriente entregada por la fuente y su voltaje estén en fase. En esta condición el circuito LRC está en resonancia y es puramente resistivo. La resistencia de la bobina transmisora se calcula de la siguiente forma:

$$R_{coil} = \frac{V_{in}}{I_{in}} - R_{aux}$$

Esta medida arrojó valores de resistencia entre 3Ω y 5Ω .

Calculando la resistencia máxima que puede admitir el amplificador Clase E con la frecuencia de trabajo $13,56 \text{ MHz}$, ciclo de trabajo que maximiza la expresión $D = 0,35$ y la capacitancia $C_1 = 450 \text{ pF}$, capacitancia parásita del transistor estimada por datasheet, más capacitancia introducida por osciloscopio más la capacitancia parásita por PCB, da un resultado de aproximadamente 6Ω . Por lo cual el cálculo de resistencia de la bobina transmisora de 30 cm de radio es menor a la máxima resistencia de ajuste.

Analizando las posibles causas, se descubrió que la capacitancia parásita producida por el propio PCB entre los bornes de la carga, (C_{par} en la figura) tienen un efecto sobre la propia carga, aumentando tanto la inductancia y su resistencia, como se observa en las figuras 9.6 y 9.7.

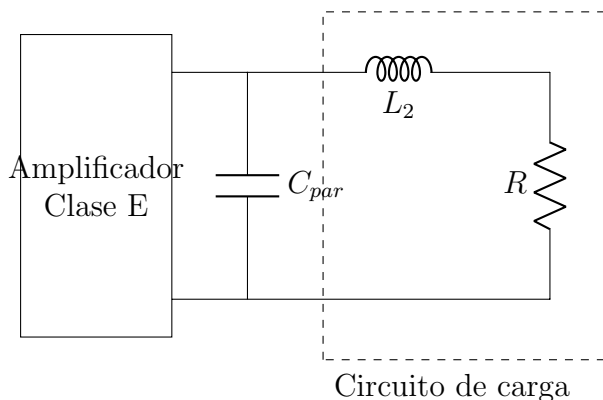


Figura 9.6: Capacitancia parásita en bornes de la carga.

El circuito equivalente es de la figura anterior se puede escribir como:

al utilizarlas en frecuencias altas.

Capítulo 9. Mediciones y resultados experimentales

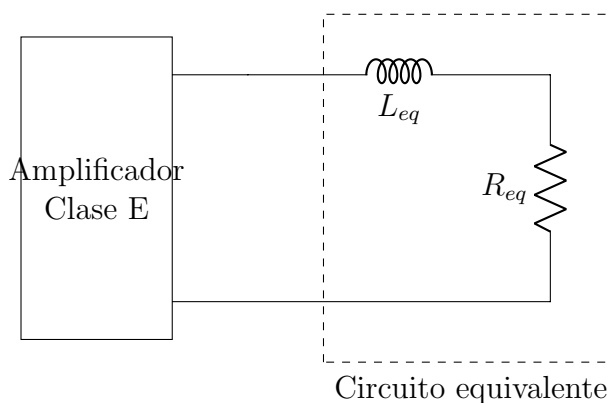


Figura 9.7: Resistencia e inductancia equivalente considerando la capacidad parásita en bornes de la carga.

Con $R_{eq} > R$ y $L_{eq} > L_2$

A continuación se realiza una gráfica² la resistencia vista del amplificador Clase E en función de la capacitancia parásita para una resistencia de carga entre 3Ω y 5Ω .

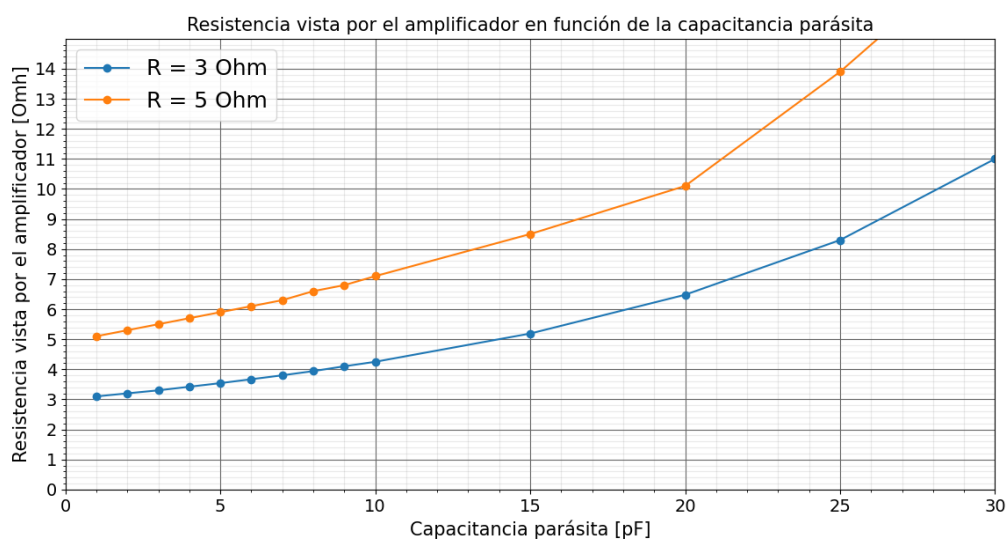


Figura 9.8: Resistencia vista por el amplificador Clase E en función de la capacitancia parásita.

Se puede estimar un valor aproximado de la capacitancia parásita introducida por el PCB utilizando la ecuación 9.1.

²La gráfica aumenta hasta cierto punto, al seguir aumentando C_{par} va llegando a un punto que C_{par} resuena con L_2 y empieza a decaer la gráfica.

9.1. Calibración del amplificador Clase E

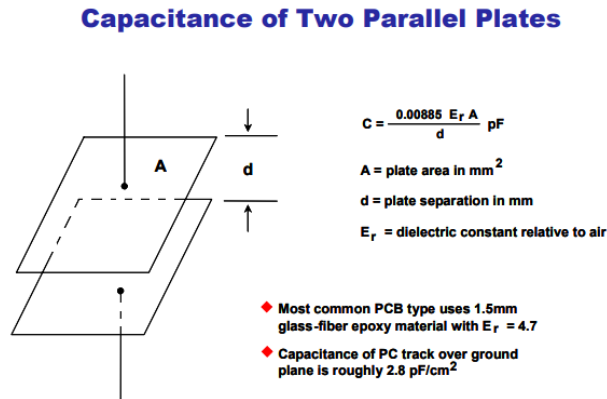


Figura 9.9: Cálculo de la capacitancia parásita introducida por el PCB. Imagen extraída de [23].

$$C_{PCB} = \frac{0,0085 E_r A}{d} \text{ pF} \quad (9.1)$$

Se calcula el área entre el plano de tierra y los trazos de señal utilizando los reportes de anchos y largos de los trazos en el software de diseño Altium Designer, obteniéndose un área de $A = 320 \text{ mm}^2$, resultando aproximadamente una capacidad parásita de:

$$C_{PCB} = 8,5 \text{ pF}$$

Aumentando la resistencia entre 4Ω y 7Ω , estando muy cerca de la capacidad teórica. Para este cálculo no se consideró la capacitancia parásita entre los bornes de la bobina y los conectores, lo que puede aumentar más la resistencia vista por el amplificador Clase E.

Para solucionar esto hay varios caminos a seguir:

- Utilizar una bobina de diámetro menor la cual tendrá una resistencia menor.
- Reducir la frecuencia, con eso se podrá trabajar a mayor R.
- Cambiar el transistor de forma que el nuevo tenga una capacidad parásita menor, con eso se podrá trabajar a mayor R.
- Mejorar la capacitancia parásita introducida por el PCB, separando los bordes y eliminando plano de tierra de la capa inferior para evitar capacitancia parásita

Estas soluciones fueron planteados a los tutores del proyecto y se llegó al acuerdo de reducir el tamaño de la bobina. Los resultados anteriormente detallados fueron ensayados en el primer prototipo desarrollado, para la segunda versión de la placa se implemento mejoras sobre la capacitancia parásita que impone el PCB, pero por falta tiempo no ha sido probada para la bobina original (bobina de 30cm

de radio).

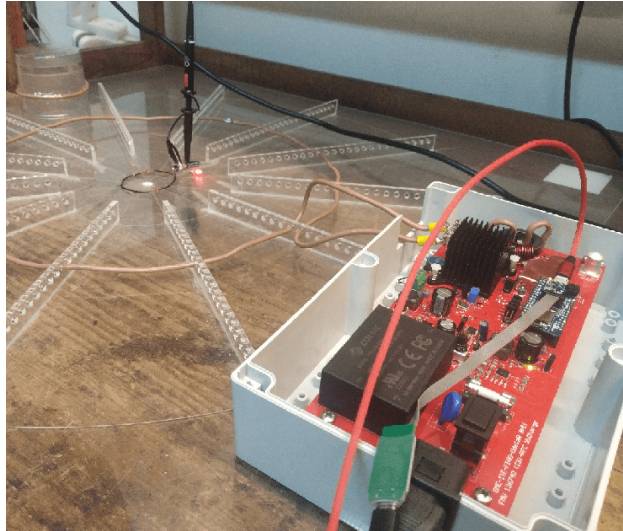


Figura 9.10: "Setup" para la calibración del amplificador Clase E. Se conecta el osciloscopio de forma de ver el voltaje del transistor. Foto del segundo prototipo del transmisor.

Una vez reducido el tamaño de la bobina, se realizó el mecanismo de iteración para el ajuste del amplificador Clase E, esta vez llegando a un ajuste, como se observa en la figura 9.11, este ajuste se realizó en el último PCB fabricado.

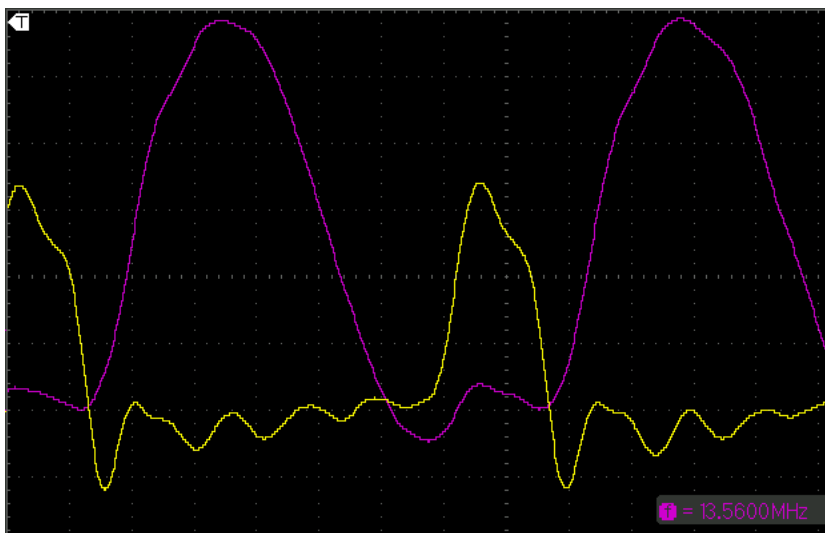


Figura 9.11: Voltaje drain source del transistor, v_s , en violeta, voltaje de gate en amarillo. El amplificador Clase E de la imagen está operando en sub-óptimo, se observa que v_s se vuelve negativo antes que el gate encienda.

9.2. Calibración de la corriente de salida

Una vez comprobado el funcionamiento de bloque sensor, se necesita realizar una calibración para estar seguros que la corriente que se muestrea es realmente la corriente que está circulando, ya que la corriente de salida atraviesa varias etapas hasta llegar a convertirse en voltaje para ser muestreado por el microcontrolador. Recordando, la corriente de salida pasa por un transformador de corriente que permite disminuir la corriente por un determinado factor, luego pasa por una resistencia que la convierte en un voltaje proporcional a la corriente que pasa por ella. Y por último, este voltaje pasará por el bloque RMS para dar como salida un voltaje proporcional al valor RMS de la entrada. El producto de todos esos factores da como resultado un factor a calibrar, llamado “GAN_RMS_TO_DC”.

Para la calibración se hace circular una corriente conocida por la bobina transmisora, para eso se coloca, como se observa en la figura 9.12, una resistencia auxiliar, R_{shunt} , que permite medir a través de su voltaje la corriente circulante por la bobina transmisora. La corriente conocida induce un voltaje en una bobina receptora piloto, se reporta el voltaje inducido por la corriente que circula que luego será de utilidad. El esquemático del circuito de calibración se observa en la figura 9.12, el “Setup” implementado en 9.13.

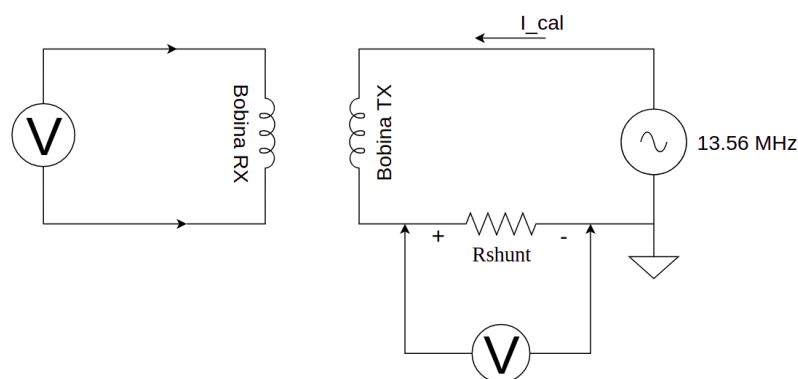


Figura 9.12: Circuito para calibrar la corriente de salida del amplificador Clase E

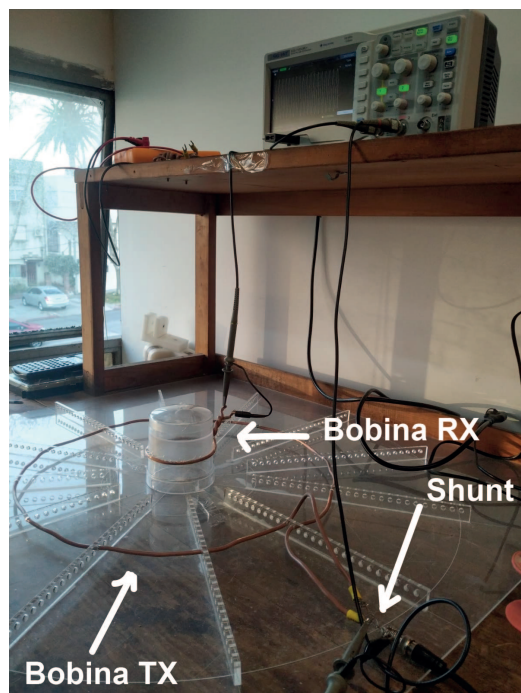


Figura 9.13: "Setup" del mecanismo de calibración de la corriente de salida del amplificador Clase E.

Desconectando la bobina transmisora del circuito de calibración de la figura 9.12 y conectándola al transmisor, sin mover la posición de la bobina piloto ni los cables del osciloscopio, se procede mediante el firmware a modificar el actuador (DC/DC variable que alimenta el amplificador Clase E) hasta que la tensión inducida en la bobina receptora sea la misma que la reportada anteriormente. En esta situación la corriente que circula es la misma que la corriente de calibración. Por último se modifica el parámetro de ajuste "GAN_RMS_TO_DC" hasta observar en el firmware que la corriente muestreada sea la misma que la corriente de calibración.

9.3. Regulación de la corriente de salida

Para corroborar experimentalmente el buen funcionamiento del lazo de control de corriente de salida se realizaron medidas de la corriente en la bobina transmisora al configurar distintos valores de corriente objetivo a regular por el lazo de control. En la figura 9.14 se presenta un diagrama del método utilizado para medir la corriente de salida, el cual consistió en utilizar una bobina receptora piloto. A través de la medición de la tensión inducida en esta bobina piloto es posible deducir la corriente circulante por la bobina de transmisora.

9.3. Regulación de la corriente de salida

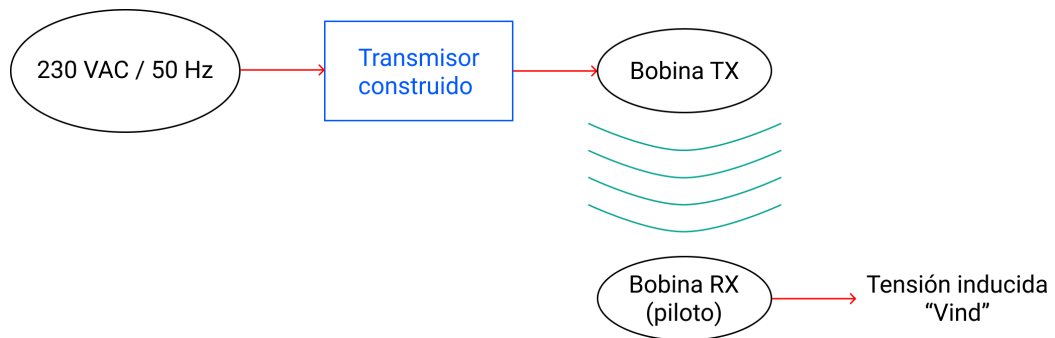


Figura 9.14: Diagrama del método utilizado para medir la corriente de salida del transmisor.

El procedimiento utilizado para tomar las medidas fue el siguiente:

- Paso 1: Conectar el transmisor de acuerdo al diagrama presentado en la figura 9.14.
- Paso 2: Calibrar la corriente de salida del transmisor utilizando el procedimiento descrito en la sección 9.2 con una corriente de salida de $2 A_p$. Tomar nota de la tensión inducida V_{ind} en la bobina receptora piloto.
- Paso 3: Utilizando la PC configurar el valor objetivo de corriente a regular por el lazo de control de corriente.
- Paso 4: Medir la tensión inducida V_{ind} utilizando un osciloscopio.
- Paso 5: A partir de la medida anterior y del valor de V_{ind} medido en el paso 1 determinar realizando una regla de tres la corriente circulante a través de la bobina de transmisión.
- Volver al paso 3 utilizando un valor de corriente objetivo a regular distinto. Repetir el procedimiento hasta haber realizado la medida con todos los valores de corriente deseados.

En la figura 9.15 se presentan los resultados obtenidos.

Capítulo 9. Mediciones y resultados experimentales

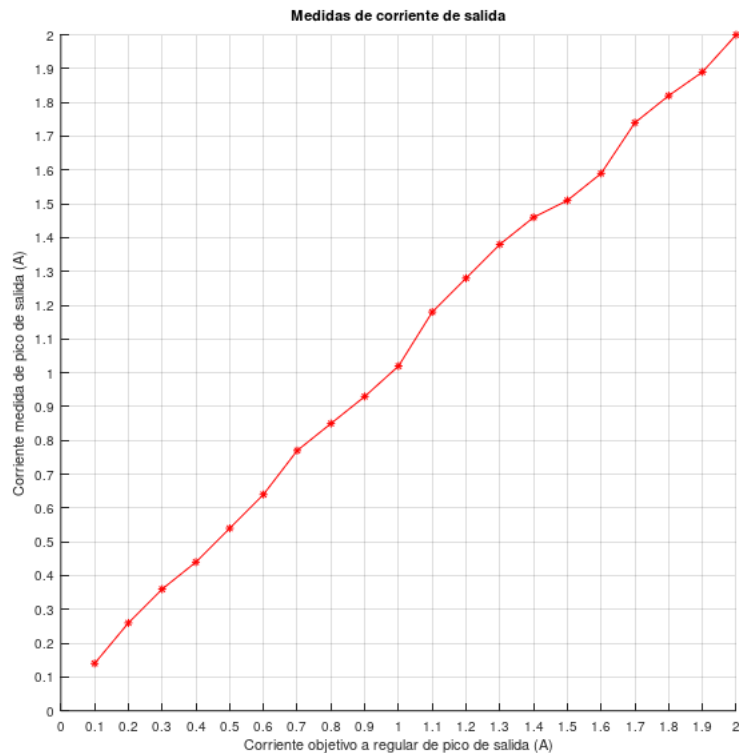


Figura 9.15: Corriente de salida medida en función de la corriente de salida objetivo a regular configurada en el transmisor.

Tal como se observa en la figura 9.15, el lazo de corriente logra regular la corriente circulante a través de la bobina transmisora al valor deseado, con un error pequeño.

9.4. Eficiencia

Se realizaron mediciones de la eficiencia energética del transmisor construido con el fin de verificar las especificaciones y comparar con las simulaciones realizadas utilizando LTSpice. Específicamente se midió:

- Eficiencia del amplificador Clase E sin incluir la potencia de excitación del gate de su transistor de potencia.
- Eficiencia del amplificador Clase E incluyendo la potencia de excitación del gate de su transistor de potencia.
- Eficiencia total del transmisor.

9.4.1. Eficiencia del amplificador Clase E

Para medir la eficiencia energética del amplificador Clase E se utilizó un esquema como el mostrado en la figura 9.16. En la figura 9.17 se muestra el ‘Setup’ de laboratorio preparado para realizar las medidas.

El procedimiento utilizado para determinar la eficiencia del amplificador Clase E fue el siguiente:

- Paso 1: Calibrar la corriente de salida del transmisor utilizando el procedimiento descrito en la sección 9.2.
- Paso 2: Conectar el transmisor de acuerdo al diagrama presentado en la figura 9.16.
- Paso 3: Ajustar la tensión de salida de la fuente de alimentación auxiliar para que la corriente de salida indicada en Debugger de la PC indique el nivel de corriente en el cual se desea determinar la eficiencia.
- Paso 4: Medir el valor medio de las tensiones V_{Rin} y $V_{Rdriver}$ utilizando el osciloscopio, y las tensiones V_{in} y V_{driver} utilizando el multímetro .
- Paso 5: A partir de las medidas anteriores, del valor de corriente de salida configurado y de los parámetros del Setup de laboratorio utilizado determinar la eficiencia del amplificador Clase E, tanto incluyendo como excluyendo la potencia de excitación del gate del transistor de potencia.
- Volver al paso 3. Repetir el procedimiento hasta finalizar con todos los valores de corriente de salida para los cuales se desea medir la eficiencia.

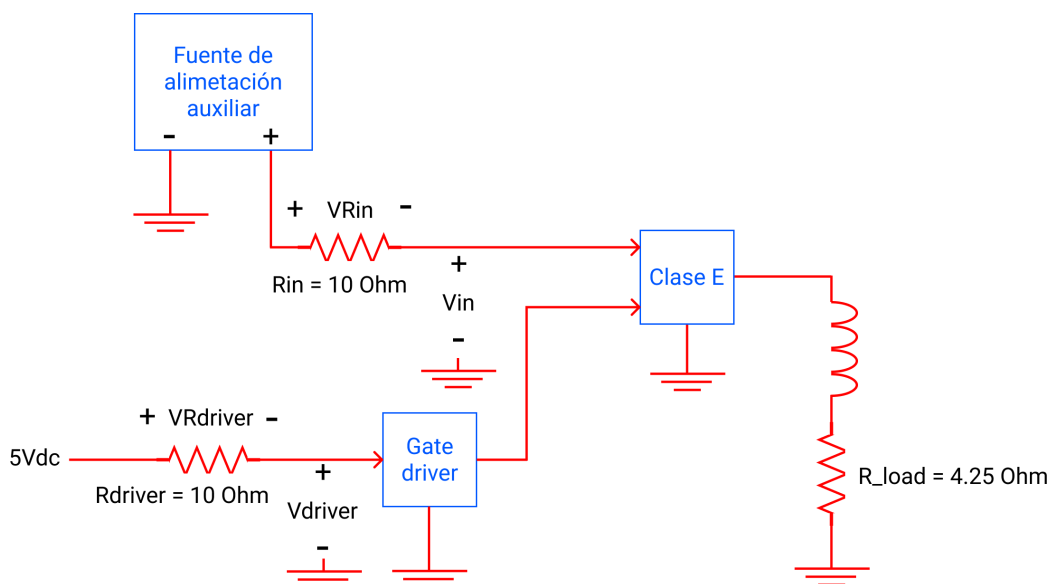


Figura 9.16: Diagrama del conexionado utilizado en el amplificador Clase E para medir su eficiencia.

Capítulo 9. Mediciones y resultados experimentales

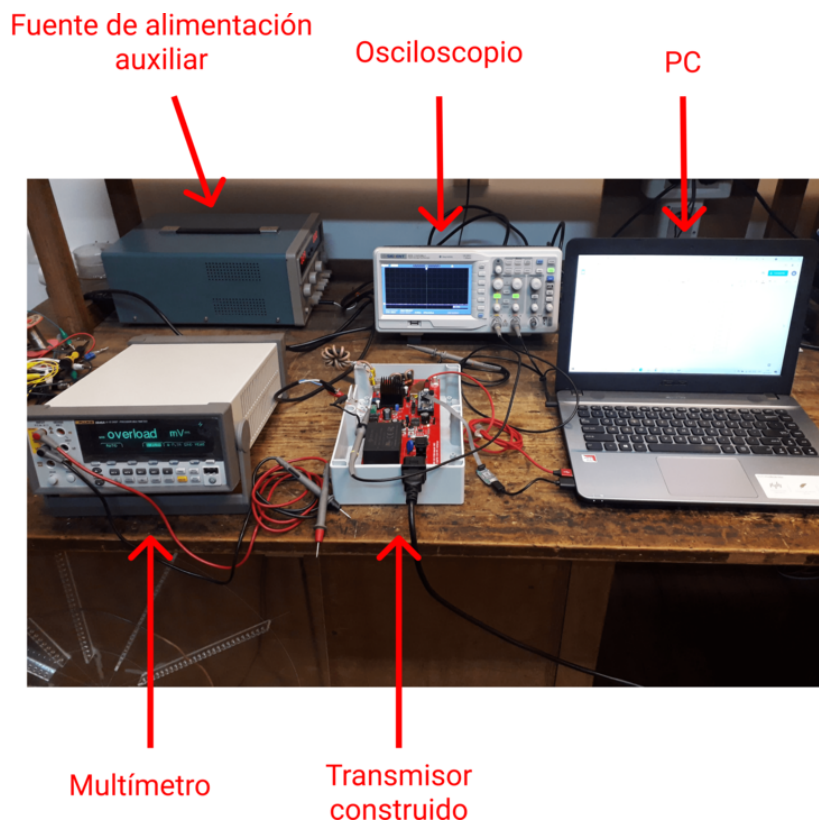


Figura 9.17: 'Setup' de laboratorio utilizado para medir la eficiencia del amplificador Clase E.

En la figura 9.18 se presentan los resultados obtenidos junto con simulaciones realizadas utilizando LTSpice. Tal como se observa, la eficiencia medida del amplificador Clase E @ $2 A_p$ de salida e incluyendo la potencia de excitación del gate del transistor de potencia se encuentra por encima del valor especificado de 80 %³. Además, se observa una fuerte correlación entre los valores medidos y simulados.

³Ver especificaciones del proyecto en la sección 1.3.

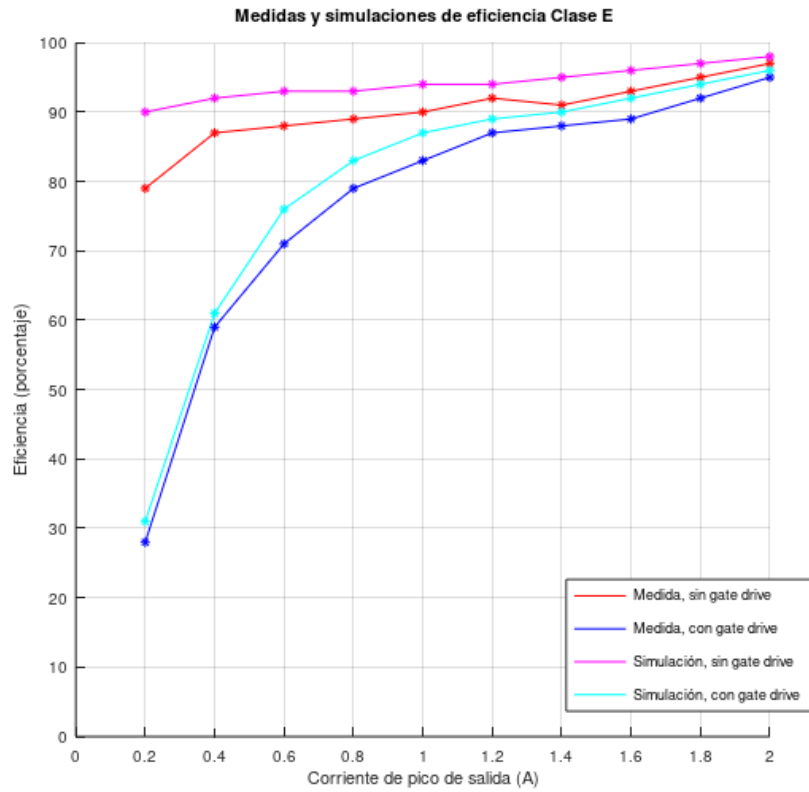


Figura 9.18: Medidas y valores simulados para la eficiencia del amplificador Clase E.

9.4.2. Eficiencia del transmisor completo

Para medir la eficiencia energética del transmisor completo se utilizó un esquema como el mostrado en la figura 9.19. En la figura 9.20 se muestra el ‘Setup’ de laboratorio preparado para realizar las medidas.

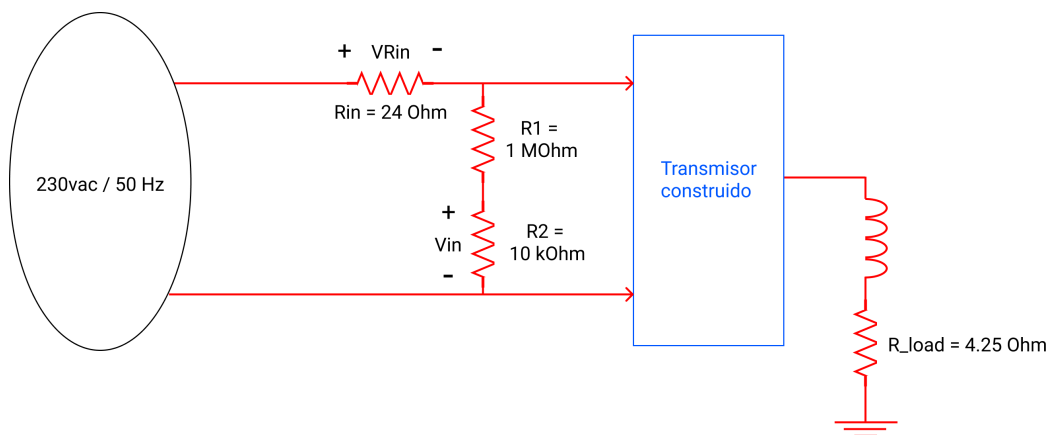


Figura 9.19: Diagrama del conexionado utilizado en el transmisor para medir su eficiencia.

Capítulo 9. Mediciones y resultados experimentales

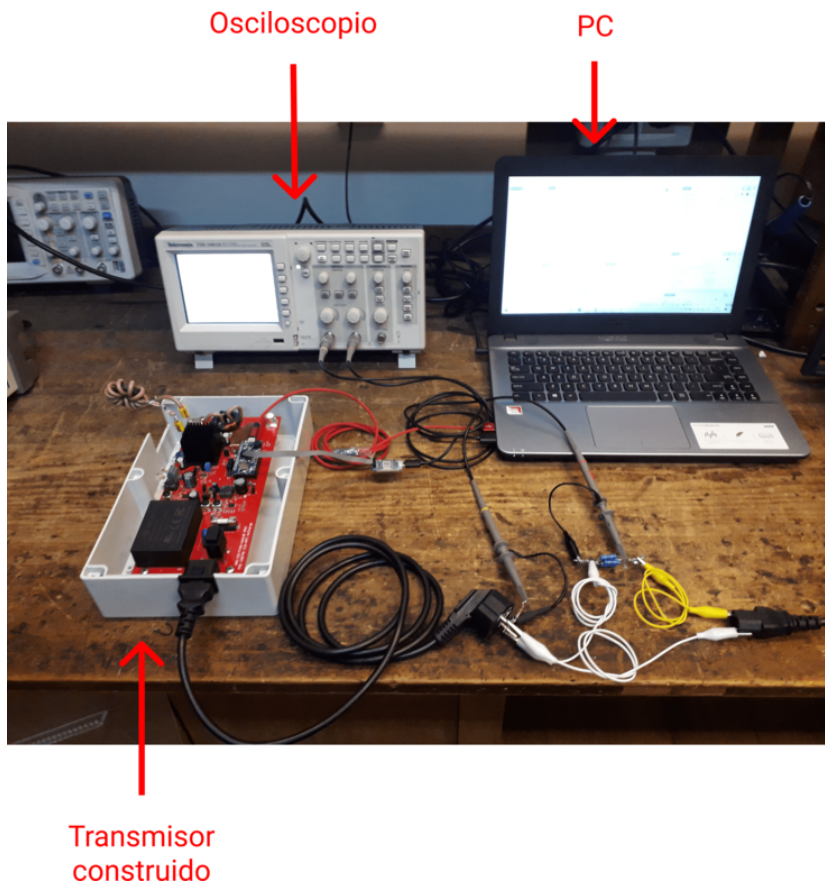


Figura 9.20: 'Setup' de laboratorio utilizado para medir la eficiencia del transmisor completo.

El procedimiento utilizado para determinar la eficiencia del transmisor completo fue el siguiente:

- Paso 1: Calibrar la corriente de salida del transmisor utilizando el procedimiento descrito en la sección 9.2.
- Paso 2: Conectar el transmisor de acuerdo al diagrama presentado en la figura 9.19.
- Paso 3: Utilizando la PC, ajustar la tensión de salida de la fuente variable para que la corriente de salida indicada en Debugger de la PC indique el nivel de corriente para el cual se desea determinar la eficiencia.
- Paso 4: Medir el valor medio del producto de las tensiones V_{in} y V_{Rin} utilizando el osciloscopio.
- Paso 5: A partir de la medida anterior, de la corriente de salida indicada por la PC y de los parámetros del Set de laboratorio utilizado determinar la eficiencia del transmisor completo.

9.4. Eficiencia

- Volver al paso 3. Repetir el procedimiento hasta finalizar con todos los valores de corriente de salida para los cuales se desea medir la eficiencia.

En la figura 9.21 se presentan los resultados obtenidos. Además, con fines de comparación, se presentan en la misma figura las medidas de eficiencia del amplificador Clase E detalladas en la figura 9.18.

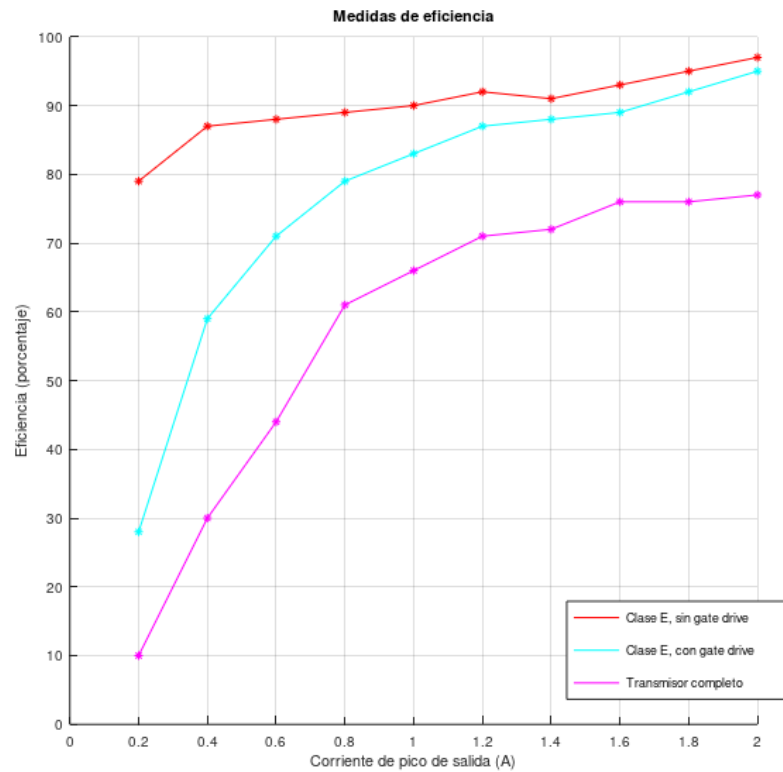


Figura 9.21: Medidas de eficiencia del transmisor completo y amplificador Clase E incluyendo y sin incluir 'Gate drive'.

Tal como se observa en la figura 9.21, la eficiencia medida del transmisor completo @ $2 A_p$ de salida se encuentra por encima del valor especificado de 70%⁴.

⁴Ver especificaciones del proyecto en la sección 1.3.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 10

Conclusiones y trabajo a futuro

10.1. Conclusiones

Se llegó a un diseño y fabricación de un transmisor que cumple con el propósito del proyecto. En cuanto a las especificaciones, se obtuvieron resultados satisfactorios, sobre todo en la especificación de eficiencia, llegando a una eficiencia total de 77% y una eficiencia del amplificador Clase E del 95%, ambas a máxima corriente. En la tabla 10.1 se muestra un resumen de los resultados de los requerimientos más importantes en el proyecto y los resultados alcanzados.

Especificaciones	Requisitos	Resultados
Entrada de alimentación	230 Vac 50 Hz	230Vac 50/60Hz o 110 Vac 50/60 Hz
Carga de salida	bobina 30 cm de radio	bobina 20 cm de radio
Corriente máxima de salida	$2 A_p$	$2 A_p$
Frecuencia de salida	13.56 MHz	13.56 MHz
Regulación de corriente de salida	0 a $2 A_p$ en pasos de 100 mA _p	0 a $2 A_p$ en pasos de 100 mA _p (posibilidad de dar pasos de amplitud menor a 100 A _p)
Eficiencia amplificador de potencia	> 80%	95%
Eficiencia total	> 70%	77%

Tabla 10.1: Comparación entre los resultados obtenidos y los requerimientos.

De la tabla 10.1 se observa que no se logró cumplir con la especificación de una bobina transmisora de 30 cm de radio con una ESR de 3Ω . Esto fue debido a que la resistencia impuesta por la bobina superaba la máxima admitida en el transmisor para una capacitancia C_1 impuesta por el transistor y una frecuencia de trabajo $f = 13,56 MHz$.

Se logró validar el funcionamiento del transmisor a través del voltaje inducido en una bobina receptora que logra entregar una corriente de 0 a $2 A_p$ en pasos de 100 mA con un bajo error.

Como se mencionó en la sección 1.2 el presente PFC forma parte del proyecto ANII FMV I3 y su objetivo era el diseño y construcción de un dispositivo capaz de cargar de forma inalámbrica un dispositivo vestible que fue desarrollado por el PFC "WeCartor". Se logró establecer una conexión BLE con el vestible, pudiendo recibir de forma correcta el voltaje inducido y el estado de la batería. No se logró

Capítulo 10. Conclusiones y trabajo a futuro

verificar el lazo de voltaje diseñado para que el voltaje inducido en el receptor converja al voltaje objetivo necesario para cargar al dispositivo, ya que la antena receptora no estaba sintonizada con la transmisora y la potencia máxima entregada por el transmisor no lograba entregar la suficiente energía para lograr el voltaje objetivo en el receptor.

Como conclusiones personales, el transcurso del PFC ha sido muy satisfactorio el haber desarrollado un prototipo que logre cumplir con los objetivos, ha sido una experiencia muy enriquecedora desde el punto de vista académico el haberse enfrentado con un problema real desde el proceso de búsqueda de información, hasta la fabricación y validación del prototipo final.

En este proyecto se utilizó una amplia diversidad de conceptos de la ingeniería eléctrica como; conceptos vinculados a electrónica de potencia, diseño y testeado de prototipos en PCB, diseño y desarrollo de software embebido para el control y procesamiento de señales, además se trabajó con protocolo BLE para la recepción de datos de forma inalámbrica.

En cuanto al manejo de equipos de laboratorio, ha sido una buena experiencia haber contado con los equipos adecuados para el testeado y validación del prototipo, especialmente ha sido un gran desafío el manejo de la estación soldadora para soldar integrados cuya ubicación de PADS y tamaño no permiten el uso un soldador cotidiano.

10.2. Trabajo a futuro

Como trabajo a futuro respecto al proyecto ANII FMV I3 es mejorar la transferencia de energía entre el transmisor y el dispositivo vestible, esto incluye poder sintonizar la antena receptora para que la transmisión de energía sea máxima y así poder verificar que el lazo de voltaje diseñado pueda hacer converger al voltaje inducido al voltaje objetivo necesario para cargar al dispositivo.

En el último prototipo fabricado se mejoró la capacitancia parásita entre la conexión de la bobina transmisora, resta probar que esa modificación permita ajustar el amplificador Clase E para la bobina de 30 cm de radio. En caso contrario, se proponen investigar sobre redes de adaptación que permitan bajar la ESR de la bobina a una ESR más baja o/y sobre transistores con baja capacidad de salida. Sobre lo último, se sugiere los siguientes modelos de transistor GS66502B¹ y GS-065-011-1-L² del fabricante GanSystem, que por medio de cálculos y simulaciones que se realizaron permiten trabajar con bobinas con ESR más grandes, presentando buenos resultados en cuanto a eficiencia.

Mejorar la interfaz de usuario al momento de detectar un error es otra mejora a implementar en el transmisor, actualmente se apaga el amplificador y se enciende el LED de alarma sin saber que error ha ocurrido. Una solución para mejorar esta interfaz, como ejemplo, es mediante la frecuencia de parpadeo del LED indicar el

¹<https://gansystems.com/gan-transistors/gs66502b/>

²<https://gansystems.com/gan-transistors/gs-065-011-1-1/>

10.2. Trabajo a futuro

tipo de error.

Mejorar el sistema de control del lazo de voltaje, con el algoritmo actual se tiene un retardo máximo de 20 segundos para el caso que se quiera aumentar la corriente de 0 a $2 A_p$, ya que se envía la muestra de voltaje cada 1 segundo. Se podría disminuir el tiempo en el que se envía la información e implementar algún algoritmo de control más robusto, en vez de aumentar de a pasos de $100 mA_p$ aumentar en función del error o implementar un algoritmo PID como el que se implementó para el mecanismo de control de la corriente de salida.

Esta página ha sido intencionalmente dejada en blanco.

Apéndice A

Más sobre el Amplificador Clase E

A.1. Efecto de la Capacidad no lineal del transistor

Al realizar simulaciones del amplificador clase E para distintos valores de voltaje de entrada, se observa que para valores de voltaje de entrada V_i diferentes al valor el cual fue ajustado se presentan desajustes como se observa en la figura A.1.

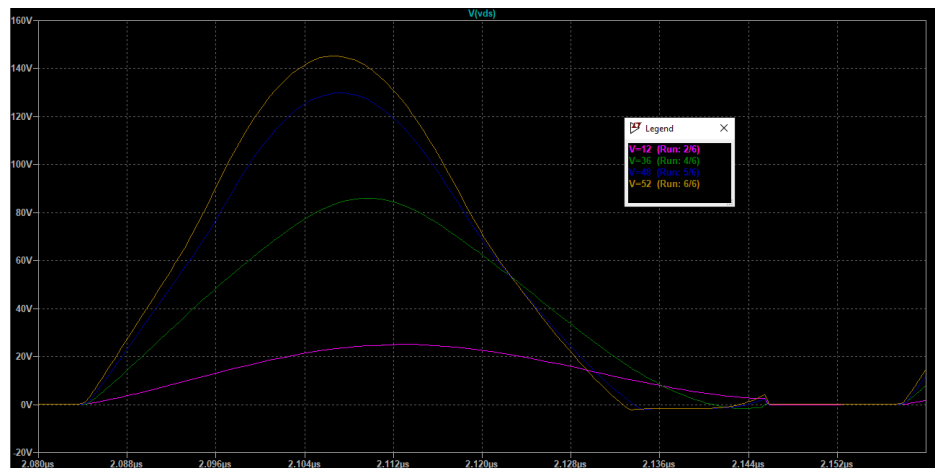


Figura A.1: Simulaciones en LTspice del voltaje del transistor v_s para varios voltajes de alimentación, V_i .

Este efecto se debe a la capacidad no lineal del transistor. En la sección 3.1.1 se analizó el amplificador clase E para una capacitancia de salida constante con el voltaje v_s . Para este análisis, se considerará que se tiene solamente C_{ds} como capacitancia de salida y se considerará el efecto de la una unión P-N, el cual se puede modelar como:

$$C_{ds} = \frac{C_{j0}}{\left(1 + \frac{v_s}{V_{bi}}\right)^m}$$

Donde v_s es el voltaje drain-source, C_{j0} la capacitancia cuando $v_s = 0$, V_{bi} tensión intrínseca de la juntura y m coeficiente que puede estar entre 1/2 y 1/3.

Apéndice A. Más sobre el Amplificador Clase E

Para ver como afecta la capacidad no lineal se operará con un ciclo de trabajo 0.5 para simplicidad en los cálculos. Aplicando la ecuación que relaciona v_s con la corriente I_{DS}

$$\int_0^{v_s} \frac{C_{j0}}{\left(1 + \frac{v_s}{V_{bi}}\right)} d(v_s) = \int_{\pi}^{wt} i_{C1} d(wt)$$

$$\int_0^{v_s} \frac{C_{j0}}{\left(1 + \frac{v_s}{V_{bi}}\right)} d(v_s) = \int_{\pi}^{wt} I_i - I_m \text{sen}(wt + \phi) d(wt)$$

$$\frac{V_{bi}}{1-m} \left[\left(1 + \frac{v_s}{V_{bi}}\right)^{1-m} \right] = \frac{I_i}{wC_{j0}} \left[wt - \frac{3\pi}{2} - \frac{\pi}{2\cos(\phi)} [\cos(wt + \phi)] \right]$$

$$v_s = V_{bi} \left\{ \left\langle \frac{I_i(1-m)}{wC_{j0}V_{bi}} \left\{ wt - \frac{3\pi}{2} - \frac{\pi}{2\cos(\phi)} [\cos(wt + \phi)] \right\} \right\rangle^{\frac{1}{1-m}} - 1 \right\}$$

Imponiendo la condición de ZVS y ZDVS se obtiene

$$\tan(\phi) = -\frac{2}{\pi}$$

Recordando la ecuación 3.27

$$\phi = \pi + \text{atan} \frac{\cos(2\pi D) - 1}{2\pi(1-D) + \sin(2\pi D)}$$

y sustituyendo $D=0.5$ se obtiene el mismo ángulo. Por lo tanto el ángulo ϕ para cumplir ZVS es independiente de la linealidad de la capacidad paralela al transistor.

Otro efecto que agrega la dependencia de la capacitancia con el voltaje es que el amplificador clase E se pueda diseñar a un solo valor de voltaje de entrada V_i . Recordando las ecuaciones de diseño, sección 3.2, las ecuaciones no dependían del valor de V_i , solamente la de potencia, ahora considerando este modelo de capacitancia se agrega a las ecuaciones de diseño una dependencia con el voltaje de entrada en el cálculo de C_1 . Anteriormente C_1 solo dependía de w, R y D , ahora se le agrega V_i . En la ecuación A.1 se observa el cálculo de C_1 para $m = 0,5$.

$$C_1 = \frac{24V_{bi}C_{j0}}{12V_{bi} + \sqrt{(3V_{bi} - 36\pi^2V_i + 5\pi^4V_i)}} \quad (\text{A.1})$$

A continuación se observa que en el primer caso el cual se simuló el amplificador clase E con un transistor ideal, para cualquier voltaje de entrada se cumplirá ZVS. En el otro el diseño del amplificador clase E con el transistor elegido, el cual su capacitancia dependiente del voltaje.

A.1. Efecto de la Capacidad no lineal del transistor

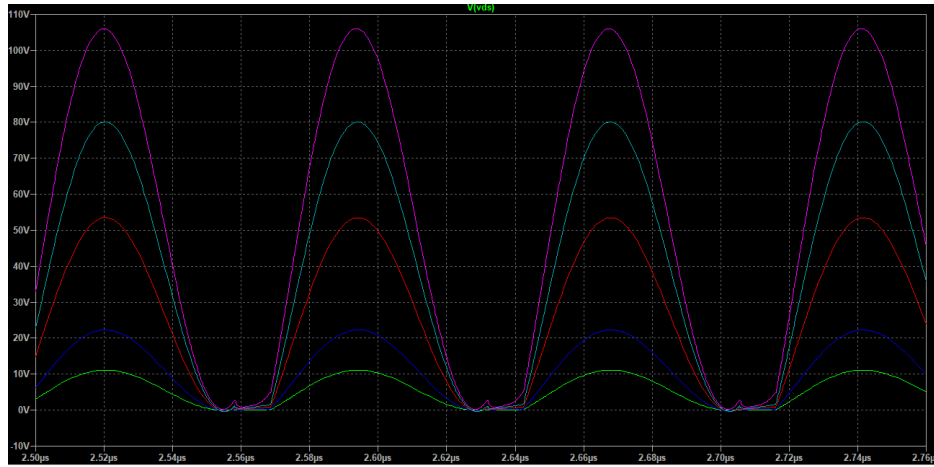


Figura A.2: Clase E nMos ideal

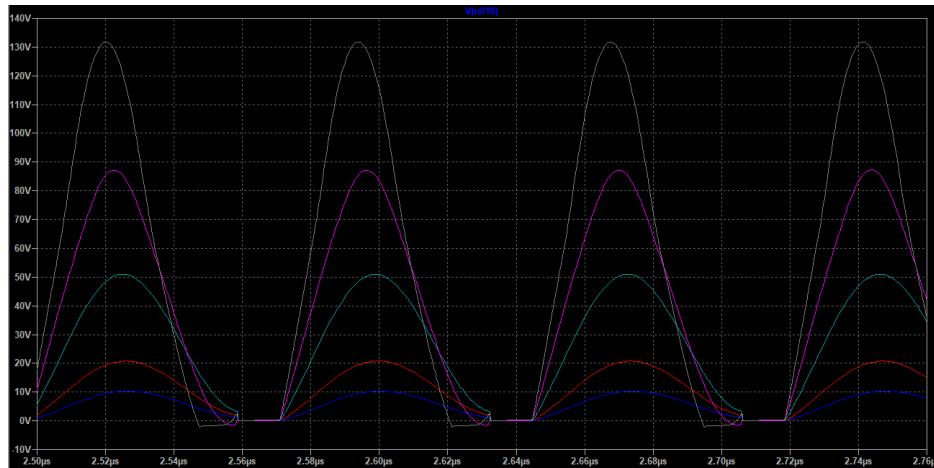


Figura A.3: Clase E nMos no ideal

Adamas al considerar la dependencia del voltaje sobre la capacitancia tiene como consecuencia un mayor voltaje de pico sobre el transistor, que la capacitancia no lineal:

Apéndice A. Más sobre el Amplificador Clase E

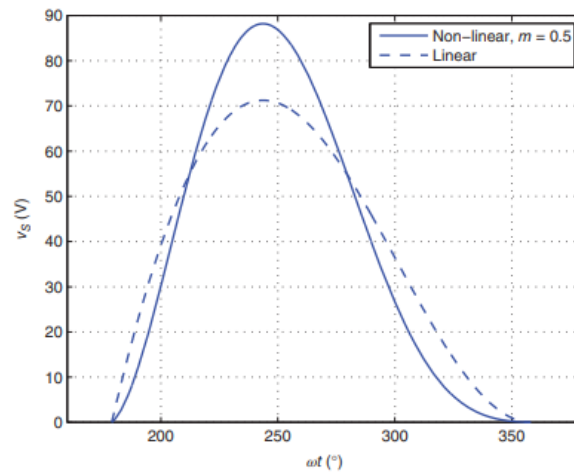


Figura A.4: Voltaje sobre el transistor para una capacitancia lineal vs no lineal

Este efecto es importante a la hora de elegir el transistor, el análisis que se hace en [11] considera un factor de 1.25 al cual hay que multiplicarle al valor hallado de voltaje máximo sin considerar la capacitancia no lineal 3.2.1.

A.2. Clase E ZCS

Como se mencionó anteriormente, se puede diseñar el amplificador para cumplir que cumpla la condición de ZVS o ZCS.

En la figura A.5 se observa la arquitectura del amplificador clase ZCS, a diferencia del ZVS, esta arquitectura no utiliza un condensador en paralelo al transistor.

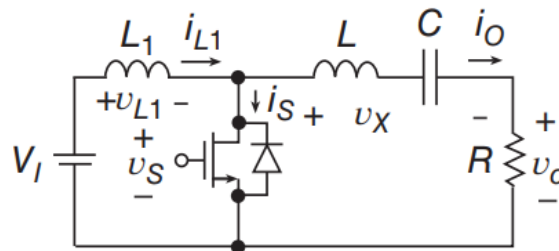


Figura A.5: Clase E ZCS

El amplificador clase E ZVS evita pérdidas de conmutación en el encendido del transistor, en cambio el ZCS evita pérdidas en el apagado del transistor, ya que este último tiene como objetivo hacer la corriente 0 antes que el transistor se apague evitando solapamiento entre v_s e I_{DS} .

Apéndice B

Dispositivo de efecto de campo en alta frecuencia

B.1. Dispositivos de efecto de campo

Los transistores de efecto de campo son muy utilizados en electrónica, su uso se ha extendido mucho en los circuitos integrados y en circuitos de alta frecuencia. Uno de los transistores más conocidos es el transistor MOSFET conocido como “Metal Oxide Semiconductor Field-Effect Transistor en inglés”, la mayoría de los dispositivos electrónicos están compuestos por ellos.

El transistor de efecto de campo es un dispositivo de tres terminales el cual mediante la aplicación de voltaje es posible controlar la conductividad de un canal para el controlar el pasaje de corriente.

Se han inventado variedades de transistores de efecto de campo JFET, MOSFET, HEMT, IGBT. Cada uno de estos tiene un uso en determinadas aplicaciones. A continuación se hablará sobre los transistores de campo HEMT, elegidos para este proyecto por ser dispositivos que se caracterizan por operar a altos valores de frecuencia y manejar elevados valores de potencia.

B.2. HEMT

Los HEMT son transistores de alta frecuencia que se utilizan normalmente en aplicaciones de radio y microondas. Al igual que los MOSFET el transistor HEMT es un transistor de efecto de campo. La diferencia está en el diseño físico y optimizaciones que se han implementado para lograr su uso en aplicaciones donde requieran altos niveles de frecuencia y potencia.

En los transistores de efectos de campo normalmente para permitir la conducción los semiconductores se dopan con impurezas que donan electrones móviles o huecos, esto hace que la velocidad no sea muy buena, los electrones se ralentizan

Apéndice B. Dispositivo de efecto de campo en alta frecuencia

a través de colisiones con las impurezas que se utilizaron para generarlos. La mejora que introducen los transistores HEMT para evitar esto es mediante el uso de electrones de alta movilidad generados en la unión entre dos materiales con diferentes bandas prohibidas. Una capa es donante tipo N de banda prohibida ancha altamente dopada, y una capa de no dopada con un ancho de banda prohibida significativamente inferior.

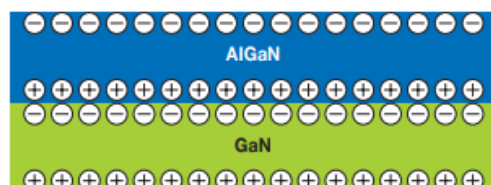


Figura B.1: Unión AlGaIn/GaN imagen extraída de <https://epc-co.com/epc/campaigns/WhatIsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf>

Una de las composiciones más habitual de estos transistores es la combinación de arseniuro de galio, GaAs, con arseniuro de galio-aluminio, AlGaAs. También últimamente se está utilizando Nitrito de Galio, GaN, con AlGaIn (AlGaIn es una aleación de AlN y GaN). Este último tiene un mejor rendimiento en alta potencia que la combinación GaAs/AlGaAs. Esta combinación de dos capas de diferente ancho de banda prohibida forma una capa la cual se conoce como un gas de electrones bidimensional llamada 2DEG, B.2. Sobre esa región los electrones pueden moverse libremente, ya que no hay otros electrones donantes u otros elementos con los que los electrones colisionen haciendo que la movilidad de los electrones sea muy alta. Por más información referirse a [24], [25].

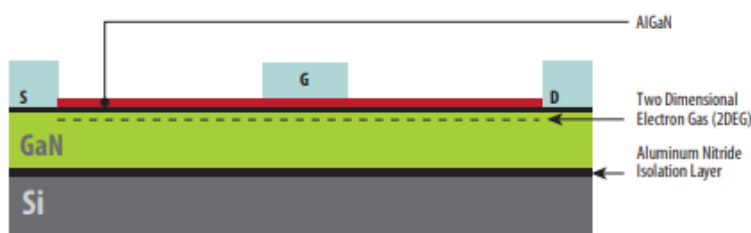


Figura B.2: Estructura AlGaIn/GaN HEMT. Imagen extraída de <https://epc-co.com/epc/campaigns/WhatIsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf>

B.3. Tecnologías existentes de transistores de potencia

A medida que las velocidades y las potencias son más exigentes, han aparecido varias tecnologías de transistores basados en diferentes compuestos como Si (Silicio), SiC (Carburo de Silicio), GaN (Nitrato de Galio) y GaAs (Arseniuro de

B.3. Tecnologías existentes de transistores de potencia

Galio). Cada una de esas tecnologías tiene un uso específico según los requisitos de frecuencia y potencia, a continuación se presenta la tabla B.1 la cual contiene las principales propiedades de los compuestos más usados para la fabricación de semiconductores.

Propiedades	Si	SiC	GaN	GaAs
Banda prohibida $E_G[eV]$	1.12	3.26	3.42	1.43
Movilidad electronica $\mu_n[cm^2/V.s]$	1360	900	2000	8500
Movilidad de huecos $\mu_p\mu_n[cm^2/V.s]$	480	120	300	400
Campo eléctrico de ruptura $E_{BD}[V/cm]$	2×10^5	2.2×10^6	3.5×10^6	4.0×10^5
Velocidad de saturación electrones $v_{sat}[cm/s]$	10^7	2.7×10^7	2.5×10^7	1.2×10^7
Constante dieléctrica ϵ_r	11.7	9.7	9	12.5
Conductividad térmica $k_{th}[W/K.cm]$	1.5	4.56	1.3	0.56

Tabla B.1: Propiedades de los compuestos más utilizados para los transistores de efecto de campo. Datos extraídos de [11].

Dada las características de los dispositivos GaN, hacen que los dispositivos basados en esa tecnología sean una buena opción para frecuencias altas y altos valores de potencia.

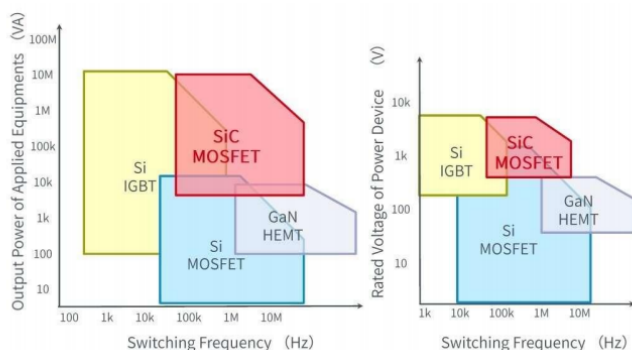


Figura B.3: Distintas tecnologías en función de la potencia y frecuencia utilizada imagen extraída de

Características del Semiconductor GaN

Algunas de las principales características de los semiconductores GaN son:

- Elevada banda prohibida de los transistores de tecnología GaN es casi tres veces superiores a los semiconductores tradicionales de GaAs y Si. Por lo cual es capaz de alcanzar mayores campos eléctricos internos dando lugar a una tensión de ruptura mayor que las tecnologías Si y GaAs.
- Conductividad térmica más baja comparada a los semiconductores Si y Sic, permitiendo operar a elevadas temperaturas.

Apéndice B. Dispositivo de efecto de campo en alta frecuencia

- Movilidad de electrones superior a los semiconductores Si y SiC, pero muy inferior a los semiconductores de GaAs, a pesar de eso los dispositivos GaN alcanzan frecuencias de trabajo elevadas del orden de GHz.

Apéndice C

Código fuente del Firmware

El código fuente del firmware desarrollado fue escrito utilizando el lenguaje 'C'. Se encuentra disponible para descargar en un repositorio público en GitHub, al cual se puede acceder a través del siguiente enlace:

<https://github.com/cmsivolella/WiCharge-Firmware>

Esta página ha sido intencionalmente dejada en blanco.

Apéndice D

Lista de materiales (BOM), esquemáticos y Gerbers

La lista de materiales (BOM) y los archivos Gerber utilizados para la fabricación del PCB final se encuentran disponibles para descargar en un repositorio público en GitHub, al cual se puede acceder a través del siguiente enlace:

<https://github.com/cmsivolella/WiCharge-doc>

En las figuras D.1 hasta la D.7 se detallan los esquemáticos del transmisor.

Apéndice D. Lista de materiales (BOM), esquemáticos y Gerbers

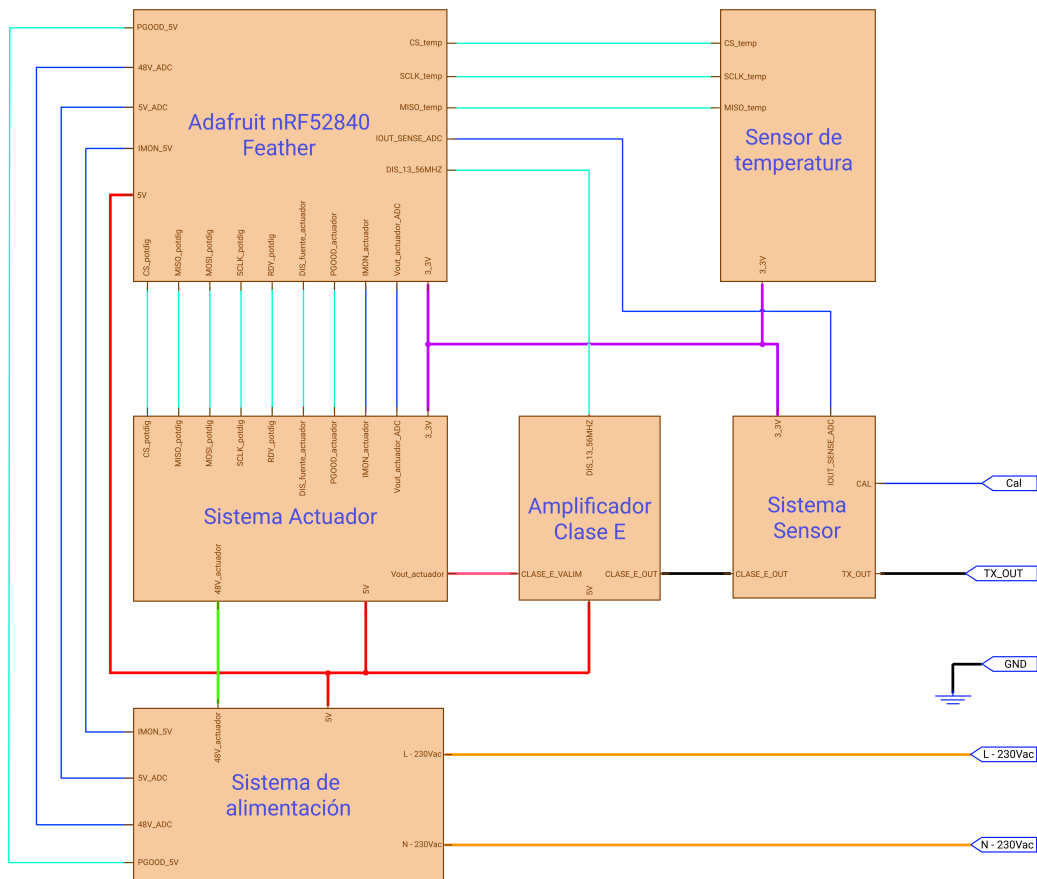
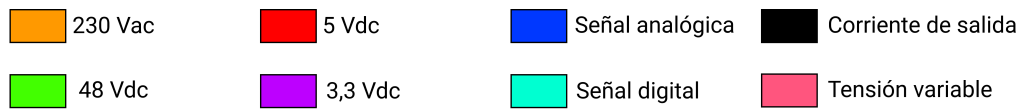


Figura D.1: Esquemático del transmisor completo.

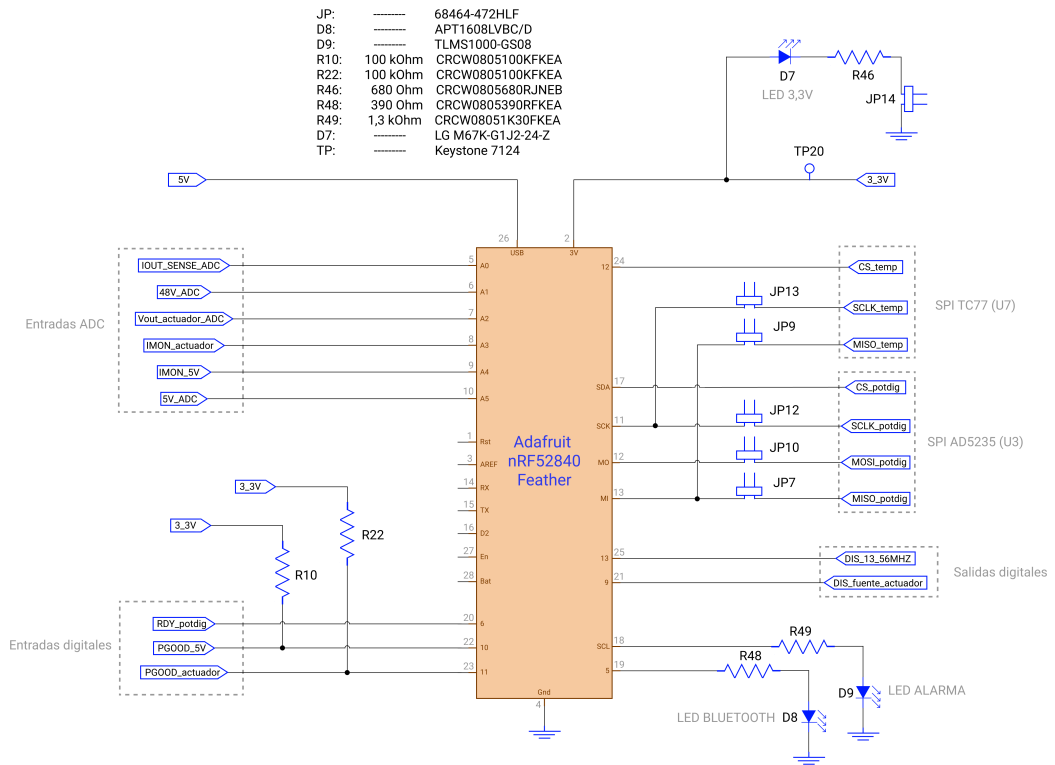


Figura D.2: Esquemático de la conexión de la placa de desarrollo Adafruit nRF52840 Feather.

- | | | |
|------|---------|--------------------|
| C43: | 100nF | GCM21BR72A104KA37L |
| R43: | 27 kOhm | CRCW080527K0JNEA |
| U7: | ----- | TC77-3.3MOA |

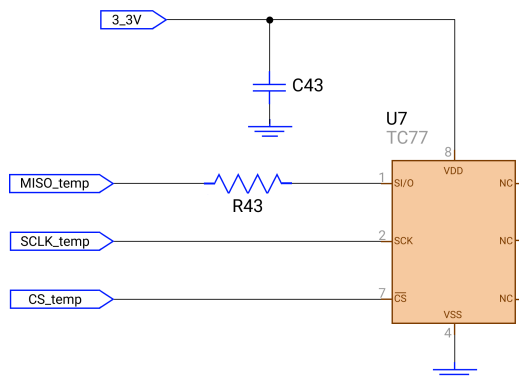


Figura D.3: Esquemático de la conexión del sensor de temperatura TC77.

Apéndice D. Lista de materiales (BOM), esquemáticos y Gerbers

C19:	100 nF	GCM21BR72A104KA37L	C39:	47 pF	102S42E470JV3E	R45:	2 Ohm	ERJ-1GNJ2R0C
C20:	10 pF	CGQM1875C2E100GB12D	C40:	27 pF	102S42E270JV3E	VR1:	500 kOhm	3296Y-1-504LF
C21:	10 pF	CGQM1875C2E100GB12D	C41:	27 pF	102S42E270JV3E	Y1:	-----	LFSPX0025876Reel
C22:	100 nF	GCM21BR72A104KA37L	C42:	27 pF	102S42E270JV3E	L3:	47 uH	SLF12565T-470M2R4-PF
C24:	10 nF	GR321AD72E103KW01D	C44:	1 uF	GCM21BC72A105KE36L	Q2:	-----	BSS123
C25:	100 nF	GRM155R71H104KE14J	R37:	100 kOhm	CRCW0805100KFKEA	Q3:	-----	GS66506T-MR
C32:	47 pF	102S42E470JV3E	R38:	100 kOhm	CRCW0805100KFKEA	P6:	-----	AMP 284392-3
C33:	47 pF	102S42E470JV3E	R39:	1,5 kOhm	CRCW08051K50FKEAC	TP:	-----	Keystone 7124
C34:	27 pF	102S42E270JV3E	R40:	100 kOhm	CRCW0805100KFKEA	JP:	-----	68464-472HLF
C35:	27 pF	102S42E270JV3E	R41:	1 MOhm	CRCW08051M00FKEB	U4:	-----	LT1720CMS8#PBF
C36:	27 pF	102S42E270JV3E	R42:	100 kOhm	CRCW0805100KFKEA	U5:	-----	LMG1020YFFT
C38:	47 pF	102S42E470JV3E	R44:	2 Ohm	ERJ-1GNJ2R0C			

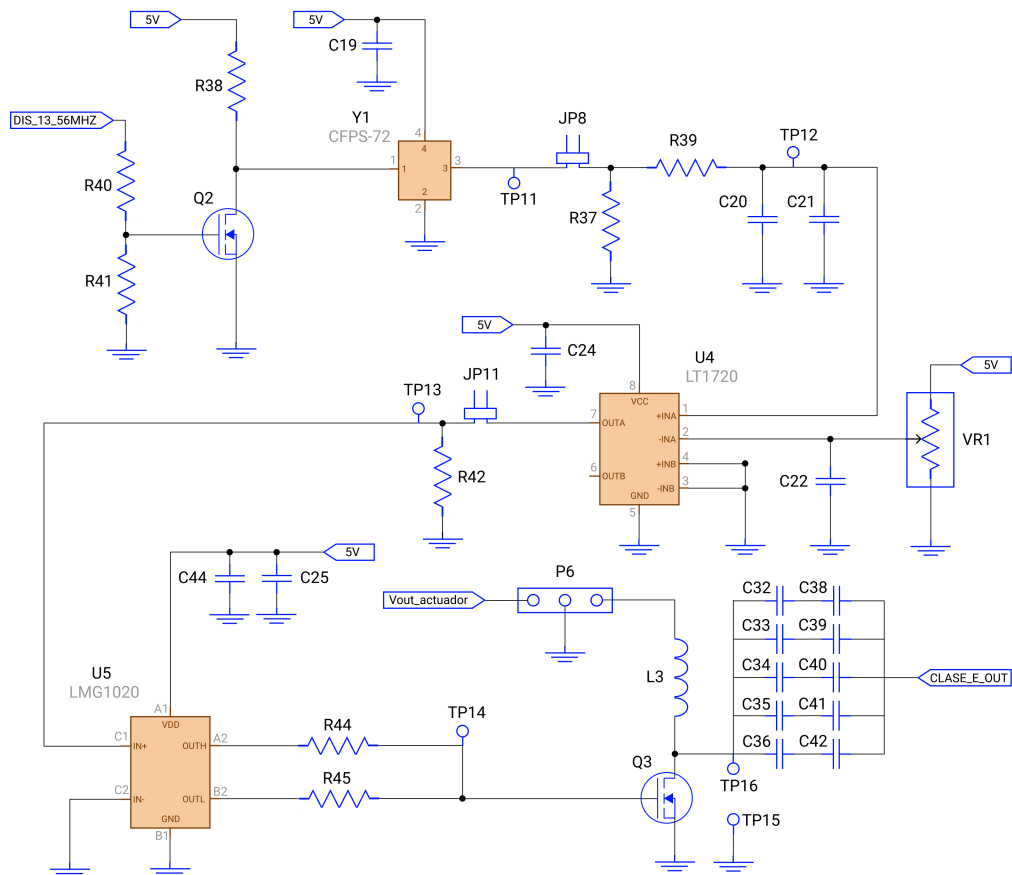


Figura D.4: Esquemático del circuito generador de pulso de Gate y Amplificador Clase E.

C26:	1 uF	GCM21BR71E105KA56K	R47:	15 kOhm	CRCW080515K0FKFKEAC
C28:	10 nF	GR321AD72E103KW01D	R50:	75 Ohm	ERA-6AEB750V
C30:	100 pF	GQM1875C2E101JB12D	R51:	10 Ohm	MMAO2040C1009FB300
C31:	1 nF	GCJ21AR72E102KXJ1D	R52:	10 Ohm	RCP2512W10R0GEB
C37:	1 nF	GCJ21AR72E102KXJ1D	N_P:	1 vuelta	
P7:	-----	Keystone 7700	N_S:	10 vueltas	
P8:	-----	Keystone 7700	N_C:	1 vuelta	
P9:	-----	1-1337445-0	U_6:	-----	AD8361ARMZ-REEL7
TP:	-----	Keystone 7124	FB1:	-----	5968021001
JP:	-----	68464-472HLF			

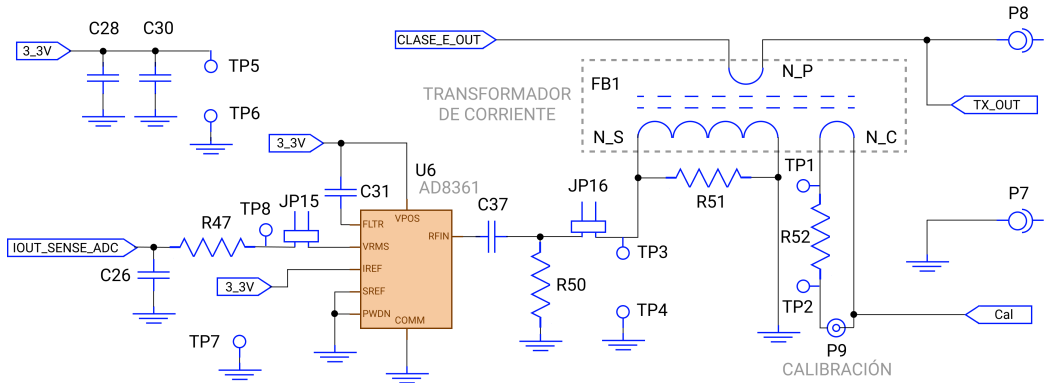


Figura D.5: Esquemático del Sistema Sensor de corriente de salida.

C4:	1 uF	GCM21BC72A105KE36L	C49:	100 nF	GCM21BR72A104KA37L	R26:	62 Ohm	CRCW080562R0JLINEA	U3:	-----	AD5235BRU250-R7
C8:	100 nF	GCM21BR72A104KA37L	R12:	130 kOhm	CRCW0805130KFKEA	R27:	300 Ohm	CRCW0805300RFKEA	U2:	-----	LT7101EUHE#PBF
C10:	4,7 uF	GCJ32DC72A475KE01L	R13:	22 Ohm	CRCW120622R0FKFEB	R28:	39 kOhm	CRCW080539K0FKFKEA	TP:	-----	Keystone 7124
C11:	100 nF	GCM21BR72A104KA37L	R15:	4,3 MOhm	CRCW08054M30FKFKEA	R29:	1 MOhm	CRCW08051M00FKFEB	JP:	-----	68464-472HLF
C12:	10 uF	ECA-2AM100B	R17:	1,3 kOhm	CRCW08051K30FKFKEA	R30:	1,3 kOhm	CRCW08051K30FKFKEA	D3:	-----	DZ9F3V0S92-7
C13:	22 uF	GCM31C072A2225KE02L0	R18:	130 kOhm	CRCW0805130KFKEA	R31:	100 kOhm	CRCW0805100KFKEA	D5:	-----	BZM55C3V3-TR
C14:	100 nF	GCM21BR72A104KA37L	R19:	47 kOhm	CRCW080547K0FKFTA	R34:	220 kOhm	CRCW0805220KFKEAC	D6:	-----	BZM55C3V3-TR
C16:	100 nF	GCM21BR72A104KA37L	R20:	6,2 MOhm	CRCW08056M20FKFKEA	R35:	13 kOhm	CRCW080513K0FKFKEA	L2:	-----	SRR1260-221K
C17:	100 uF	URY2A101MHD1T0	R21:	13 kOhm	CRCW080513K0FKFKEA	R36:	13 kOhm	CRCW080513K0FKFKEA	Q1:	-----	BSS123
C18:	100 nF	GCM21BR72A104KA37L	R24:	560 kOhm	CRCW0805560KFKEAC	R53:	13 kOhm	CRCW080513K0FKFKEA			
C48:	100 nF	GCM21BR72A104KA37L	R25:	75 kOhm	CRCW080575K0FKFKEA						

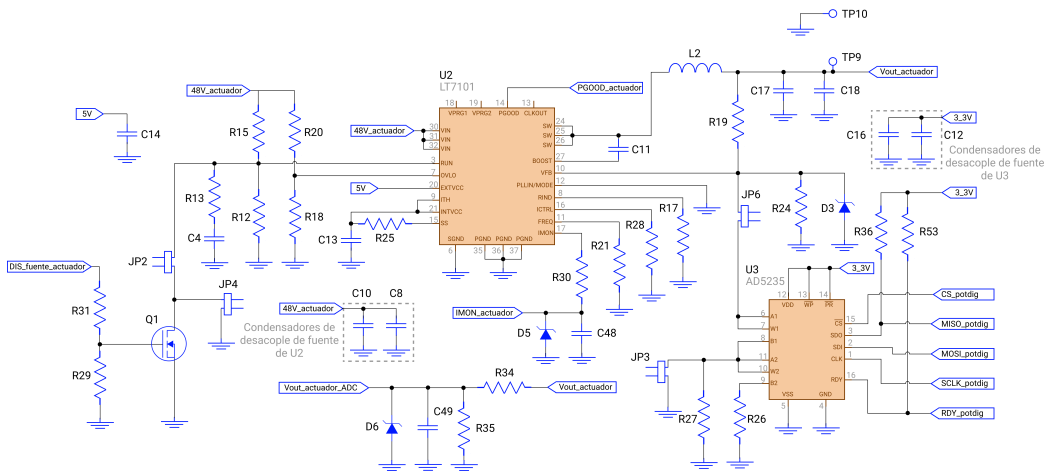


Figura D.6: Esquemático del Sistema Actuador.

Apéndice D. Lista de materiales (BOM), esquemáticos y Gerbers

C1:	1uF	GCM21BC72A105KE36L	R1:	47 kOhm	CRCW080547K0FKTA	R16:	1,3 kOhm	CRCW08051K30FKEA	SW1:	-----	H8350ABBB
C2:	68 uF	UHE2A680MPD	R2:	6,2 MOhm	CRCW08056M20FKEA	R23:	1,3 kOhm	CRCW08051K30FKEA	MOV1:	-----	B72214P2351K101
C3:	100 nF	GCM21BR72A104KA37L	R3:	24 kOhm	CRCW120624K0FKEA	R32:	13 kOhm	CRCW080513K0FKEA	F1:	-----	6460001005 02153.15HXF
C5:	4.7 uF	GCM32BC72A475KE01L	R4:	1,2 MOhm	CRCW08051M20FKEA	R33:	100 kOhm	CRCW0805100KFKEA	P1:	-----	PX0575/10/PC
C6:	100 nF	GCM21BR72A104KA37L	R5:	6,2 MOhm	CRCW08056M20FKEA	D1:	-----	SMBJ64A	P2:	-----	Keystone 7701
C7:	2,2 uF	GCM31CC72A225KE02L	R6:	130 kOhm	CRCW0805130KFKEA	D2:	-----	LG M67K-G1J2-24-Z	P3:	-----	Keystone 7701
C9:	100 uF	URY2A101MHD1T0	R7:	1,3 kOhm	CRCW08051K30FKEA	D4:	-----	LG M67K-G1J2-24-Z	P4:	-----	Keystone 7701
C15:	100 nF	GCM21BR72A104KA37L	R8:	130 kOhm	CRCW0805130KFKEA	D10:	-----	BZM55C3V3-TR	P5:	-----	Keystone 7701
C45:	100 nF	GCM21BR72A104KA37L	R9:	13 kOhm	CRCW080513K0FKEA	D11:	-----	BZM55C3V3-TR	JP:	-----	69464-472HLF
C46:	100 nF	GCM21BR72A104KA37L	R11:	75 kOhm	CRCW080575K0FKEA	D12:	-----	BZM55C3V3-TR	TP:	-----	Keystone 7124
C47:	100 nF	GCM21BR72A104KA37L	R14:	27 kOhm	CRCW080527K0JNEA	L1:	220 uH	SRRT260-221K	PS1:	-----	PSK-15B-S48
									U1:	-----	LT7101EUHE#PBF

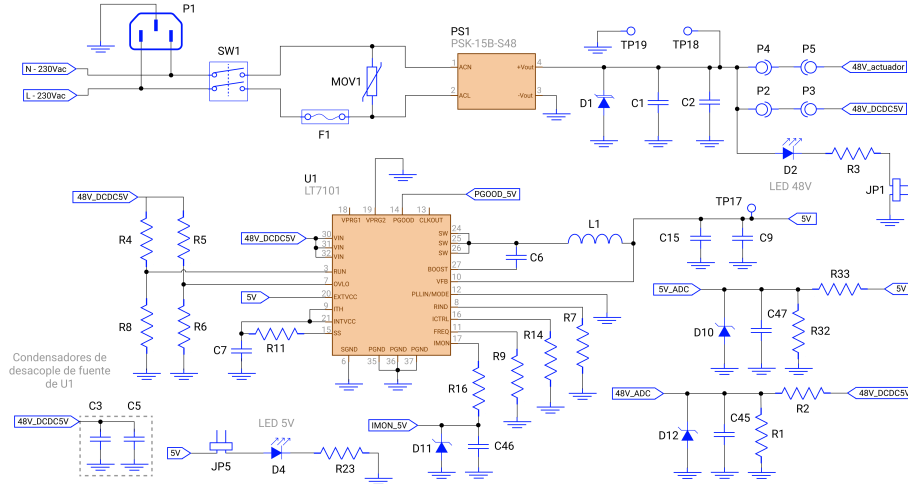


Figura D.7: Esquemático del Sistema de Alimentación.

Apéndice E

Plan de proyecto

El plan de proyecto del PFC WiCharge se encuentra disponible en el siguiente enlace:

<https://github.com/cmsivolella/WiCharge-doc>

Esta página ha sido intencionalmente dejada en blanco.

Apéndice F

Modelado de lazos de control

En el siguiente link se encuentra disponible el archivo 'Modelado_lazocontrol', el cual presenta el modelo teórico desarrollado para modelar el sistema desde el punto de vista de la teoría de control:

<https://github.com/cmsivolella/WiCharge-doc>

Esta página ha sido intencionalmente dejada en blanco.

Referencias

- [1] N. Tesla, "System of transmission of electrical energy," *United States Patent Office, US645576*, 1900.
- [2] M. Hutin and M. Leblanc, "Transformer system for electric railways," *US Patent Number 527,857*, 1894.
- [3] J. C. Schuder, "Powering an artificial heart: Birth of the inductively coupled-radio frequency system in 1960," *International Society for Artificial Organs*, 2002.
- [4] P. P. Nicoli, M. Sivoletta, N. Gammarano, and F. Silveira, "Patient imperceptible wpt for wearable/implantable medical devices," *URSI GASS 2021, Rome, Italy, 28 August - 4 September 2021*.
- [5] P. P. Nicoli, M. Sivoletta, N. Gammarano, and F. Silveira, "Limits for increasing the wpt distance in aimds," *URSI GASS 2020, Rome, Italy, 29 August - 5 September 2020*.
- [6] Z. Clemens M. and H. Erwin S., "High-efficiency coupling-insensitive transcutaneous power and data transmission via an inductive link," *IEEE Transactions on biomedical Engineering*, vol. 37, no. 7, pp. 716–722, 1990.
- [7] A. Suresh and G. Maysam, "Design of a wideband power-efficient inductive wireless link for implantable biomedical devices using multiple carriers," *Proceedings of the second international IEEE EMBS*, 2005.
- [8] R. S. W. L. B. S. L. Ming and S. Loon, "Design of inductive coil for wireless power transfer," *2009 IEEE/ASME International Conference on Advanced Intelligent Mechatronics*, 2009.
- [9] D. W. Baarman and J. Schwannecke, "Understanding wireless power," *Fulton Innovation*, 1009.
- [10] E. Mohammad, *Power Electronics Handbook*. Elsevier, fourth ed., 2018.
- [11] D. C. Marian K. Kazimierczuk, *RF Power Amplifiers*. Wiley, second ed., 2015.
- [12] D. C. Marian K. Kazimierczuk, *Resonant Power Converters*. Wiley, second ed.

Referencias

- [13] Maxim Integrate, *An Efficiency Primer for Switch-Mode, DC-DC Converter Power Supplies*.
- [14] Texas Instruments, *MOSFET power losses and how they affect power-supply efficiency*.
- [15] S. Almeida and P. Rubén, “Análisis, diseño y construcción de amplificadores de potencia para radiofrecuencia en clases A, B y E,” Master’s thesis.
- [16] S. A. Zainol Murad, R. K. Pokharel, H. Kanaya, K. Yoshida, and O. Nizhnik, “A 2.4-ghz 0.18-m cmos class e single-ended switching power amplifier with a self-biased cascode,” *AEU - International Journal of Electronics and Communications*, vol. 64, no. 9, pp. 813–818, 2010.
- [17] R. Kubowicz, “Class-e power amplifier,” *A thesis submitted in conformity with the requirements for the degree of Master of Applied Science. Graduate Department of Electricril and Computer Engineering University of Toront*, 2000.
- [18] N. O. Sokal and I. L. Fellow, “Class-e high-efficiency rf/microwave power amplifiers: Principles of operation, design procedures, and experimental verification,” in *analog circuit design: Scalable analog circuit design*, *High-Speed D/A Converters, RF Amplifiers*, J. H. Huijsing et al., Eds. Dordrecht, The Netherlands: Kluwer, pp. 269–301.
- [19] K. Hirayama, T. Suetsugu, and F. Kurokawa, “Dc-dc converter based on voltage dividing class e amplifier,” in *2017 IEEE International Telecommunications Energy Conference (INTELEC)*, pp. 535–540, 2017.
- [20] GanSystem, *Application Note Thermal Design for GaN Systems’ Top-side cooled GaNPX®-T packaged devices*.
- [21] S. Stoecklin, T. Volk, A. Yousaf, and L. Reindl, “A programmable and self-adjusting class e amplifier for efficient wireless powering of biomedical implants,” in *2015 37th Annual International Conference of the IEEE Engineering in Medicine and Biology Society (EMBC)*, pp. 3193–3196, 2015.
- [22] Toshiba, “Mosfet gate drive circuit application note,”
- [23] *Linear Circuit Design Handbook, 2008 | Education | Analog Devices*.
- [24] A. J. Martín, *Crecimiento y fabricación de transistores HEMT de AlGaIn/-GaIn por epitaxia de haces moleculares*. 2003.
- [25] R. Trew, G. Bilbro, W. Kuang, Y. Liu, and H. Yin, “Microwave algan/gan hfets,” *IEEE Microwave Magazine*, vol. 6, no. 1, pp. 56–66, 2005.

Glosario

I_{out} Corriente de pico de salida del transmisor.

R_W Resistencia de cursor ('Wiper' en inglés) de un potenciómetro digital.

$V_{feedback}$ Tensión de realimentación del convertidor DC-DC que implementa la fuente variable.

V_{sense} Voltaje RMS de salida del sistema sensor del MCCS.

V_{target} Tensión objetivo a regular por el convertidor DC-DC de la fuente variable.

ΔR_{potdig} Incremento en la resistencia de un potenciómetro digital al incrementar un paso del cursor.

C_1 Condensador del amplificador clase E paralelo al transistor.

C_2 Condensador resonante del amplificador Clase E.

D Ciclo de trabajo del amplificador Clase E.

I_{Smax} Corriente máximo por el transistor del amplificador Clase E.

I_i Corriente continua entregada por el voltaje de alimentación V_i del amplificador Clase E.

I_m Amplitud de pico de la corriente sinusoidal en la carga de salida.

L_b Inductancia de carga requerida luego de cancelar C_1 con L_2 a frecuencia de trabajo f para poder obtener la fase de corriente requerida para el ajuste del amplificador clase E.

L_1 Bobina de choque del amplificador Clase E.

L_2 Condensador paralelo al transistor.

P_R Potencia disipada de salida del amplificador Clase E.

P_{COND} Potencia disipada por conducción.

P_G Potencia disipada por el gate.

P_{SW} Potencia disipada por conmutación.

Glosario

RLC Circuito resonante del amplificador Clase E.

R Resistencia de salida del amplificador Clase E.

$V_{S_{max}}$ Voltaje máximo por el transistor del amplificador clase E.

V_i Alimentación del amplificador Clase E.

η_{ClaseE} Eficiencia del amplificador Clase E.

ϕ Fase inicial de la corriente de salida requerida para el ajuste del amplificador clase E.

f Frecuencia de trabajo del amplificador Clase E.

i_{C_1} Corriente por el condensador paralelo del amplificador Clase E.

i_m Corriente por la carga de salida.

i_s Corriente por el transistor.

v_{C_1} Voltaje por el condensador paralelo del amplificador Clase E.

v_s Voltaje drain-source del transistor del Amplificador Clase E.

ADC Convertidor Analógico Digital.

BLE "BlueTooth Low Energy.

k Coeficiente de acoplamiento del transformador de corriente del sistema sensor.

MCCS Módulo de control de corriente de salida.

MCTR Módulo de control de tensión en el receptor.

SA Sistema de Alimentación .

SDK (software development kit) es un conjunto de herramientas que ofrece el fabricante del hardware que ayudan al desarrollo de aplicaciones.

ZVDS "Zero Voltage Derivate Switch", derivada cero del voltaje al momento de conmutar.

ZVS "Zero Voltage Switch", voltaje cero al momento de conmutar.

Índice de tablas

1.1. Características de las distintas categorías de sistemas de transferencia inalámbrica de energía.	3
1.2. Actores involucrados en el PFC WiCharge y su rol; además se describe brevemente su función desempeñada en el proyecto I3.	4
3.1. Parámetros para el diseño del amplificador Clase E para diferentes valores de V_i . Los restantes parámetros de entrada son: $f = 13,56$ MHz, $R = 3 \Omega$, $L_2 = 2,2 \mu H$ y $P_R = 6 W$	41
3.2. Parámetros finales para el diseño final del amplificador Clase E	42
3.3. Principales propiedades de los transistores elegidos para el transistor de potencia del amplificador Clase E.	43
3.4. Impedancia del circuito RLC para los diferentes armónicos	58
3.5. Relación voltaje de entrada y corriente de salida del amplificador Clase E.	59
3.6. Tiempo de repuesta para varios escalones de voltaje de entrada	60
4.1. Resumen de valores y componentes determinados para el Sistema Sensor.	70
4.2. Resultados al simular el sistema sensor diseñado utilizando LTSpice.	71
4.3. Resumen de valores y componentes determinados para el Sistema Actuador.	82
4.4. Tensión de régimen y resistencia agregada entre $V_{feedback}$ y tierra en cada intervalo temporal, simulación 2.	86
4.5. Eficiencia simulada para distintos niveles de tensión de salida del convertidor DC-DC del sistema actuador diseñado.	87
4.6. Corriente indicada por la señal IMON_actuador y corriente de salida del convertidor. La resistencia de carga es 216Ω	88
4.7. Parámetros de diseño del lazo de corriente.	92
5.1. Resumen de valores y componentes determinados para los circuitos relacionados con el convertidor AC-DC del Sistema de Alimentación.	108
5.2. Resumen de valores y componentes determinados para los circuitos relacionados con el convertidor DC-DC del Sistema de Alimentación.	110
6.1. Mecanismos de seguridad implementados en el transmisor diseñado.	114

Índice de tablas

7.1. Descripción de las señales en los diferentes pines del nRF52840 . . .	126
7.2. Descripción de las señales y los factores correspondientes para adaptar la señal muestreada	128
7.3. Descripción de las señales en los diferentes pines digitales del nRF52840132	
7.4. Parámetros modificables del Firmware desarrollado	136
10.1. Comparación entre los resultados obtenidos y los requerimientos. . .	165
B.1. Propiedades de los compuestos más utilizados para los transistores de efecto de campo. Datos extraídos de [11].	175

Índice de figuras

1.1.	Los métodos de acoplamiento correspondientes a las distintas categorías de sistemas de transferencia inalámbrica de energía. De arriba a abajo: No radiativo por acople capacitivo, no radiativo por acople inductivo y radiativo. Imagen tomada de [10].	2
1.2.	Esquema simplificado del proyecto I3 y sus actores involucrados.	4
1.3.	Bobina transmisora, hecha de cable aislado de cobre, circular de 60 cm de diámetro y 4 mm^2 de sección montada sobre soporte de acrílico. Modelada como sistema de parámetros concentrados, circuito RL serie con $R = 3 \Omega$ y $L = 2,2 \mu H$	5
1.4.	Diagrama del transmisor identificando el ‘Bus de corriente continua’ intermedio entre la entrada del 230 VAC / 50 Hz y la salida de $2 A_p / 13,56 \text{ MHz}$	6
2.1.	Arquitectura del transmisor de potencia a diseñar.	9
2.2.	Diagrama de bloque: Mecanismo de control	11
2.3.	Amplificador Clase A,AB,B y C. Imagen extraída de [11]	13
2.4.	Amplificador Clase D imagen extraída de [11]	14
2.5.	Forma de onda de una conmutación dura imagen extraída de https://www.digikey.com/en/articles/a-review-of-zero-voltage-switching-and-its-i	15
2.6.	Pérdidas por conmutación imagen extraída de [13]	16
2.7.	Pérdidas por totales del transistor operando como conmutador. Imagen extraída de [14]	16
2.8.	Forma de onda de una conmutación suave. Imagen extraída de https://www.digikey.com/en/articles/a-review-of-zero-voltage-switching-and	17
2.9.	Amplificador Clase DE imagen extraída de [11]	18
2.10.	Amplificador Clase E imagen extraída de [11]	18
3.1.	Amplificador Clase E	21
3.2.	Amplificador Clase E: modelo simplificado	23
3.3.	Amplificador Clase E ON	23
3.4.	Amplificador Clase E OFF	24

Índice de figuras

3.5. Pérdidas en el transitorio encendido-apagado para un ciclo de trabajo $D = 0,5$. Se observa que la corriente por el transistor al momento de corte no se vuelve nula de forma instantánea, sino que demora un tiempo t_f , tiempo de fall, en desaparecer. Mientras que el voltaje por el transistor, v_s , empieza aumentar produciéndose las pérdidas por conmutación. Imagen extraída de [15]	24
3.6. Forma de onda del voltaje y corriente por el transistor. Se observa ZVS y ZVDS al momento de encender el transistor, pasaje de estado OFF a estado ON, en ese instante no se producen pérdidas por conmutación. Imagen extraída de [16].	25
3.7. Forma de onda del amplificador Clase E. Imagen modificada de [16]	26
3.8. Amplificador Clase E	27
3.9. Amplificador Clase E OFF	28
3.10. Amplificador Clase E ON	28
3.11. Circuito resonante del amplificador Clase E	30
3.12. Circuito resonante equivalente del amplificador Clase E	30
3.13. Diagrama fasorial del circuito resonante equivalente del amplificador Clase E	31
3.14. Diferentes puntos de operación del amplificador Clase E: Punto sub-óptimo figura de la izquierda, punto óptimo la del centro y punto no deseado la derecha. Imagen editada de [17]	32
3.15. Modelo del MOSFET con su Diodo paralelo interno	33
3.16. Variación de la forma de onda del voltaje drain-source, v_s cuando se varían los parámetros del amplificador Clase E Imagen tomada de [18].	33
3.17. Amplificador Clase E con red de adaptación	36
3.18. Redes de adaptación. Izquierda elevar la carga, derecha reducir la carga	37
3.19. wC_1R en función de D . Imagen extraída de [12].	38
3.20. P_RR/V_i^2 en función de D . Imagen extraída de [12]	40
3.21. wL_bR en función de D . Imagen extraída de [12]	40
3.22. Imagen de los transistores de la tabla 3.3. Imágenes extraídas de https://epc-co.com/epc/Products/eGaNfETsandICs/EPC2019.aspx , https://gansystems.com/gan-transistors/ , https://www.vishay.com/docs/62903/sis990dn.pdf	44
3.23. Montaje de disipador en transistor con termal PAD inferior y superior. Imagen extraída de [20]	45
3.24. Encapsulado transistor GS66506T. Imagen extraída de [20]	45
3.25. Colocación de disipador y material térmico sobre el termal PAD del transistor. Imagen extraída [20]	46
3.26. Funcionamiento interno del LMG1020. Imagen extraída de https://www.ti.com/lit/ds/symlink/lmg1020.pdf?ts=1624690212517	47
3.27. Conexión Driver-GaN. Imagen extraída de https://www.ti.com/lit/ds/symlink/lmg1020.pdf?ts=1624690212517	48
3.28. Amplificador operacional como comparador.	49

3.29. Circuito de regulación del ciclo de trabajo.	49
3.30. Modelo condensador con ESR Y ESL	50
3.31. ESR en función de la frecuencia y la capacitancia. Imagen extraída de https://www.johansontechnology.com/s42e	51
3.32. Frecuencia de resonancia en función de la capacitancia. Imagen extraída de https://www.johansontechnology.com/s42e	51
3.33. Máxima corriente en función de la capacitancia y la frecuencia. Imagen extraída de https://www.johansontechnology.com/s42e	51
3.34. Esquemático del Amplificador Clase E	52
3.35. Perdidas de gate por medio del cálculo de la energía necesaria para cargar el gate. Imagen extraída de [22].	54
3.36. Simulación en LTspice de la eficiencia del amplificador Clase E para varias corrientes de salida I_m	55
3.37. Gráfica de eficiencia del Amplificador Clase E para una corriente de salida $2 A_p$	55
3.38. Potencia disipada por el transistor para varias cargas de salida	56
3.39. Cálculo de la distorsión armónica de la corriente de salida i_m mediante LTSpice	57
3.40. Cálculo de la distorsión armónica del voltaje v_s mediante LTSpice	57
3.41. Cálculo de la distorsión armónica del voltaje v_s mediante LTSpice	58
3.42. Transitorio de la respuesta a varios escalones de entrada	59
3.43. Simulación en LTspice de la eficiencia en función de la variación de la resistencia de carga R	60
3.44. Simulación en LTspice de la eficiencia en función de la variación de la inductancia de carga L_2	61
3.45. Simulación en LTspice de la eficiencia en función de la variación de la capacitancia paralelo C_1	61
3.46. Simulación en LTspice de la eficiencia en función de la variación del tiempo T_{on} ($T_{on} = D \cdot \frac{1}{f}$ siendo f la frecuencia de conmutación 13.56 MHz).	62
4.1. Diagrama del MCCS, ‘Módulo de Control de Corriente de Salida’.	64
4.2. Diagrama del MCTR, ‘Módulo de Control de Tensión en el Receptor’.	65
66figure.caption.103	
4.4. Diagrama conceptual de las distintas opciones consideradas para medir V_{sense} . Arriba: detector de pico, Centro: Rectificador de precisión y condensador, Abajo: Convertidor ‘RMS-to-DC’.	67
4.5. Esquemático del sistema sensor.	70
4.6. Esquemático utilizado en LTSpice para simular el comportamiento del sistema sensor diseñado.	71
4.7. Circuito diseñado en LTSpice para emular el comportamiento del AD8361 de Analog Devices.	72
4.8. Corriente de salida del amplificador Clase E y salida del convertidor RMS-to-DC al alimentar al Clase E con un escalón de tensión.	73
73figure.caption.113	

Índice de figuras

4.10. Diagramas simplificados de convertidores DC-DC. Arriba; Simple. Centro; Síncrono. Abajo; Comercial.	75
4.11. Circuito utilizado para el divisor resistivo, n y m corresponden al paso configurado en el potenciómetro digital para el canal 1 y 2 respectivamente, ΔR_{potdig} es la variación de resistencia por paso, R_W es la resistencia de cursor y R_{fs} y R_{fp} son resistencias externas agregadas.	77
4.12. Esquemático del sistema actuador.	79
4.13. Circuito utilizado en LTSpice para simular la respuesta del convertidor al configurar distintas posiciones en los canales del potenciómetro digital.	83
4.14. Tensión de salida al variar la posición del cursor del canal 1 y 2 del potenciómetro digital. Arriba: Graficada utilizando un Script de Octave. Abajo: Simulada utilizando LTSpice.	84
4.15. Ampliación de la figura 4.14.	85
4.16. Circuito utilizado en LTSpice para simular el comportamiento general del convertidor.	86
4.17. Tensiones en los pines RUN, OVLO e INTVCC al realizar la simulación 2.	87
4.18. Evolución de las señales Vout_actuador_ADC e IMON_actuador al realizar la simulación 2.	88
4.19. Tensión en el pin PGOOD del LT7101 y $V_{feedback}$ al realizar la simulación 2.	89
4.20. Los tres lazos de control del sistema.	91
4.21. Diagrama de control del sistema.	91
4.22. Respuesta al escalón del lazo de corriente.	93
4.23. Evolución de la salida del lazo de corriente al producirse una variación abrupta en la ganancia A del 10%.	93
4.24. Diagrama de Nyquist de la transferencia de lazo y diagrama de polos y ceros de la transferencia de lazo cerrado.	94
4.25. Izquierda: Lugar geométrico de los polos de la transferencia del sistema al variar la frecuencia de muestreo. Derecha: Diagrama de polos de la transferencia para la frecuencia de muestreo utilizada: 1000 Hz. 94	94
4.26. Respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto, para distintas frecuencias de muestreo.	95
4.27. Circuito utilizado en LTSpice para simular la respuesta al escalón del lazo de corriente diseñado.	98
4.28. Izquierda: respuesta al escalón simulada. Derecha: Respuesta al escalón calculada utilizando un modelo analítico.	98
4.29. Circuito utilizado en LTSpice para simular la evolución de la salida del lazo de corriente al generar un cambio abrupto en la ganancia A del sistema.	99

4.30. Comparación entre simulaciones en LTSpice y un modelo analítico al generar una variación abrupta en la ganancia A del lazo de corriente. Arriba: Aumento del 10 % de ganancia, abajo: Disminución del 10 % de ganancia. 100

4.31. Esquema de Simapp utilizado para simular la respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto. Frecuencia de muestreo: 1000 Hz. 100

4.32. Izquierda: Respuesta al escalón del lazo de corriente modelado como sistema en tiempo discreto simulada con Simapp, frecuencia de muestreo: 1000 Hz. Derecha: Respuesta al escalón del lazo de corriente modelado como sistema en tiempo continuo. 101

5.1. Diagrama mostrando los componentes y distintos niveles de tensión existentes en el transmisor. 104

5.2. Esquemático del Sistema de Alimentación. 105

5.3. Eficiencia del convertidor AC-DC PSK-15B-48S en función del nivel de carga, para distintas tensiones de entrada. Una carga del 100 % corresponde a 15,4 W. Imagen tomada del datasheet del dispositivo. 107

5.4. Circuito generador de la tensión de 3,3 V perteneciente a la placa de desarrollo ‘Adafruit nRF52840 Feather’. Extraído del esquemático de la placa de desarrollo: <https://learn.adafruit.com/assets/68545>. 111

6.1. Pérdidas en el transitorio encendido apagado. Imagen extraída de [15] 116

6.2. Esquemático de la conexión del sensor de temperatura TC77. 117

7.1. Placa de desarrollo nRF52840. Imagen extraída de <https://www.adafruit.com/product/4062> 120

7.2. Diagrama de flujo de las tareas a implementar 122

7.3. Diagrama de flujo de las tareas a implementar 122

7.4. Diagrama de modular del Firmware a implementar 123

7.5. Configuración conexiones SPI. Imagen obtenida de <https://respuestas.me/q/spi-chip-select-para-diferentes-esclavos-62045830903130>

7.6. Controlador PID para el caso continuo. Imagen modificada de <https://www.picuino.com/es/arduprog/control-pid.html> 131

7.7. Diagrama de flujo de la aplicación principal 135

8.1. Diseño del PCB realizado en Altium Designer. Imagen extraída de <https://www.pcbway.com/project/OnlineGerberViewer.html> . 138

8.2. Distribución de los principales bloques que componen el transmisor 140

8.3. Prototipo final del transmisor 141

8.4. Prototipo final del transmisor con jaula de cobre incorporada en el circuito analógico para reducir la interferencia electromagnética inducida. 142

8.5. Carcasa utilizada para el transmisor, modelo C7025084 del fabricante OKW. Imagen extraída de www.okw.com 143

Índice de figuras

8.6.	Imagen del transmisor con su carcasa	144
8.7.	Conector IEC para la alimentación del transmisor	144
8.8.	Cable IEC hembra utilizado para la alimentación del transmisor	145
8.9.	Distribución de los LEDs que indican al usuario el estado del transmisor	146
9.1.	Ajuste del amplificador Clase E en función de sus parámetros. Imagen extraída de [18].	148
9.2.	Iteraciones a aplicar para el ajuste del amplificador Clase E en función de los parámetros C_1 , C_2 . Imagen extraída de [18].	149
9.3.	“Setup” para la calibración del amplificador Clase E. Se conecta el osciloscopio de forma de ver el voltaje v_s . Foto del primer prototipo del transmisor.	149
9.4.	Forma de onda del voltaje v_s del transistor en violeta, forma de onda del voltaje de gate en amarillo. Cuando el gate es encendido el voltaje v_s todavía no es nulo, provocando pérdidas por conmutación.	150
9.5.	Circuito de conexión para la medida de la resistencia e inductancia de la bobina transmisora	150
9.6.	Capacitancia parásita en bornes de la carga.	151
9.7.	Resistencia e inductancia equivalente considerando la capacidad parásita en bornes de la carga.	152
9.8.	Resistencia vista por el amplificador Clase E en función de la capacitancia parásita.	152
9.9.	Cálculo de la capacitancia parásita introducida por el PCB. Imagen extraída de [23].	153
9.10.	“Setup” para la calibración del amplificador Clase E. Se conecta el osciloscopio de forma de ver el voltaje del transistor. Foto del segundo prototipo del transmisor.	154
9.11.	Voltaje drain source del transistor, v_s , en violeta, voltaje de gate en amarillo. El amplificador Clase E de la imagen está operando en sub-óptimo, se observa que v_s se vuelve negativo antes que el gate encienda.	154
9.12.	Circuito para calibrar la corriente de salida del amplificador Clase E	155
9.13.	“Setup” del mecanismo de calibración de la corriente de salida del amplificador Clase E.	156
9.14.	Diagrama del método utilizado para medir la corriente de salida del transmisor.	157
9.15.	Corriente de salida medida en función de la corriente de salida objetivo a regular configurada en el transmisor.	158
9.16.	Diagrama del conexionado utilizado en el amplificador Clase E para medir su eficiencia.	159
9.17.	‘Setup’ de laboratorio utilizado para medir la eficiencia del amplificador Clase E.	160
9.18.	Medidas y valores simulados para la eficiencia del amplificador Clase E.	161

9.19. Diagrama del conexionado utilizado en el transmisor para medir su eficiencia.	161
9.20. ‘Setup’ de laboratorio utilizado para medir la eficiencia del transmisor completo.	162
9.21. Medidas de eficiencia del transmisor completo y amplificador Clase E incluyendo y sin incluir ‘Gate drive’.	163
A.1. Simulaciones en LTspice del voltaje del transistor v_s para varios voltajes de alimentación, V_i	169
A.2. Clase E nMos ideal	171
A.3. Clase E nMos no ideal	171
A.4. Voltaje sobre el transistor para una capacitancia lineal vs no lineal	172
A.5. Clase E ZCS	172
B.1. Unión AlGaIn/GaN imagen extraída de https://epc-co.com/epc/campaigns/WhatIsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf	174
B.2. Estructura AlGaIn/GaN HEMT. Imagen extraída de https://epc-co.com/epc/campaigns/WhatIsGaN/GaN%20Transistors%20for%20Efficient%20Power%20Conversion-chapter-1.pdf	174
B.3. Distintas tecnologías en función de la potencia y frecuencia utilizada imagen extraída de	175
D.1. Esquemático del transmisor completo.	180
D.2. Esquemático de la conexión de la placa de desarrollo Adafruit nRF52840 Feather.	181
D.3. Esquemático de la conexión del sensor de temperatura TC77.	181
D.4. Esquemático del circuito generador de pulso de Gate y Amplificador Clase E.	182
D.5. Esquemático del Sistema Sensor de corriente de salida.	183
D.6. Esquemático del Sistema Actuador.	183
D.7. Esquemático del Sistema de Alimentación.	184

Esta es la última página.
Compilado el martes 17 agosto, 2021.
<http://iie.fing.edu.uy/>