

LLAVE DE ALTA FRECUENCIA

DRIVE POR EMISOR

GONZALO CASARAVILLA

FERNANDO SILVEIRA

PROYECTO DE INGENIERIA ELECTRICA PLAN 87

LABORATORIO DE ELECTRONICA DE POTENCIA

INSTITUTO DE INGENIERIA ELECTRICA

FACULTAD DE INGENIERIA

UNIVERSIDAD DE LA REPUBLICA

MONTEVIDEO - URUGUAY - FEBRERO 1990

Gonzalo M. Casaravilla Ponseti
INGENIERO ELECTRICISTA

RESUMEN

El siguiente trabajo, Proyecto de Ingeniería Eléctrica, se abocó a la tarea de diseñar y poner en funcionamiento una llave de frecuencia elevada (del orden de las decenas de KHz) y tensión medianamente grande (adecuada para trabajar con la red de 220V rectificada).

Esta llave tiene como fin ser aplicada en distintos montajes en el laboratorio del Instituto de Ingeniería Eléctrica.

Se adoptó la tecnología de "Drive por Emisor", que resulta una solución eficiente, e interesante desde el punto de vista didáctico. La tecnología de "Drive por Emisor", tal como fue aplicada en este trabajo, se basa en la utilización de una combinación formada por un transistor bipolar de alta tensión y un mosfet de potencia de baja tensión.

Esta combinación, como se verá en el presente trabajo, permite obtener una llave de tensión medianamente alta sin una caída excesiva en conducción (situación no alcanzable con mosfet de potencia), y velocidades mayores que las alcanzables con transistores bipolares.

Como aplicación concreta de la llave, se implementó una rama de un puente inversor, rígido en tensión, que fue comandado desde una computadora con dos modos de funcionamiento: generación de una onda rectangular de frecuencia y ciclo de trabajo variable, y eliminación de armónicos mediante PWM (modulación de ancho de pulsos) precalculando los ángulos de conmutación de las llaves de la rama.

Agradecimientos

En el desarrollo de este proyecto fueron de sustancial importancia las colaboraciones que se señalan a continuación: (por orden alfabético)

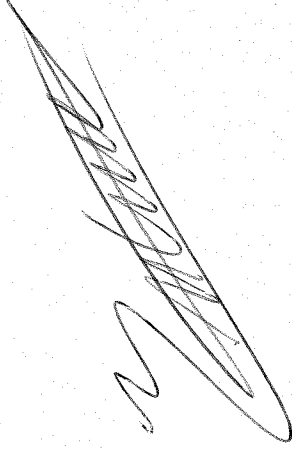
Prof. Ing. Cesar Briozzo: Director del proyecto.

Ruben Chaer: quien facilitó programas de resolución de sistemas lineales.

Dinatek S.R.L.: Facilitó material bibliográfico y componentes, de suma importancia y de difícil adquisición por otras vías.

Silvia Prada, Laura Prada y Anna Bonino: quienes ayudaron en la pesada tarea de "teclear" el manuscrito.

Los compañeros de Taller: Quienes colaboraron en forma intensiva en la buena construcción física del equipo.

A handwritten signature in dark ink, appearing to be 'R. Chaer', is located in the upper right corner of the page. The signature is stylized and enclosed within a large, loopy oval shape.

1. Propósito del trabajo

El propósito de este trabajo es la de realizar equipamiento para el laboratorio de Electrónica de Potencia del I.I.E.

El mismo se orientó a la realización de un puente inversor que permita mostrar la utilización de PWM para la eliminación de armónicos en la onda de salida.

Para ello se desarrolló una llave, cuyos requisitos de tensión, corriente y velocidad se analizan en la siguiente sección, así como requisitos en cuanto a confiabilidad, y aspectos constructivos.

2. Especificación de la llave

2.1. Requisitos generales

En el diseño de la llave se tuvieron en cuenta las siguientes características:

- * Autoprotección contra sobrecorrientes y sobretensiones.
- * Resolución clara desde el punto de vista didáctico y sólidamente justificada.
- * Versatilidad en su concepción para permitir su uso en varios montajes diferentes.
- * Construcción robusta, ya que su fin es el uso como herramienta en el laboratorio.
- * Conexionado del montaje claro y fácil.

2.2. Requisitos eléctricos

A los efectos de estimar los valores de ratings necesarios en la llave para aplicaciones usuales, a continuación se calculan dichos ratings para el uso en un inversor trifásico, teniendo como carga un motor de inducción asíncrono, en función de la potencia del mismo.

2.2.1. Alimentación del motor sin eliminación de armónicos

La forma de onda entre fases del motor es la siguiente:

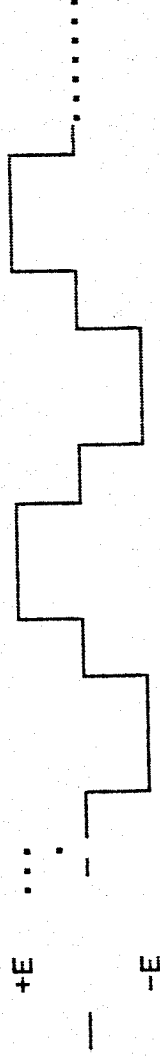


Fig 2.1

Siendo E la tensión de continua de alimentación del puente inversor trifásico.

La potencia se estimará como

$$P = \sqrt{\frac{3}{3}} * V_{eff} * I_{eff} * \cos \varphi$$

siendo

V_{eff} : tensión eficaz entre fases del motor.

I_{eff} : corriente eficaz de línea.

$\cos \varphi$: factor de potencia del motor.

De la forma de onda de la figura 2.1 se obtiene que

$$V_{eff} = \sqrt{\frac{2}{3}} * E$$

Ec. 2.1

Tomando como dato [1] que la corriente máxima de línea (IMMAX) es aproximadamente el doble de I_{eff} para esta forma de onda de alimentación en un motor, y si consideramos un $\cos \alpha = 0.8$ tenemos que:

$$P = \sqrt{\frac{2}{3}} * \sqrt{\frac{2}{3}} * E * (IMMAX / 2) * 0.8$$

$$P = 0.57 * E * IMMAX$$

Ec. 2.2

2.2.2. Alimentación del motor con eliminación de armónicos

Considerando la siguiente topología para el puente inversor:

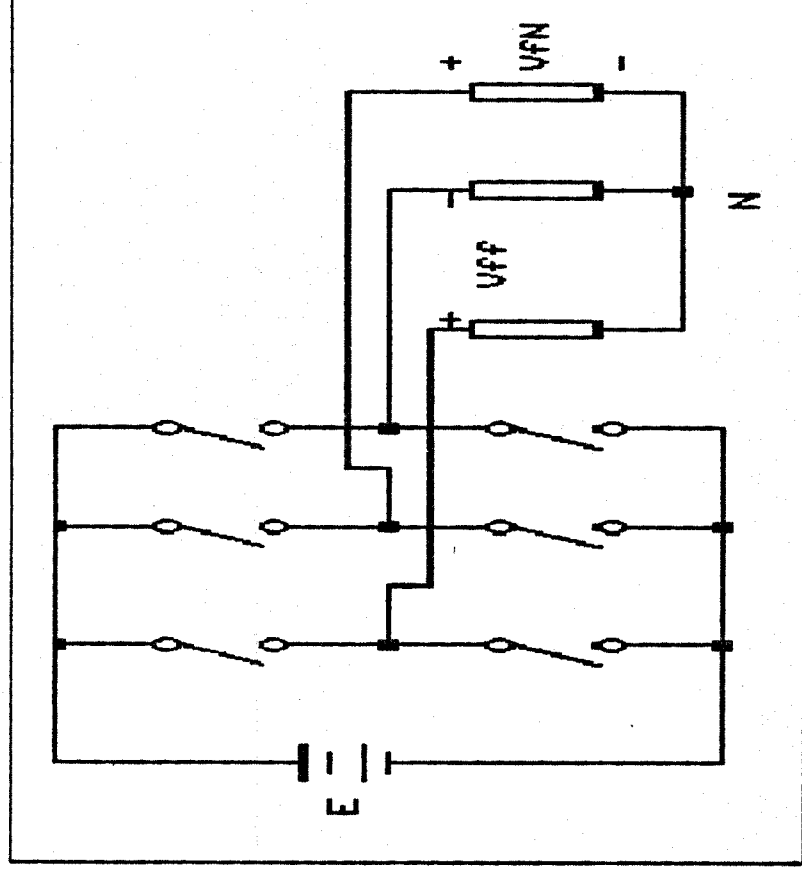


Fig. 2.2

Se tiene que la tensión fase-neutro de pico

$$\hat{V}_{fn} = (E/2) * (4/\pi) * k$$

siendo k la relación entre la amplitud de la componente fundamental de la onda obtenida por PWM y la amplitud de la componente fundamental de la onda cuadrada.

El valor de k está limitado por los tiempos mínimos entre conmutaciones de las llaves de una rama, siendo un valor máximo alcanzable de k en la práctica de aproximadamente 0.8. Luego la tensión eficaz entre fases es

$$V_{eff} = (E/2) * (4/\pi) * (k / \sqrt{2}) * \sqrt{3} \quad \text{Ec. 2.3}$$

Por otra parte la corriente máxima de línea será

$$I_{MAX} = \sqrt{2} * I_{eff}$$

(considerando despreciable la corriente por las llaves debido a los armónicos, lo cual impone restricciones sobre el filtro a utilizar).

Tomando nuevamente el $\cos \alpha = 0.8$ se tiene

$$P = \sqrt{3} * (E/2) * (4/\pi) * (0.8/\sqrt{2}) * \sqrt{3} * (IMMAX/\sqrt{2}) * 0.8$$

$$\text{con lo que } P = 0.61 * E * IMMAX \quad \text{Ec. 2.4}$$

2.2.3. Ratings en tensión y corriente de la llave

Considerando las ecuaciones (2.1) y (2.3) se observa que el peor caso, en cuanto a la tensión de bloqueo de la llave, es el de (2.3) donde $V_{eff} = E * 0.62$, con lo cual para obtener 220 V a la salida, E debe ser del orden de 350 V, entonces VM: tensión máxima de bloqueo de la llave debe verificar :

$$VM > 350V$$

Por otra parte de (2.2) y (2.4) se tiene que el peor caso, para estimar la corriente máxima que debe soportar la llave, está dado por (2.2) donde

$$P = 0.57 * E * IMMAX$$

con lo que considerando $E = 350$ V, para poder manejar un motor de 1HP (existente en el instituto) se tiene $IMMAX = 4$ A, entonces IM: corriente máxima permitida en la llave, debe cumplir:

$$IM > 4A$$

(se tomó para el motor un rendimiento de 0.95)

2.2.4. Velocidad de la llave

Inicialmente no se plantean especificaciones estrictas sobre este punto, pero se observa que para poder eliminar por PWM del orden de 20 armónicos con una frecuencia de salida de 50 Hz se deben alcanzar tiempos de hasta 10 μs entre conmutaciones consecutivos de una llave [2] [3].

3. Consideraciones generales y tecnología a usar

En esta sección se describen los lineamientos seguidos al diseñar la llave.

3.1. Protecciones

La llave contará con mecanismos de protección autónomos de la lógica de control que actuarán apagando la llave y bloqueando los disparos hasta ser reseteada (ya sea manualmente por el operador o por la lógica de control). Estas protecciones tendrán una salida lógica que informará al control la actuación de la protección; esta salida permite implementar mecanismos externos de protección adicional como ser desactivar la alimentación de potencia o apagar otras llaves (ver sección 5.3).

Las protecciones que se prevén son: contra sobrecorriente y contra una disipación excesiva al salir el o los semiconductores de potencia de saturación cuando están conduciendo. Asimismo se implementan protecciones estáticas contra sobretensión (zeners o supresores de pico).

3.2. Aislación galvánica del control

Tanto la entrada de disparo como toda otra señal de intercambio de información entre la llave y el control (como ser la señal de resetear las protecciones y la señal de actuación de las protecciones) se aislaron galvánicamente dentro de la llave, aportando hacia el exterior de la llave entradas y salidas aisladas de la etapa de potencia.

Este punto es imprescindible para el funcionamiento de la llave en una rama de un puente inversor, en la que ambas llaves no pueden tener puntos comunes con la electrónica asociada con el drive y la protección. Otro aspecto importante es que brinda seguridad al equipo de control y al usuario, cualquiera sea la aplicación. Esta aislación deberá ser mayor que los valores máximos de tensión de potencia involucrados.

Lo señalado hasta ahora se puede esquematizar de la forma mostrada en la figura 3.1

donde : DISPARO: señal de disparo de la llave.

RESET : señal que resetea la protección .

ALARMA : señal que indica la actuación de la protección.

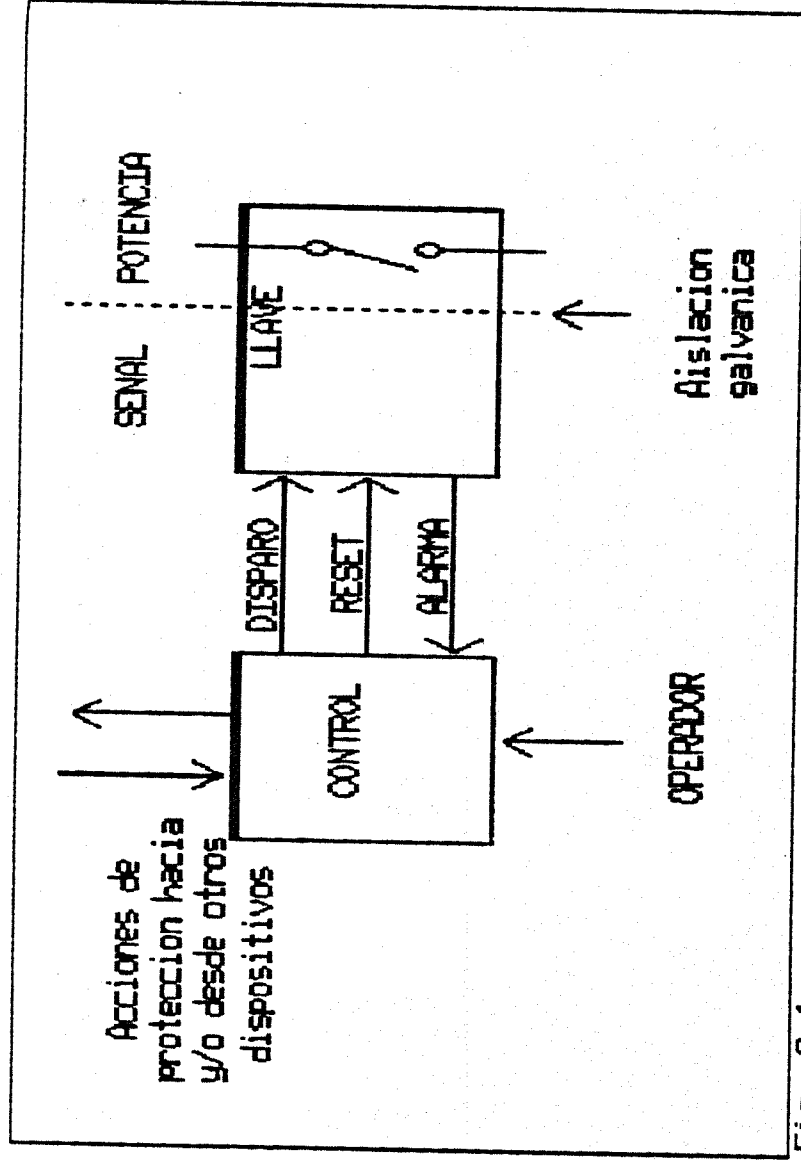


Fig. 3.1

3.3. Protocolo eléctrico de la interfase con el control

Se trató que las entradas y salidas desde y hacia el control sean compatibles con lógica TTL y CMOS. Sobre este punto se amplía al considerar el diseño realizado para cada una de las señales (ver sección 4).

3.4. Tecnología de los semiconductores de potencia a usar

Por lo visto en 2.2.3 la llave deberá ser de aproximadamente 400 V / 10 A.

En vista de las necesidades de velocidad y de las disponibilidades de plaza se manejó inicialmente la posibilidad de usar como semiconductor de potencia un transistor bipolar o un MOSFET¹.

Las mejores elecciones dentro de lo disponible en plaza eran:

* Transistores bipolares : DARLINGTON MJ10012 , 400V , 10A

¹ Se descarta automáticamente el uso de tiristores por la absoluta imposibilidad de acercarse a las velocidades deseadas.

BUX48 , 450V , 15A
2N6678 , 450V , 15A

* Mosfet : MTH 13N50 , 500V , 13A

Teniendo en cuenta:

* Potencia manejable.

* Simplicidad del circuito de drive de los MOSFET frente a los transistores bipolares (manejados por tensión en lugar de por corriente, alta impedancia de entrada)[4],[5],[6].

* Posibilidad de alcanzar mayores velocidades de trabajo con los MOSFET (tiempos de conmutación mucho menores) [4],[5],[6].

* Menor susceptibilidad de los MOSFET a segunda ruptura [4],[5],[6].

* Si bien los MOSFET tienen mayor caída directa en su estado ON, dado que se comportan como una resistencia, esto no influye mayormente dado que se trabaja con tensiones de alimentación altas; sí influye desde el punto de vista de las pérdidas de conducción pero a la vez por la mayor velocidad se tienen menores pérdidas de conmutación.

* Los MOSFET presentan limitaciones en la velocidad de funcionamiento si se utiliza su diodo antiparalelo por el problema del encendido del transistor parásito debido a dv/dt , pero esto es solucionable bloqueando el mismo con un diodo en serie con el MOSFET y colocando otro diodo rápido en antiparalelo ([7] y [8]).

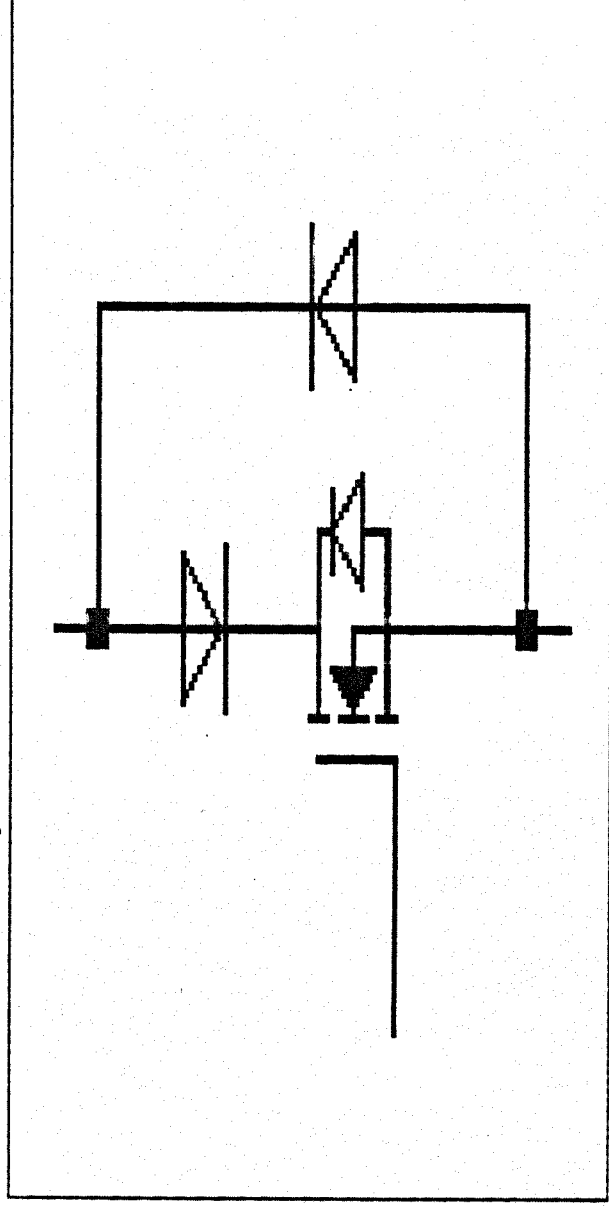


Fig. 3.2

* Costo similar de ambas opciones.

Se optó por el MTH 13N50; pero luego no fue posible su suministro. Esto motivó la búsqueda de una solución alternativa a la llave a utilizar que brindara una performance similar a la de este componente. Se consideró como montaje adecuado la combinación de un transistor bipolar de alta tensión y un MOSFET de potencia de baja tensión y alta corriente, en la configuración conocida como "drive por emisor". Entendemos además que esta solución es buena desde el punto de vista didáctico ya que combina el manejo de ambos tipos de componentes de potencia.

En la sección siguiente se analiza en detalle el principio de funcionamiento de esta topología y se procederá al efectivo diseño de la llave.

4. Drive por emisor

4.1. Principio de funcionamiento

El principio básico del drive por emisor (también llamado conexión cascode) es utilizar un semiconductor de bajo voltaje para interrumpir la corriente de emisor de un transistor de alto voltaje de modo de apagarlo al no tener por donde pasar la corriente.

Esta idea fue inicialmente empleada usando pares de transistores bipolares. En los últimos años con la disponibilidad de MOSFET de potencia esta técnica ha recobrado nuevo impulso. Esto es así, pues es posible implementar una llave de alta tensión, características de conmutación similares a las de un MOSFET y relativamente baja caída directa de tensión durante la conducción mediante la combinación de la figura 4.1.

T1 es un transistor de alta tensión y T2 un MOSFET de baja tensión.

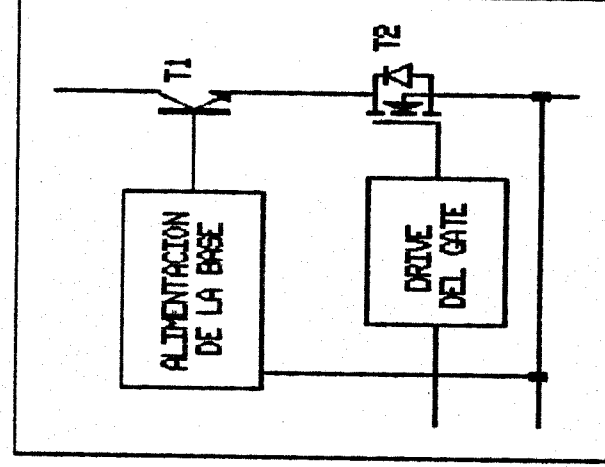


Fig. 4.1

Se debe notar que si bien en primera instancia surge el hecho que en esta forma se aumenta la caída directa durante la conducción, igual a

$$rd_{son} * I_{ds} + V_{cesat}$$

y esto constituye una clara desventaja frente al uso de un solo mosfet de tensión adecuada, valen las siguientes consideraciones:

* Es una característica de los mosfet que la caída de tensión directa aumenta progresivamente con el rating de voltaje, mientras que en los transistores bipolares este efecto es prácticamente despreciable. Esto hace que para ciertos rangos de tensión (mayor de 400 V) el drive por emisor sea una elección conveniente [9].

* No se disponen de mosfet de tensiones mayores de aproximadamente 500 V a costos razonables.

4.2. Características fundamentales

Una implementación inicial del drive por emisor es mostrada en la figura 4.2.

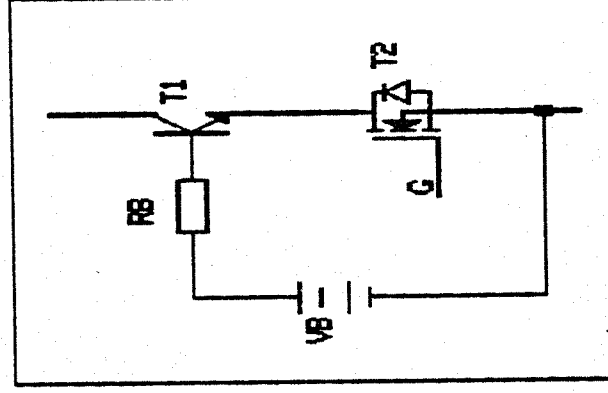


Fig. 4.2

La llave es controlada mediante el mosfet. Cuando el mosfet está encendido, el transistor bipolar también lo está ya que recibe corriente de base de la fuente VB; cuando el mosfet es apagado, al transistor le ocurre lo mismo, pues su emisor queda abierto.

4.2.1. Rating de tensión y corriente del mosfet

Teniendo en cuenta que esta configuración pretende aprovechar la capacidad de bloqueo de tensión del transistor bipolar, surge la pregunta de cómo se reparte la tensión entre el transistor y el mosfet en el estado apagado de la llave. Para responder a esto se hizo un estudio adoptando el modelo de Ebers y Moll para el transistor y modelando el mosfet en su estado apagado como una resistencia de valor igual al rating de tensión dividido la corriente de fugas a esa tensión. Para el estudio se consideró un mosfet representativo (IRF740, 400V, 10A). Se obtuvo como resultado, según puede verse en el apéndice A5, que la tensión del mosfet queda limitada a la tensión de base del transistor, en el caso de la fig.4.2 aproximadamente igual a VB.

Esto además es manifestado en varias referencias, aunque no fundamentado [9], [10] y [11].

Dado que VB será la necesaria para suministrar la corriente de base a T1, y por lo tanto no superará la decena de voltios, la única restricción que se le impone al mosfet es que debe poder manejar la corriente máxima de la llave.

De acuerdo a lo expresado, se decidió utilizar el mosfet MTH30N20, 30A, 200 V; dado que además de estar sobrado en cuanto a sus especificaciones eléctricas, se encuentra disponible en plaza a precios razonables.

4.2.2. Rating de tensión y corriente del transistor

Un problema que ocurre en transistores bipolares es la focalización de la corriente bajo el emisor en el momento de apagado [10] [11] y [12]. Esto provoca una alta densidad de corriente en el centro del emisor que puede dañar al transistor. Esta alta densidad de corriente se debe a la polarización inversa desigual de la juntura B-E, causada por la resistencia distribuida de la base.

En el drive por emisor las cargas almacenadas en el colector son evacuadas a través de la base en no más de algunas decenas de ns, durante el apagado del mosfet al hacerse cero la corriente por el emisor. A pesar de que la corriente inversa de base es bastante importante no ocurre focalización de la corriente en el centro del emisor.

El dispositivo bipolar por lo tanto exhibe una capacidad de absorción de energía en la RBSOA de apagado que es considerablemente mayor que si se utilizara un manejo de base. La bibliografía consultada [10], [11] coincide en que este aumento llega hasta el punto de hacer la RBSOA prácticamente rectangular.

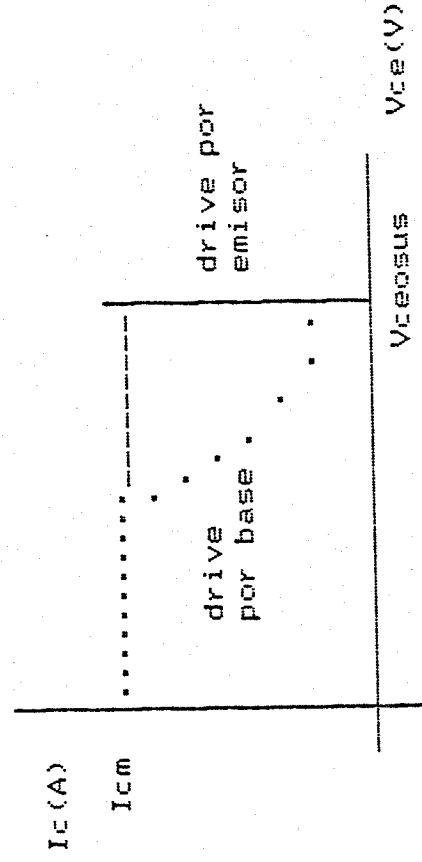


Fig. 4.3

Este efecto no es tan pronunciado si se utilizan Darlington's debido a la complejidad del mecanismo de evacuación de carga de transistor del Darlington.

Cabe también señalar que otra referencia bibliográfica [9] señala que la capacidad de bloqueo de tensión del drive por emisor es el rating VCEO del transistor bipolar (mayor que VCEO_{sus}) debido a que al "abrirse" el emisor en el apagado, la corriente pasa por la base y se puede considerar que es esta juntura quien debe bloquear la tensión aplicada sin entrar en la zona de avalancha.

Por otra parte el tiempo de storage del transistor se ve drásticamente disminuido ya que es la propia corriente de carga la que al pasar por la base elimina rápidamente la carga almacenada en la juntura B-C.

No es tan notoria la reducción del tiempo de fall [9], [10], [11].

De acuerdo con lo recién expresado y los ratings deseados para la llave, se utilizó como transistor bipolar de potencia el 2N6678, de 450 V, 15 A. Este componente se encuentra en plaza a precio razonable.

Hay que hacer notar que para el prototipo que se construyó a los efectos de ajustar el diseño antes de diseñar el circuito impreso definitivo se usó como transistor bipolar un BUX48 de 400V, 15A, similar en características al 2N6678 pero con menor ganancia que éste.

4.2.3. Drive de la llave

El estado de la llave es controlado por el gate del mosfet, por lo tanto la impedancia de entrada desde el punto de vista de la señal de disparo es la del mosfet y la corriente a aplicar es solamente la necesaria para cargar y descargar la capacidad de entrada del mosfet. Esta capacidad es además menor que en otros casos pues la componente capacitiva debida al efecto Miller que se ve desde el gate es mucho menor al ser

pequeña la tensión que debe conmutar el mosfet (que como se vió en 4.2.1 es básicamente la tensión de base del transistor). Por efecto Miller nos referimos al hecho de que la capacidad vista entre gate y source se ve aumentada al tener que descargar la capacidad gate-drain, la cual influye más cuanto mayor sea la tensión a conmutar.

4.3. Diseño de la llave

4.3.1. Diagrama de bloques

El diagrama de la figura 4.4 muestra la organización de la llave en bloques funcionales, los cuales se diseñarán en detalle en las secciones siguientes.

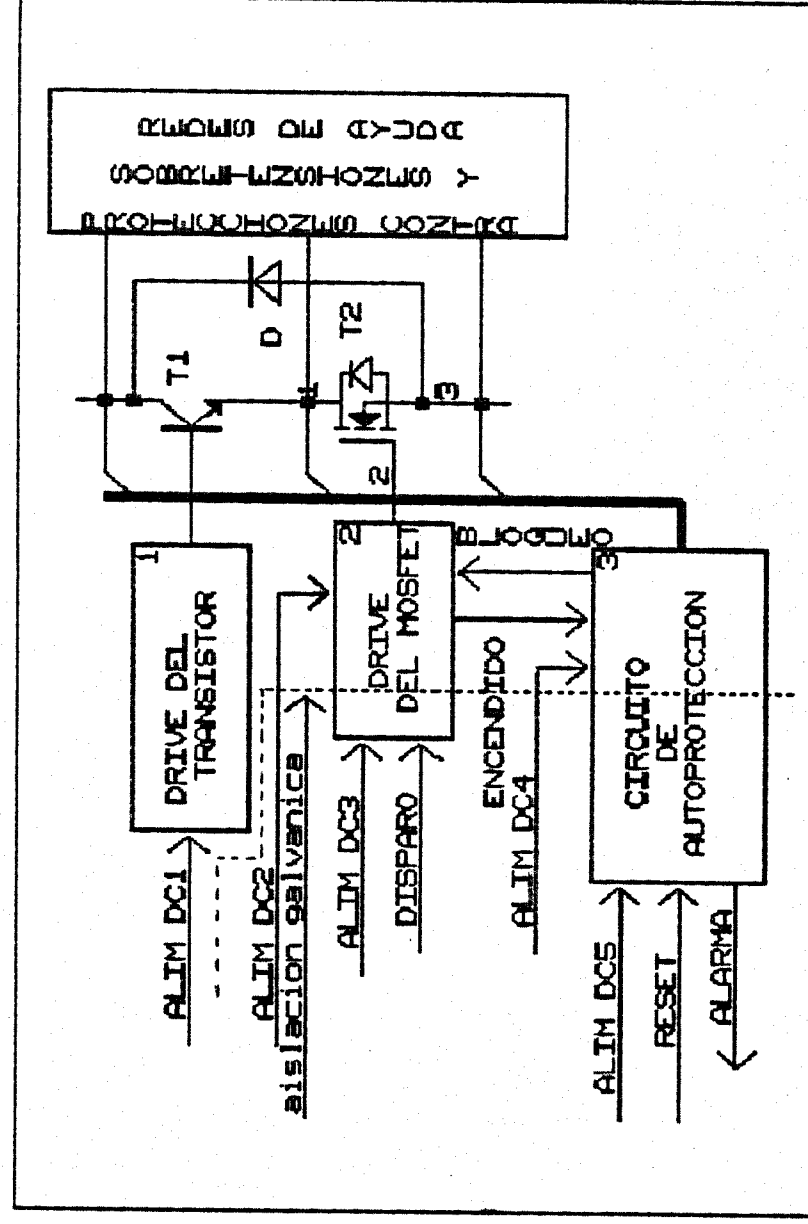


Fig. 4.4

Bloques involucrados:

Bloque 1: Drive del transistor: suministra la corriente de base a T1.

Bloque 2: Drive del mosfet: recibe la señal **DISPARO** que comanda el estado de la llave y maneja el gate del mosfet. Además genera la señal **ENCENDIDO** que indica al circuito de autoprotección cuando dejar actuar las protecciones, y recibe la señal **BLOQUEO** que cuando está activa inhibe el prendido de la llave.

DISPARO es activa en nivel bajo, es decir que la llave esta conduciendo cuando **DISPARO** es cero. **ENCENDIDO** es activa en nivel bajo, lo que implica que la protección está habilitada cuando **ENCENDIDO** es cero. **BLOQUEO** es activa en nivel alto, es decir que cuando **BLOQUEO** es uno, se inhibe el prendido de la llave. El bloque provee aislación galvánica y por lo tanto **ALIMDC3** y **ALIMDC2** deberán ser galvánicamente aisladas.

Bloque 3: Circuito de autoprotección:este bloque sensa las tensiones VDS y VCE y si cualquiera de ellas supera ciertos umbrales,ajustables por el usuario, cuando la señal **ENCENDIDO** se encuentra activa ,pone activas las señales **BLOQUEO** y **ALARMA** y permanece en este estado hasta recibir la señal **RESET**. Al igual que en el bloque anterior, este bloque suministra aislación galvánica y por lo tanto **ALIMDC4** y **ALIMDC5** deberán ser galvánicamente aislados¹.

Bloque 4: Protecciones contra sobretensiones y redes de ayuda: incluye las redes de ayuda a la conmutación de la llave y protecciones de sobretensión en los semiconductores de potencia.

Se incluye en el diagrama el necesario diodo antiparalelo imprescindible en aplicaciones como ser puentes inversores.

4.3.2. Drive del mosfet

El drive a diseñar debe cumplir con el requisito de suministrar aislación galvánica. Las dos formas clásicas de obtener esta aislación es por medios ópticos o por medios magnéticos.

Dentro de los medios ópticos, las soluciones que se encuentran al alcance de este proyecto (descontando la utilización de una fibra óptica) son los optocopladores integrados o pares led-fototransistor o fotodiodo infrarrojos.

Con respecto a esta solución se plantean las siguientes objeciones desde el punto de vista de su aplicación a la señal de disparo:

¹ Se debe notar que **ALIM DC1**, **DC2** y **DC4** por un lado y **ALIM DC3** y **DC5** por otro no requieren aislación galvánica entre si.

* Involucran en todos los casos retardos mayores al microsegundo.

* El punto anterior influye en forma importante pues no sólo se tiene un retardo grande sino también una gran dispersión, lo que da incertidumbre en el momento preciso de la conmutación de la llave. Esto constituye una importante limitante en la máxima frecuencia utilizable, aún más en configuraciones en puente inversor, donde es de vital importancia los instantes de conmutación de una llave respecto a la otra y en consecuencia el tiempo muerto deberá ser mayor que la referida incertidumbre.

* Problemas de inmunidad a valores altos de dV/dt en el caso de los optoacopladores integrados.

* Estas soluciones requieren una fuente de alimentación del lado aislado. El usar esta fuente involucra varios problemas: La fuente deberá ser de un valor que permita el adecuado manejo del gate del mosfet (entre 10 y 15 V). Del lado aislado también se precisa la fuente del drive del transistor (ALIM DC1), con lo que se presentan 2 alternativas:

* Si se utiliza la misma fuente para ALIMDC1 y ALIMDC2, se tendría una disipación excesiva al drivear el transistor desde una fuente demasiado alta, debido a la corriente de base.

* Si se utilizan fuentes distintas, esto implica un aumento considerable de la complejidad de las fuentes auxiliares a implementar y el conexionado de la llave. Por otra parte, al tratarse de una llave de propósito general cuyo régimen de funcionamiento no es conocido a priori, es difícil el diseño de una fuente obtenida de una fuente principal de potencia o de la corriente que pasa por la llave.

La otra solución posible es mediante un transformador de pulsos.

En esta solución se minimiza el problema de los retardos (no superan las decenas de ns). Además, teniendo en cuenta lo anteriormente dicho, es importante el hecho de que se pueda pensar en soluciones que no requieran una fuente del lado aislado.

Aquí se presentan 2 opciones:

* actuar sobre el transformador de pulsos todo el tiempo que se desea que la llave esté encendida (mediante trenes de pulsos).

* utilizar una configuración que se basa en mantener el estado de la llave (apagado o encendido) en la capacidad de entrada del mosfet [13],[14].

Atento a las consideraciones anteriores se optó por esta última solución, cuya implementación detallada es la de la figura 4.5.

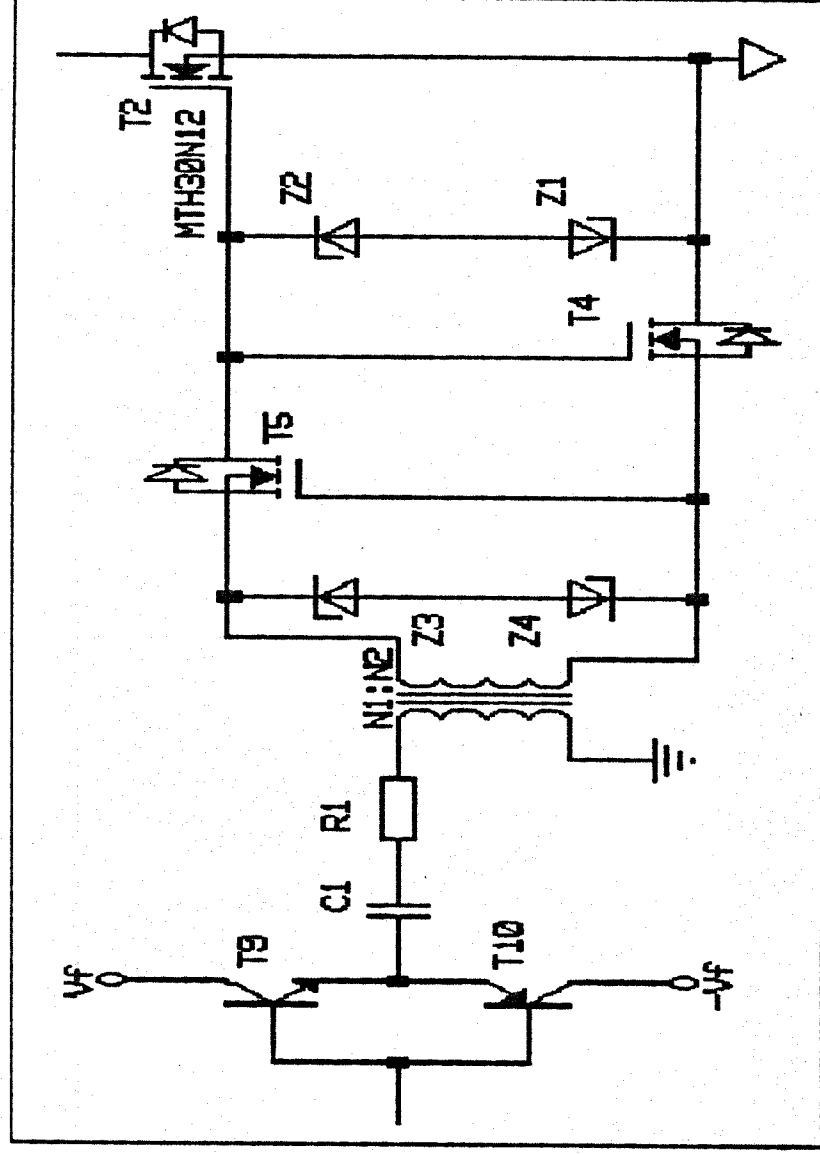


Fig 4.5

La idea básica surge del siguiente circuito:

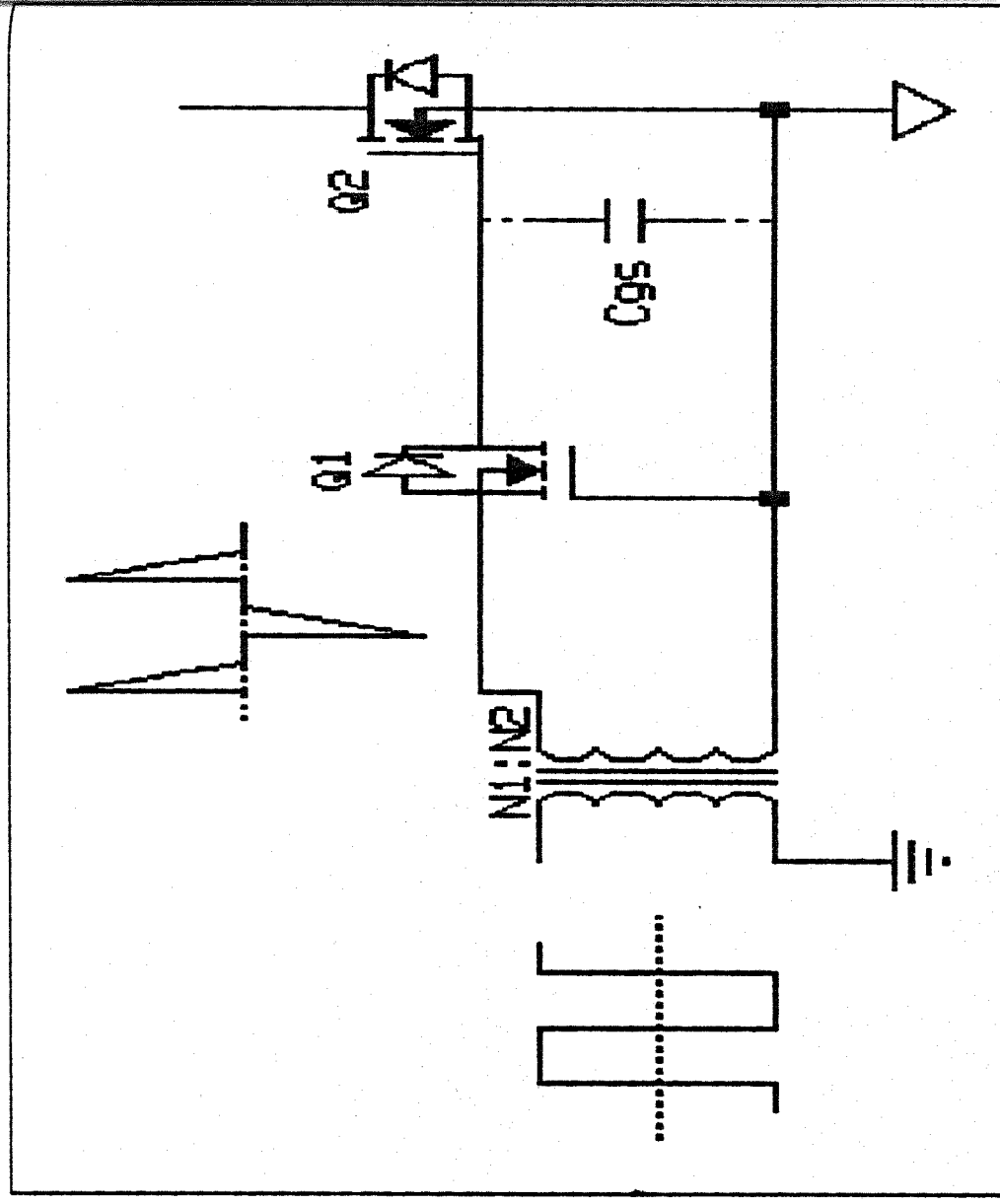


Fig 4.6

En este circuito el pulso positivo carga la capacidad de entrada del mosfet Q2 a través del diodo antiparalelo de Q1, y cuando este pulso desaparece al saturar el transformador, el diodo corta y la capacidad queda cargada. Con el pulso negativo, se prende Q1 (pues su tensión VGS es positiva) y se descarga la capacidad de entrada de Q2, cortando a Q2, y quedando $V_{GS}=0$.

El tener $V_{GS}=0$ cuando el mosfet está apagado representa una limitación, pues el margen de ruido hasta el umbral de conducción de Q2 es chico (igual a V_T , aproximadamente 4 V), en especial si se tiene en cuenta que al cortar Q1 el circuito de drive presenta una alta impedancia vista desde el gate de Q2.

El circuito propuesto en la figura 4.5, con la misma idea de la figura 4.6, tiene como efecto que con el pulso negativo la capacidad del mosfet de potencia queda cargada con VGS negativa.

Este circuito presenta como desventaja que debido a que la información del estado de la llave se almacena en la capacidad de entrada del mosfet, debido a las fugas de los otros elementos del circuito, se tiene una limitación en el máximo tiempo de prendido y por lo tanto en la mínima frecuencia de trabajo. Esta limitación será cuantificada luego del diseño completo de la llave.

A continuación veremos el diseño de cada uno de los elementos del circuito de la figura 4.5.

* **Z1,Z2,Z3,Z4:** Los diodos zener Z1 y Z2 protegen contra sobretensiones VGS inducidas por ejemplo por acoplamiento capacitivo a través del divisor capacitivo CGS-CGD de T2 [15]. Z3 y Z4 limitan la tensión a la salida del transformador de pulsos a los efectos de protección de T5 y T4.

El valor de Z3 y Z4 está dado por la tensión VGS a la que se desea que trabaje el mosfet de potencia.

Valor de trabajo VGS: de la hoja de datos de T2 (MTH30N20) se observa que el valor de $V_{GS}=10V$ es un valor adecuado para todo el rango de corriente (Fig.1 de la hoja de datos).

Para tener $V_{GS}=10V$, teniendo en cuenta la caída en el diodo antiparalelo de T5 y la pequeña caída D5 de T4, se eligió $V_{Z3}=V_{Z4}=12V$.

El valor de Z1 y Z2 debe cumplir que sea menor de 20V que es el VGS máx. del MTH30N20 y mayor de 10V, se tomaron $V_{Z1}=V_{Z2}=12V$.

* **T5 y T4:** Su tensión deberá ser mayor de 12V y su corriente se estimó de la siguiente forma:

De la figura 12 de la hoja de datos del MTH30N20 (gate charge vs. VGS) [16],[17] se obtiene que para $V_{GS} = 10V$, $Q_G = 80nC$.

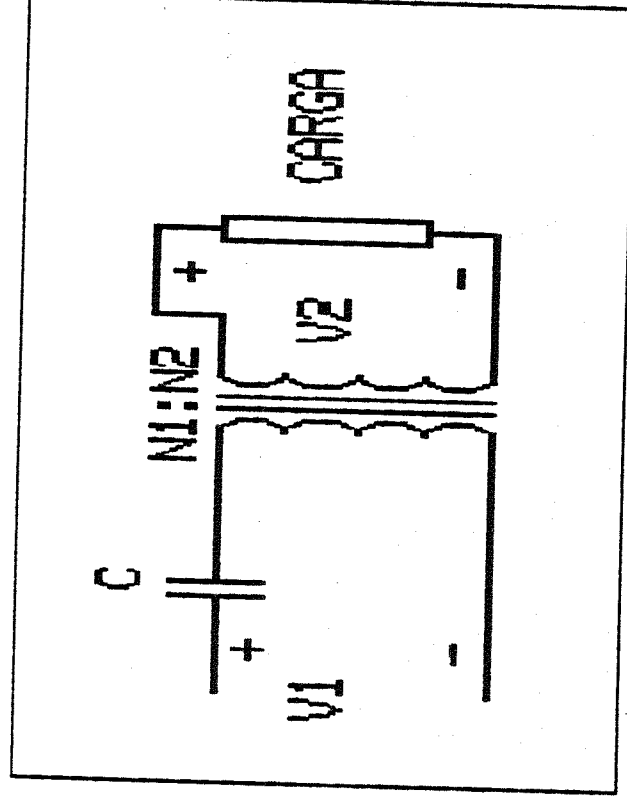
La corriente a suministrar al gate estará dada por $I_G = Q_G/t$, siendo t el tiempo de conmutación deseado.

Para tener $t \leq 500 ns$ entonces $I_G \geq 80nC/500ns = 0.16A$.

En base a estos datos se eligió como T4 y T5 el IRFD173 de 60V y 0.4A.

* C1, R1 y transformador de pulsos.

El circuito que estudiaremos en primera instancia es el siguiente:



En donde se asumirá para el transformador el siguiente modelo.

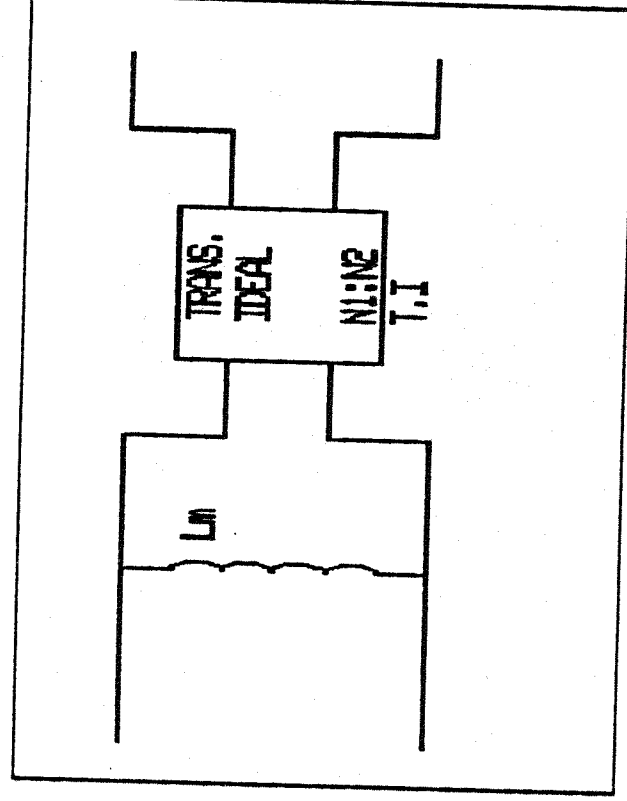


Fig 4.8

Con lo que el circuito de estudio queda:

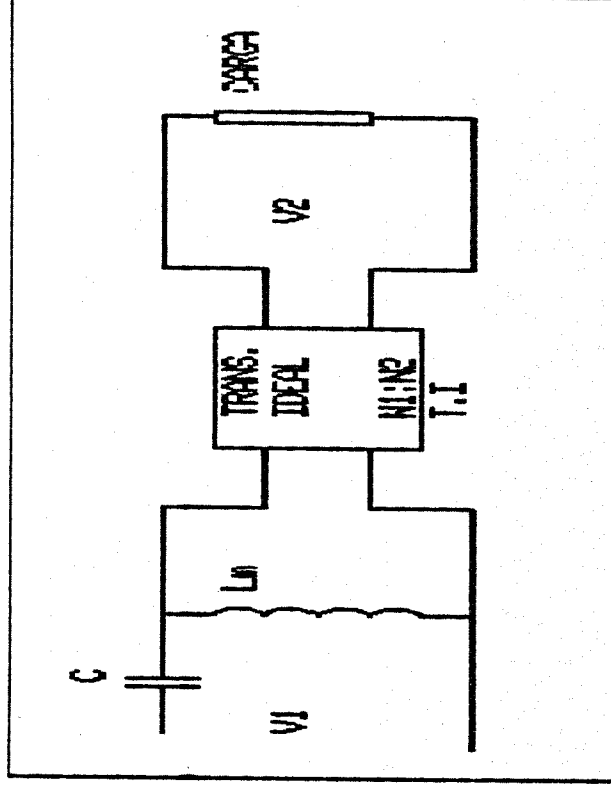


Fig 4.9

Los criterios de diseño serán los siguientes:

- * La tensión en C no varíe más de un 10% al cabo de un tiempo que llamaremos t_p y que lo tomaremos $1\mu s$. Con este criterio aseguraremos que la tensión V_2 es suficiente en magnitud y duración como para prender el mosfet.
- * El transformador no debe saturar para tiempos menores que t_p .
- * La carga la supondremos una fuente de corriente, estimando su valor como la corriente necesaria para cargar la capacidad de entrada del mosfet en el tiempo de preñado que llamamos t_{pr} .
Esta corriente coincidirá en consecuencia con la calculada a los efectos del dimensionado de T4 y T5 (anteriormente en esta misma sección) que resultó un valor de 160 mA .
Luego las ecuaciones generales de diseño son:

$$N1 * I_m = R * \emptyset_m$$

ec. 4.1

$$R = \frac{I}{\mu * S}$$

ec. 4.2

$$V_1 = N_1 * \frac{d\phi_m}{dt}$$

ec. 4.1

$$\phi_m = B_m * S$$

ec. 4.4

siendo μ : permeabilidad magnética de la ferrita
 s : sección del núcleo de ferrita
 l : largo medio del núcleo de ferrita

Sustituyendo ec.4.4 en ec.4.3 e integrando:

$$B_m = \frac{V_1}{N_1 * S} * t$$

ec. 4.2

$$I_m = \frac{R}{N_1^2} * t$$

ec. 4.3

En particular :

$$\hat{B}_m = \frac{V_1}{N_1 * S} * t_p$$

ec. 4.4

siendo $\hat{B}_m$ el valor del campo que se quiere en un tiempo t_p .

Por otra parte:

$$I_1 = I_m + \frac{N_2}{N_1} * i_2$$

ec. 4.5

y

$$V_c = \frac{1}{C} \int I_c * dt$$

resultando que

de ecs. 4.6 y 4.8

$$V_c = \frac{1}{C} \int \left[\frac{R}{N_1^2} t + \frac{N_2}{N_1} i_2 \right] dt$$

* Se desprecia la caída en C.

Por lo tanto:

$$\text{delta } V_c = \frac{1}{C} \left(\frac{R}{2 N_1^2} t_p^2 + \frac{N_2}{N_1} i_2 t_p \right) \quad \text{ec 4.9}$$

Tomando los siguientes datos:

$$\begin{aligned} V_1 &= 5 \text{ V} \\ S &= 56 \text{ mm}^2 \\ l &= 68 \text{ mm} \\ \mu &= 2500 * 4 * \pi * 10^{-7} \text{ Wb/Am [18]} \\ t_p &= 2 \text{ } \mu\text{s} \\ i_2 &= 160 \text{ mA} \\ B_{sat} &= 0.4 \text{ Wb/m}^2 \text{ [19]} \end{aligned}$$

$$\text{De la ec. 4.2 :} \quad R = 386 \text{ k}\Omega / \text{Wb}$$

$$\text{Si tomamos } B_m = 0.5 * B_{sat}, \text{ de la ec. 4.7: } N_1 = 0.45.$$

Si tomamos $N_1=1$, como en el secundario necesitamos por lo menos 12 voltios se toma $N_2=3$, con lo cual de la ecuación 4.9:

$$\text{delta } V_c = 6.13 \times 10^{-7} / C \quad [V]$$

$$\text{y si queremos} \quad \text{delta } V_c = 0.1 * V_1 = 0.5 \text{ V}$$

$$\text{Se tiene entonces: } C = 1.2 \text{ } \mu\text{F.}$$

Este condensador debe ser no polarizado, tomándose, con estas características,

$$C = 1 \mu\text{F.}$$

Se armó el circuito con estos parámetros y se obtuvo el resultado esperado en cuanto a tiempos y tensiones calculadas, pero cuando el condensador comenzaba a cargarse y se desmagnetizaba el transformador, en el secundario se inducía una tensión, en el sentido contrario al pulso anterior, que provocaba el cambio de estado del mosfet.

Pensando en eliminar las oscilaciones debido al circuito LC, el segundo circuito que se estudió es el siguiente :

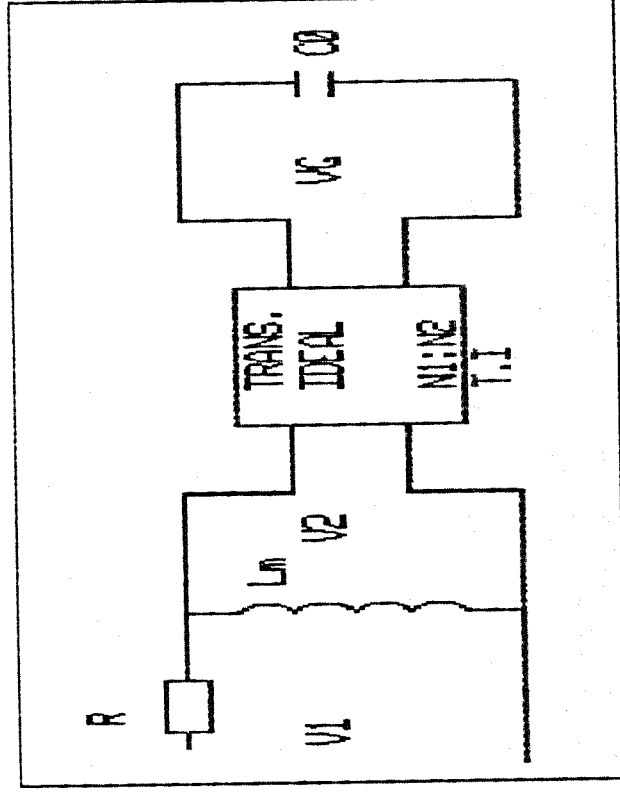


Fig 4.10

En este circuito, según como se muestra en el apéndice A6, expresión de $V_2(t)$ es:

$$V_2(t) = \frac{d}{\sqrt{1-d^2}} \left(\frac{V_{go}}{n} + 2 V_f \right) e^{-d\omega t} \sin(\sqrt{1-d^2} \omega t) -$$

$$\frac{V_{go}}{n} e^{-d\omega t} \cos(\sqrt{1-d^2} \omega t) \quad \text{ec. 4.10}$$

Donde $d = \frac{1}{2} \frac{\sqrt{L/C}}{R} \quad \omega n = \sqrt{1/LC} \quad C = C_0 * n^2$

(en lo que sigue se hablará indistintamente de 'd' o 'delta')
y sustituyendo $C = C_0 * n^2$:

$$\omega n^2 = \frac{1}{L C_0 n^2} \quad \text{entonces} \quad L = \frac{1}{\omega n^2 C_0 n^2} \quad \text{ec. 4.11}$$

$$d = \frac{1}{2} \frac{\sqrt{L/C_0}}{R n} \quad \text{entonces} \quad R = \frac{1}{2d} \sqrt{L/C_0} \frac{1}{n} \quad \text{ec. 4.12}$$

$$\text{Por otra parte} \quad L = \frac{\mu N^2 S}{1}$$

entonces

$$N1 = \sqrt{1 L / \mu S}$$

ec. 4.13

A partir de estas ecuaciones, el procedimiento de diseño utilizado fue el siguiente:

Se graficó la tensión $V_G(w_n * t) = V_2(w_n * t) * n$, paramétrica en δ para un n dado, ver figuras 4.11 y 4.12.

De allí se escogieron δ y n que den un pulso con amplitud y rapidez de subida adecuada y respuesta no oscilatoria.

Elegidos δ y n , tomando $t_p = 1 \mu s$, para cada $\alpha = w_n * t$ se grafica $V_2(\alpha) * n$, $N1$ y R (estos últimos se determinan ya que para cada α , dado t_p se calcula w_n y con w_n se calcula L (ver ecuaciones 4.11, 4.12 y 4.13)).

Los programas relacionados con el procedimiento anterior se encuentran en el apéndice A.4.

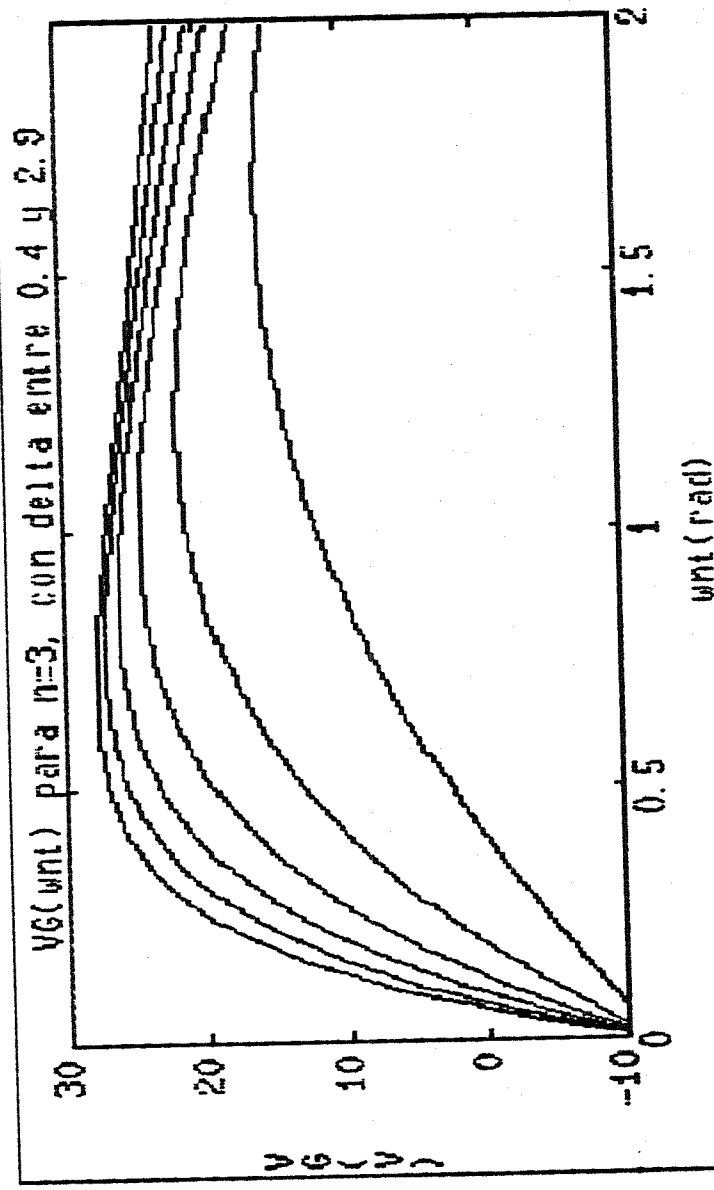


Fig. 4.11

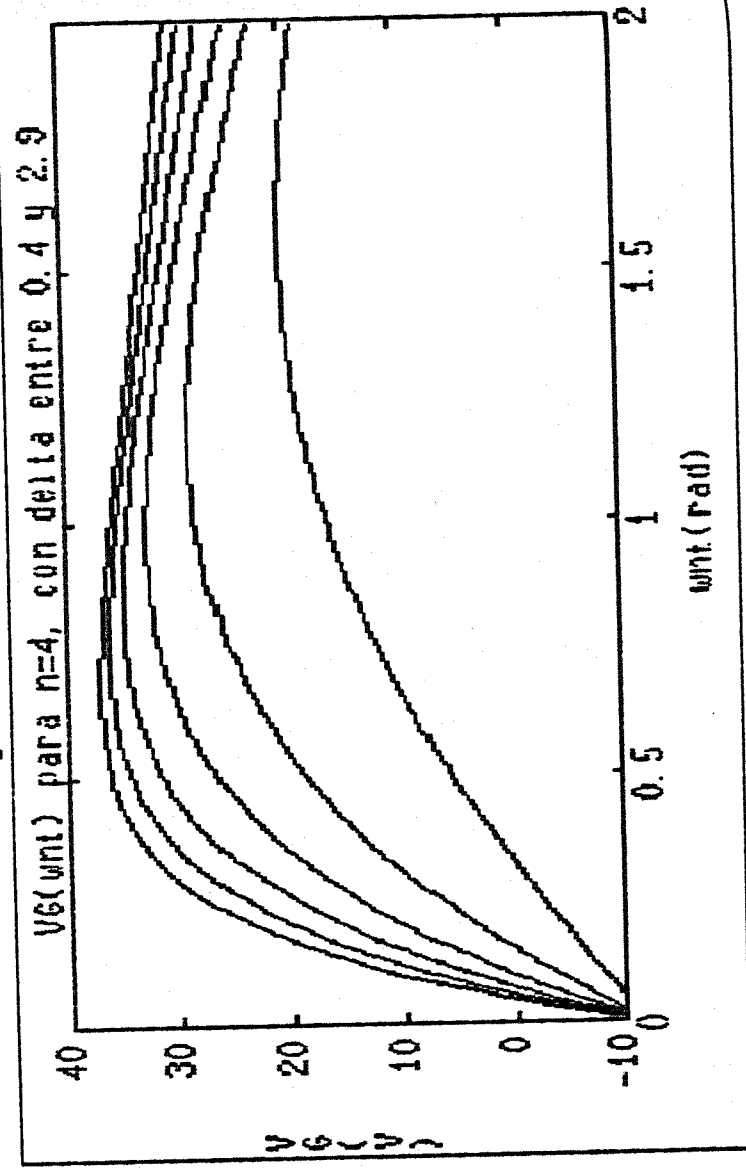


Fig. 4.12

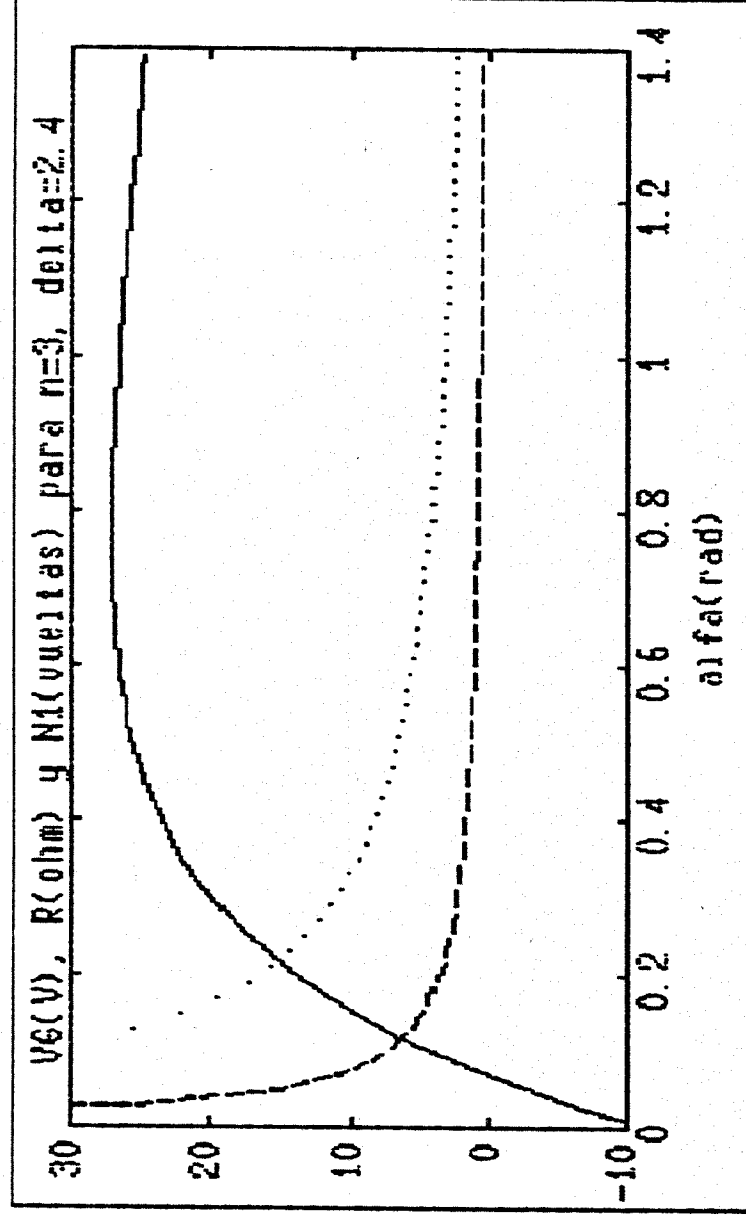


Fig. 4.13

VG ———
 R1
 N1 -----

Tomando en cuenta que para α_p (el valor de α correspondiente a t_p) se desea $VG \geq 12 V$, se eligió

$$\begin{aligned} \delta &= 2.4 \\ n &= 3 \\ \alpha_p &= 0.19 \end{aligned}$$

$$\begin{aligned} \text{de donde } N1 &= 4 \\ R &= 18 \Omega \end{aligned}$$

El circuito con estos valores tiene un comportamiento satisfactorio, a costa de una excesiva disipación en la resistencia R (mayor que 1 W).

Para solucionar este problema se retomó la idea original de intercalar un condensador de modo de bloquear la continua por el transformador, innecesaria luego del pulso inicial, con el agregado de una resistencia serie de modo de amortiguar las oscilaciones que eran el principal problema del circuito estudiado inicialmente.

En este punto, además se observó que para tener un funcionamiento simétrico del circuito en prendido y apagado se requería fuente positiva y negativa en el circuito de manejo de V1.

Por lo tanto el circuito quedó como se muestra en la fig 4.5.

El diseño del condensador (C1) es el mismo que el ya visto pues siguen valiendo las hipótesis planteadas.

Para el cálculo de R1 se pueden considerar dos intervalos de tiempo de funcionamiento cualitativamente diferenciados de circuito: un primer intervalo en el que la tensión en C1 puede considerarse constante y su impedancia nula, pues así fue calculado; y un intervalo posterior en el que influye esencialmente el circuito R1-L-C1.

En el primer intervalo es válido todo el razonamiento hecho en el segundo circuito estudiado (sin condensador).

En el segundo intervalo, considerando $N1 = 4$ (el obtenido de segundo caso estudiado) se tiene:

$$L = \frac{\mu N1^2 S}{1} = 41 \mu H$$

$$\omega n = \frac{1}{\sqrt{LC}} = 156000 \text{ rad/s}$$

De estos valores surgen 2 consideraciones:

* Con $\omega n = 156000 \text{ rad/s}$ se tiene en correspondencia un período T aproximadamente igual a $40 \mu s$, valor $\gg tp$, por lo que la división hecha en 2 modos de funcionamiento en instantes diferenciados es válida.

* En el circuito R1-L-C1 no se tuvo en cuenta la capacidad del mosfet vista desde el primario, esto es razonable pues

$$\omega L = 6.4 \Omega \quad \text{y} \quad 1 / (\omega C n^2) = 101 \Omega \gg \omega L$$

El criterio utilizado para el diseño de R1 fue que hiciera este circuito no muy oscilatorio dado que dichas oscilaciones si son de amplitud mayor al umbral de T4 y T5 (del orden de aprox. 4 V), producen el cambio de estado de T2 (mosfet de potencia).

Este circuito tiene:

$$\text{delta} = \frac{R1}{L 2 \omega n}$$

entonces

$$R1 = \Delta * 2 \sqrt{L/C1}$$

Con lo cual :

$$R1 = \Delta * 12.8$$

El límite para que el circuito no oscile es $\Delta = 1$, con lo que

$$R1 = 12.8 \Omega.$$

Se tomó $R1 = 8.2 \Omega$ lo cual da un comportamiento levemente oscilatorio (por lo tanto más rápido) pero que no en tal forma como para causar un mal funcionamiento del circuito.

Este valor de $R1$ da un buen funcionamiento en el circuito $R1-L$, ya que es menor que el calculado en este caso.

Vf: El diseño anterior se hizo con $Vf=5V$, adecuado para tener la compatibilidad deseada con las distintas familias lógicas.

T9 y T10: deben cumplir $V_{ceo} > 5V$ e $I_c > 200 \text{ mA}$, se utilizaron BC 337 y BC 327.

Para manejar las bases de T9 y T10 se utilizó el siguiente circuito de entrada.

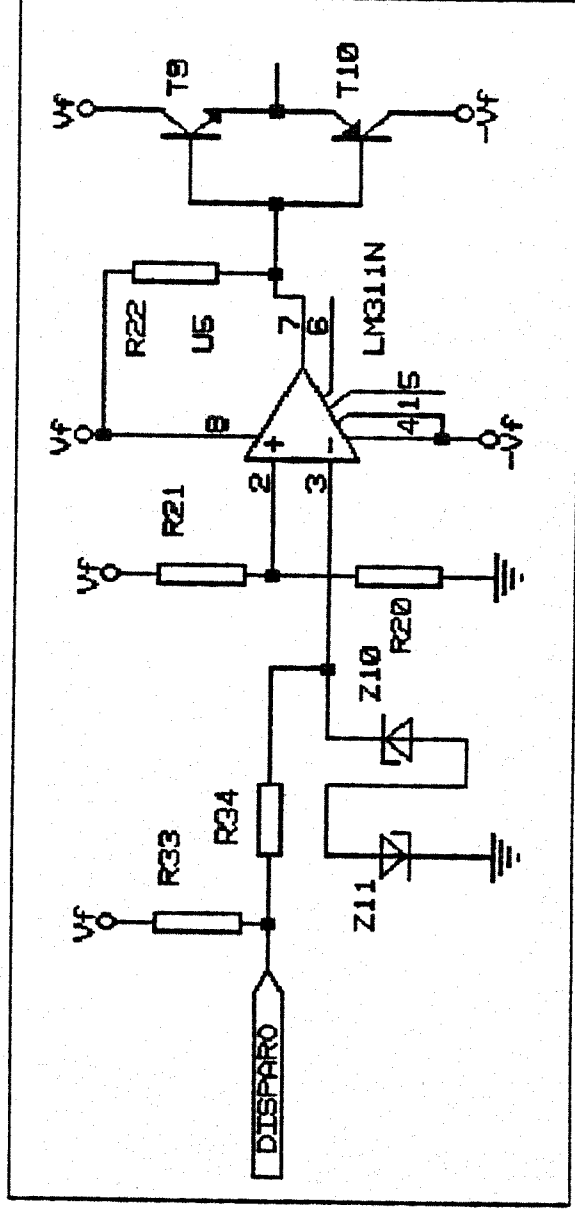


Fig. 4.14

Se utilizó DISPARO activa en el nivel bajo (es decir, prende la llave cuando está en cero). Esto se hizo así teniendo en cuenta el manejo con salidas tipo open - collector.

R33: "pull-up" que en ausencia de la señal DISPARO apaga la llave, valor 10k.

Z10 y Z11: limitan la entrada del circuito frente al manejo de la señal de DISPARO, por ejemplo con lógica CMOS alimentada de más de 5V.
Valor : 4.3 V / 1 W (1N4731)

R34: limita la corriente por los zeners y lo que se toma de la fuente de señal. En el peor caso de tensión de entrada, que tomaremos 18 V (máximo valor de trabajo en CMOS), para tener un consumo en la señal de disparo de 2 mA, R34 = 6K8.

U5: Tiene como función pasar del rango 0 - 5V a +/- 5V; por disponibilidad y buena velocidad se usó un LM311. Además cumple la función de invertir DISPARO para tener la lógica antedicha.

R21 , R20: Fijan la tensión de comparación del LM311 en 1.3V, aproximadamente igual a $(VOL + VOH)/2$ de una compuerta TTL (tomando como peor caso: $VOL_{máx} = 0.4V$ y $VOH_{mín} = 2.4V$).
De esto resulta que $R21 = 1.5k$ y $R20 = 560 \Omega$.

4.3.3. Polarización del transistor.

Inicialmente se consideró la siguiente configuración:

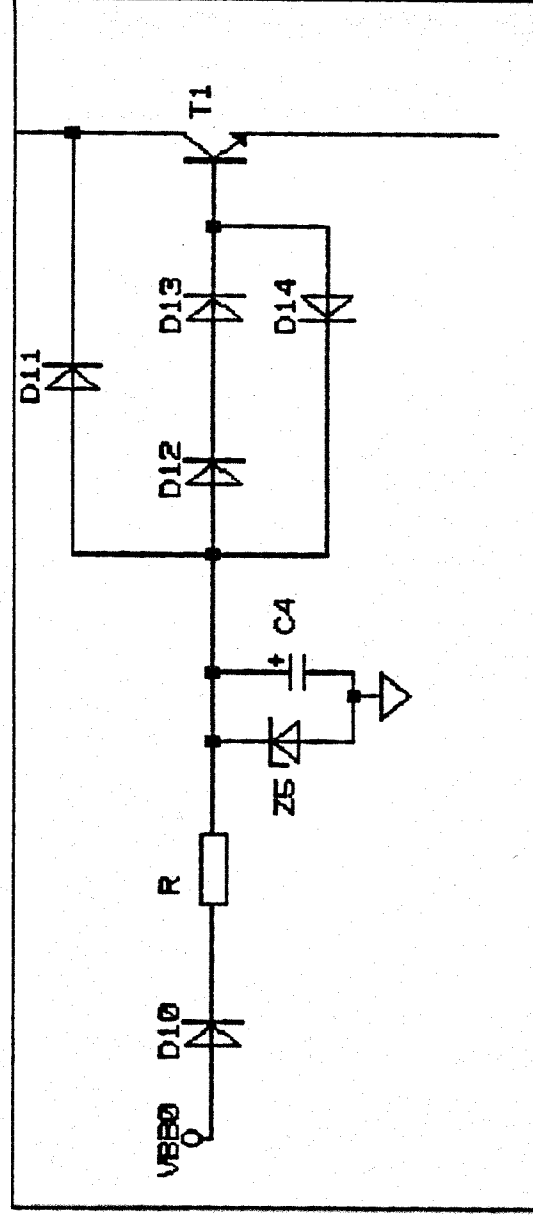


Fig. 4.15

En ella: la combinación C5-Z5 tiene como función absorber los picos de corriente inversa al apagar el transistor; D11, D12, D13 y D14 conforman el circuito antisaturación ("Baker clamp") que asegura que VCE es siempre mayor o igual a aproximadamente 2 Vgama lo cual evita una excesiva entrada en saturación del transistor que entorpece el apagado [20].

R25 fija la corriente de base, D10 evita que sobre pulsos de tensión en C5 pasen a la fuente VBB. Consideremos como valor razonable de VBB : 5V.

Para el diseño de R25 se tuvieron las siguientes consideraciones: con $hFE=5$, para $IC=10A$ se requiere $IB=2A$,

$$VR25 = VBB - 3 * VD - VBE - VDS$$

$$VR25 \text{ mínima se dará para } VDS_{\text{máx.}} = 1.92V @ 15A, Tj=100^{\circ}C, \\ VBE_{\text{máx.}} \approx 1V, VD = 0.6V$$

$$\text{entonces } VR25 = 0.3V \text{ con lo que } R25 = 0.15\Omega$$

Esto presenta el inconveniente de que para el caso de no tener corriente de carga por la llave, se tiene $VDS \approx 0V$ resultando $VR25 = 2.2V$ entonces $IB = 14.6A !!!$.

Esto muestra que con valores bajos de VBB (5V), las variaciones de VDS influyen en demasía en IB. Para solucionar esto existen 2 opciones:

- * Aumentar VBB, con el consiguiente consumo extra de potencia.
- * Alimentar la base con una fuente de corriente.

Se optó por esta última solución, usando el siguiente circuito:

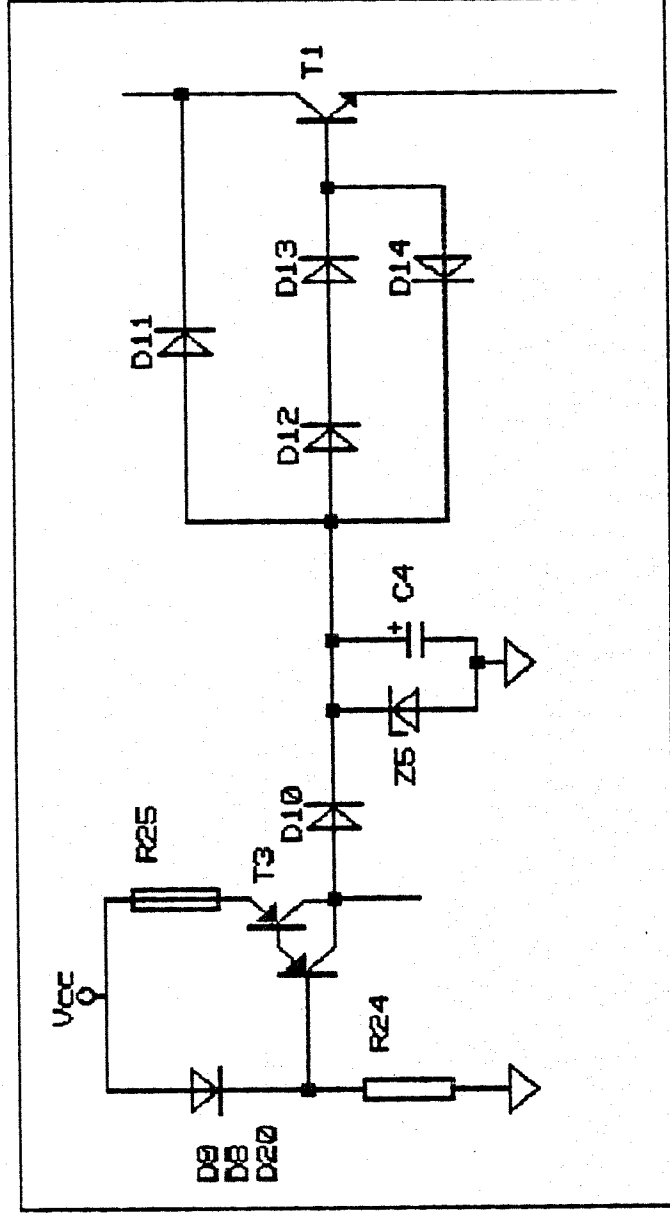


Fig. 4.16

donde D8, D9, D20, representan tres diodos en serie.

Fuente de corriente: $V_{R25} \approx 0.7V$

luego para tener $I_B = 2A$

$R_{25} = 0.33\Omega$, $P_{R25} > 1.5W$.

T3: Se utilizó un transistor Darlington para no cargar excesivamente al circuito de base (formado por R24, D8, D9 y D20). Requerimientos: $V_{CE} > 5V$, $I_C > 2A$, y capaz de poder disipar 4.4w para el peor caso en que $V_{DS} = 0$. Se eligió el TIP125 con un pequeño disipador (U de aluminio).

Cabe notar que con $V_{CC} = 5V$ y el peor caso $V_{DS} \text{ máx.} = 1.9V$ anteriormente analizado, la tensión VEC que quedaría aplicada sobre T3 no permite el funcionamiento de la fuente de corriente. Esto no ocurre usando $V_{CC}=6V$, y por otra parte en la práctica se pudo verificar que en el rango de utilización la tensión del mosfet no llegaba a estos valores extremos.

R24: Para polarizar adecuadamente los diodos, considerando que $IR_{24} \approx 10mA$, ya que $IB3 \text{ máx.} = IC3 / hFE_{\min} = 2A/1000 = 2 \text{ mA}$.

D10, D12, D13: No tienen requerimientos en cuanto al tiempo de recuperación inversa ni de tensión. Deben poder manejar la IB máxima (2A). Se usaron IRF6S05.

D14: El único requerimiento extra con respecto a los anteriores es que debe soportar un pico mayor de corriente (hasta 15A) en el momento de apagado de la llave. Se usó también IRF6S05.

D11: Debe ser fast recovery dado que al apagarse la llave debe bloquear la tensión del colector rápidamente, ser de tensión $> 450V$ y corriente mayor que IB máxima. Se usó el BYX55, disponible en plaza.

Z5, C5: Se calculan de modo que la tensión en ellos no supere los 10V en el momento del apagado.

Z5: 10V/5W (1N5347).

C5 tal que en el tfall del transistor, con $IC=15A$ su tensión no supere los 10V.

$$\Delta t (VC5) = V_f - V_i = I t / C5.$$

Considerando $V_i=4V$, $I=15A$, $t=2\mu s$; se tiene $C5 \geq 5\mu F$.

C5 también debe suministrar la corriente en los instantes iniciales de conducción del transistor, hasta que se establezca la fuente de corriente. Desde este punto de vista

$C5 \geq IB t / \Delta t_{av}$, que con $IB = 2A$, $t = 2\mu s$, $\Delta t_{av}=0.5V$ da

$C5 \geq 8\mu F$.

Dado que a mayor valor de C5 es claro, y se comprobó experimentalmente, que mejora el funcionamiento de la polarización del transistor se usó $C5 = 470 \mu F$.

R24: Para polarizar adecuadamente los diodos, considerando que IR24 $\approx$ 10mA, ya que IB3 máx. = IC3 / hFEmín = 2A/1000 = 2 mA.

D10, D12, D13: No tienen requerimientos en cuanto al tiempo de recuperación inversa ni de tensión. Deben poder manejar la IB máxima (2A). Se usaron IRF6S05.

D14: El único requerimiento extra con respecto a los anteriores es que debe soportar un pico mayor de corriente (hasta 15A) en el momento de apagado de la llave. Se usó también IRF6S05.

D11: Debe ser fast recovery dado que al apagarse la llave debe bloquear la tensión del colector rápidamente, ser de tensión > 450V y corriente mayor que IB máxima. Se usó el BYX55, disponible en plaza.

Z5, C5: Se calculan de modo que la tensión en ellos no supere los 10V en el momento del apagado.

Z5: 10V/5W (1N5347).

C5 tal que en el tfall del transistor, con IC=15A su tensión no supere los 10V.

$$\Delta t (VC5) = V_f - V_i = I t / C5.$$

Considerando $V_i=4V$, $I=15A$, $t=2\mu s$; se tiene $C5 \geq 5\mu F$.

C5 también debe suministrar la corriente en los instantes iniciales de conducción del transistor, hasta que se establezca la fuente de corriente. Desde este punto de vista

$$C5 \geq IB t / \Delta V, \text{ que con } IB = 2A, t = 2\mu s, \Delta V=0.5V \text{ da}$$

$$C5 \geq 8\mu F.$$

Dado que a mayor valor de C5 es claro, y se comprobó experimentalmente, que mejora el funcionamiento de la polarización del transistor se usó $C5 = 470 \mu F$.

4.3.4. Red de ayuda de la conmutación.

A los efectos de disminuir los pérdidas de conmutación en el apagado, se utilizó una red de ayuda de apagado de la siguiente forma: [21]

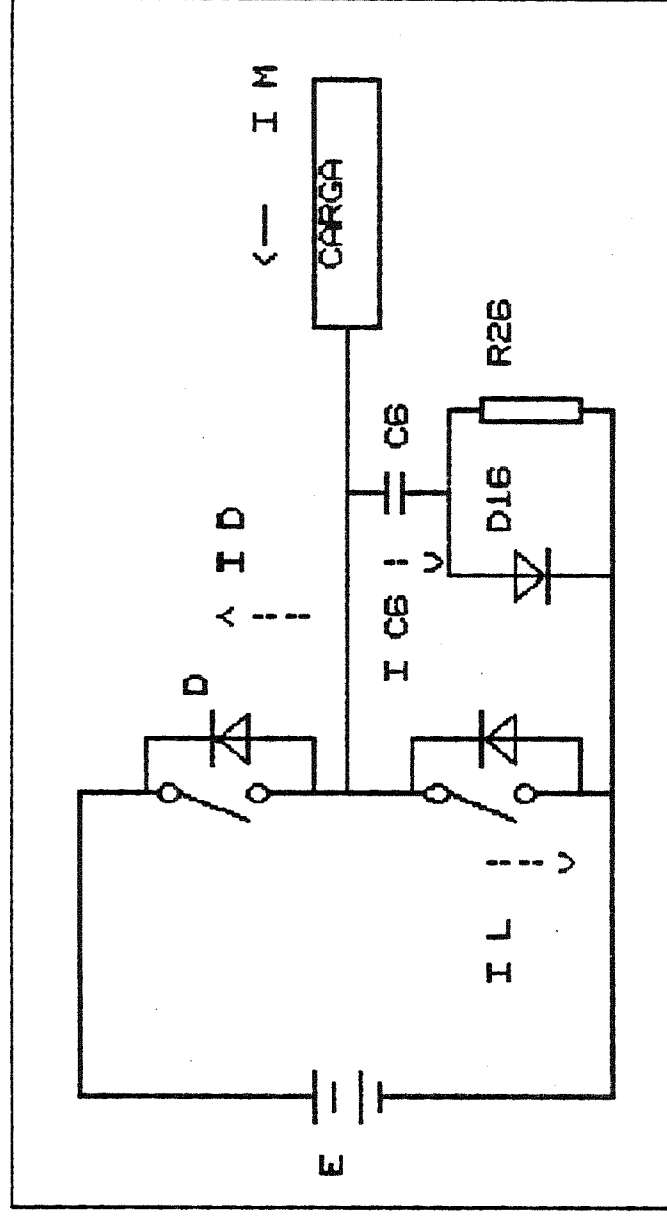


Fig. 4.17

Con ella se obtienen las siguientes formas de onda en el apagado:

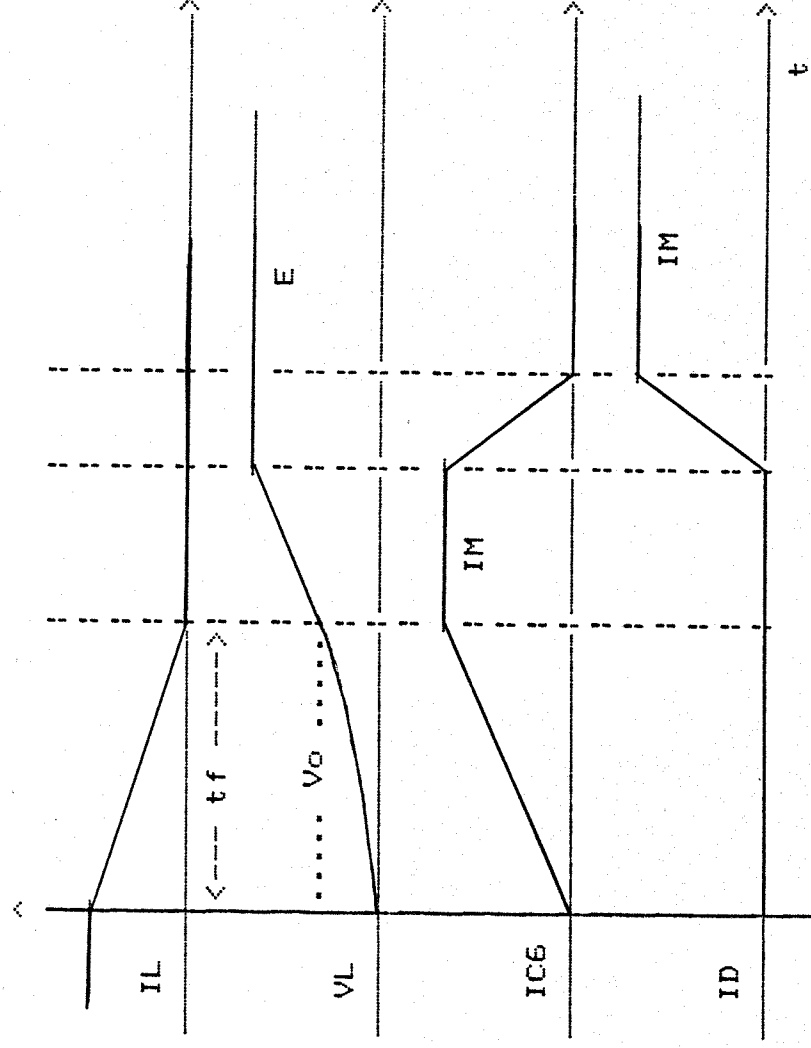


Fig. 4.18

Considerando lineal la caída de corriente en la llave durante el tiempo de fall, la tensión V_o (tensión en la llave cuando su corriente se hizo 0) surge de :

$$Q_c = C_6 * V_o$$

entonces

$$C_6 * V_o = \int_0^{t_f} I_{C6} dt = \int_0^{t_f} I_M \frac{t}{t_f} dt = (1/2) * I_M * t_f.$$

V_o debe ser menor que E (tensión máxima que se tendrá en la llave); elijo $V_o = 1/2 E$ [21] entonces se tiene :

$$C_6 >= I_M * t_f / E$$

Considerando $I_M = 8A$, $t_f = 1\mu s$, $E = 400V$,

$C_6 >= 20nF$, se tomó $C_6 = 20 nF$.

La resistencia R26 limita la corriente por el transistor en el encendido. Dicha corriente estará compuesta por:

$$E/R26 + IM + IRR$$

siendo : $E / R26$: corriente inicial de descarga de C6

IM : corriente por la carga

IRR : corriente de recuperación inversa del diodo D. (considerando un peor caso en el que D aún conduce al prender la llave).

R26 : debe ser tal que esta corriente sea menor que la máxima admisible en la llave, que en nuestro caso está dado por la máxima que admite el transistor, que para el 2N6678 es ICM = 20A.

Estimación de IRR : tomando de la hoja de datos del BY229 los

datos de : $Q_{rr} = 3\mu s$ @ $150^{\circ}C$ $dI/dt = 10A/\mu s$

$t_{rr} = 1\mu s$ @ $125^{\circ}C$ $5A$ $dI/dt = 10A/\mu s$

y aproximando la curva de recuperación inversa por un triángulo de área = Q_{rr} , base = t_{rr} , su altura será (la corriente IRR) :

$$IRR = 2 Q_{rr} / t_{rr} \approx 6A.$$

Entonces, para $E = 400V$ e $IM = 8A$, se tiene

$$R26 \geq 66.6\Omega$$

Además R26 debe cumplir que $R26 \cdot C6$ sea mucho menor que el tiempo mínimo de conducción de la llave para asegurar una descarga de C6 en tiempos despreciables.

Para $R26=67\Omega$, $R26 \cdot C6 = 1.3\mu s$, lo que hace que la condición se cumpla bien hasta tiempos mínimos de preñido del orden de los $7\mu s$ (frecuencias máximas del orden de $150 KHz$).

En cuanto a la potencia disipada por R26, ésta debe disipar en cada ciclo la energía almacenada por C6.

$$\text{Entonces } PR26 = 1/2 C6 \cdot E^2 \cdot f$$

Se utilizaron tres resistencias de $220\Omega/10W$ en paralelo, con lo que se tiene una disipación de $30W$ que permite los siguientes rangos de trabajo :

hasta 18.75 KHz	para $E = 400V$
hasta 25 KHz	para $E = 350V$
hasta 33.3 KHz	para $E = 300V$

El diodo D16 debe cumplir los siguientes requisitos: soportar picos repetitivos de valor IM (ver fig. 4.18), tener tensión mayor a E (450V), y ser de recuperación rápida, para no aportar un gran pico de corriente a la llave, si ésta se prende cuando C6 aún se está cargando a través de D16. Se usó el BYX55.

4.3.5. Diodo antiparalelo

El diodo antiparalelo es un componente imprescindible de la llave, pues en el funcionamiento en puente debe aportar una vía de pasaje a la corriente de una carga inductiva, cuando se apaga la otra llave de la rama. Este diodo además debe ser de recuperación rápida pues si se prende una llave de la rama cuando el diodo antiparalelo de la otra llave aún está conduciendo, si este no se recupera rápidamente se establece una corriente "cruzada" através del diodo y la llave que se prendió. Esta corriente se sumará a la de carga aumentando el rating de corriente necesario en la llave.

Los otros requerimientos son tensión mayor que E y corriente mayor que la de carga. En muchas aplicaciones en que la carga no es inductiva, basta con que la corriente de pico repetitivo sea mayor que la de carga, pues el diodo conduce sólo en las conmutaciones y por poco tiempo.

El diodo disponible en plaza con características de tensión y corriente adecuados y de mayor velocidad es el BY229. Dicho diodo es de tipo "soft fast recovery", no siendo el más adecuado para esta aplicación ($t_{rr} = 450 \text{ ns}$).

En la práctica se observó que para frecuencias superiores a 25 KHz y corrientes superiores a 8 A, con carga inductiva, el diodo aportaba una corriente de recuperación tal que hacia salir al transistor de saturación en forma notoria. La solución a esto es utilizar diodos más rápidos, que no están disponibles en plaza.

Fue posible conseguir 2 diodos "very fast recovery" de 100 ms, con los cuales se observó que este efecto desaparecía. (Diodo TG 8 Amp Very Fast Recovery Rectifier).

Cabe notar que aunque el transistor de la llave, tuviera diodo en antiparalelo, que junto al diodo antiparalelo del mosfet darían una vía de pasaje a la corriente inductiva, estos no actúan pues quedan en paralelo con un sólo diodo, no siendo necesario anularlos con un diodo en serie con la llave.

4.3.6. Protecciones

Como se vio en la sección 3.1, se implementaron las siguientes protecciones: contra sobrecorriente y salida de saturación y sobretensión.

Nos ocuparemos en primer término de las 2 primeras.

4.3.6.1. Protecciones contra sobretensiones y salida de saturación de la llave

A los efectos de sensar la corriente por la llave se toma la tensión del mosfet la cual se relaciona linealmente con I_{DS} a través de $r_{ds\ on}$. En este punto hay que tener en cuenta las variaciones de $r_{ds\ on}$ con la temperatura. Se debe diseñar la referencia de modo que proteja adecuadamente a temperatura ambiente, ya que al aumentar la temperatura, la protección actúa a corrientes menores al crecer $r_{ds\ on}$.

La salida de saturación del transistor T_1 se verificará sensando la tensión V_{ce} .

Como se observa en la fig. 44, el bloque que constituye estas protecciones tiene el siguiente intercambio de señales con el exterior :

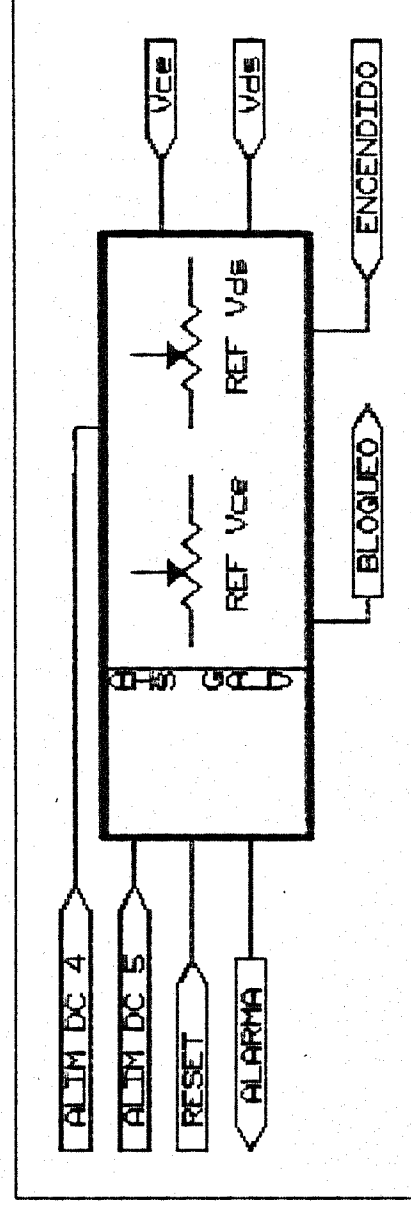


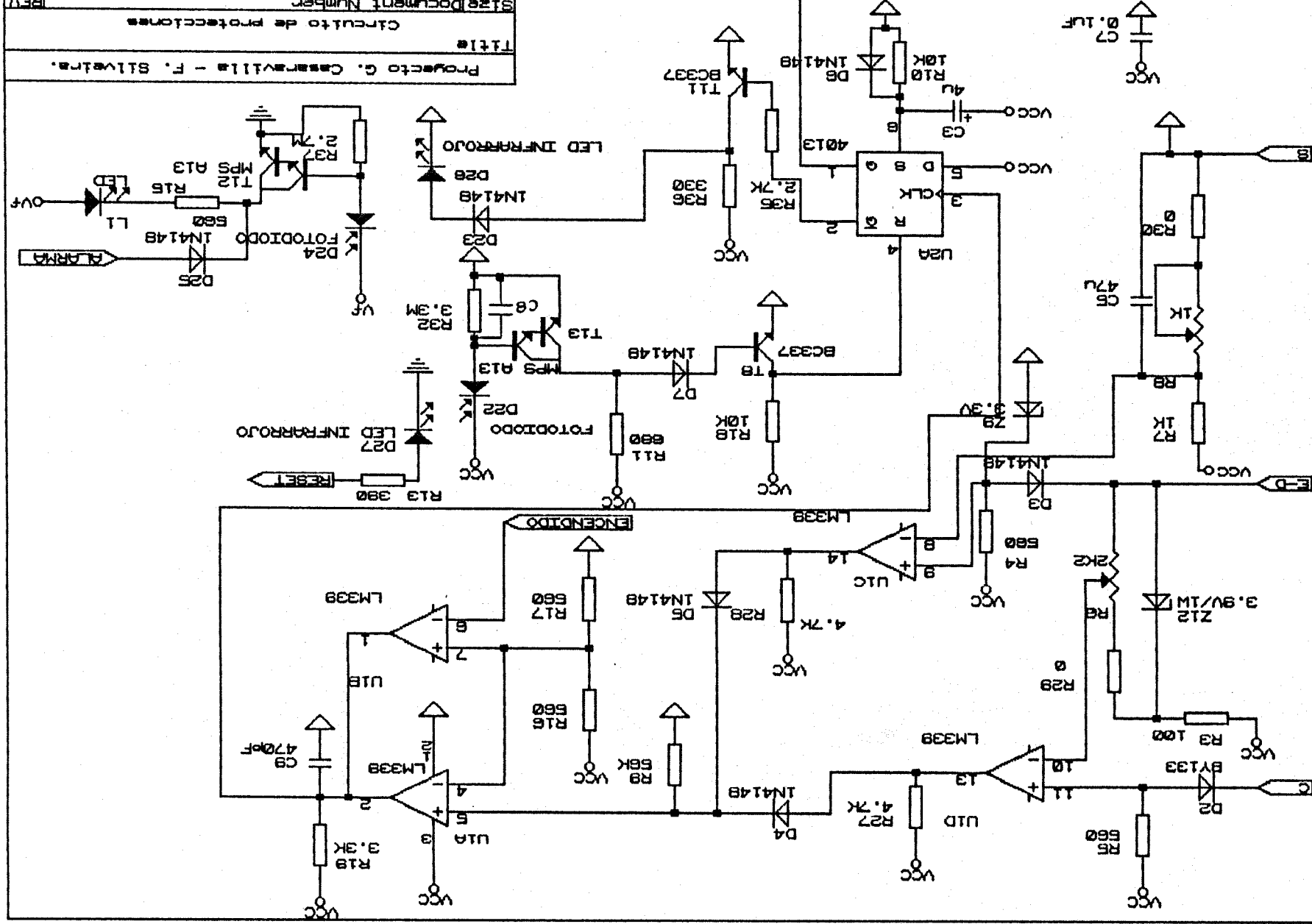
Fig. 4.19

El principio de funcionamiento del circuito será el siguiente : las tensiones V_{DS} y V_{CE} se compararán con valores de referencia ajustables, si alguna de estas señales supera el valor de referencia, estando la señal **ENCENDIDO** en su estado activo, se generará la señal **BLOQUEO** (que apagará la llave e impedirá su encendido posterior) y la señal **ALARMA**. Este estado permanecerá hasta que el circuito de autoprotección se reponga mediante la señal **RESET**.

La señal **ENCENDIDO** deberá estar activa todo el tiempo que se desee que actúen estos circuitos de protección. Este tiempo será el tiempo de conducción de la llave, exceptuando un intervalo inicial ajustable, a partir de que baja la señal **DISPARD**, que coincide básicamente con el tiempo de prendido de la llave (ton).

En base a esto se diseñó el siguiente circuito :

Proyecto G. Casarville - F. Silveira.	Titulo
Circuito de protecciones	Size Document Number
F19 4.20	A
REV 0	Date: February 1, 1990 Sheet 1 of 1



A continuación se verá el diseño detallado de los componentes.

Sensado y referencia de VDS :

La referencia para VDS está dada por : R7, R30, R8, y C5.

C5 filtra ruido de la referencia y está calculado para que la frecuencia de corte asociada sea mucho menor que 50 Hz. El sensado de VDS se hace mediante D3, Z9 y R4.

D3 tiene como función aislar al circuito de protección de la tensión VDS cuando el mosfet está cortado. Debe ser rápido para minimizar los picos de tensión que aparezcan a la entrada del comparador . Se usó un 1N4148 pues la tensión máxima en VDS es baja.

R4 debe ser tal que D3 se polarize adecuadamente cuando VDS es máxima en conducción (VDS = 2V).

Z9 absorbe el pico debido a la recuperación inversa de D3.

Una variante razonable en el sensado de VDS de un mosfet es colocar una capacidad en paralelo con Z9 , representa una ponderación en tiempo y amplitud del pico admisible en VDS antes de actuar la protección, lo que permite aprovechar mejor la capacidad de absorber picos de corriente por parte del mosfet (90A no repetitivos en el caso del MTH30N20).

En nuestro caso esto no es aplicable, pues la capacidad de corriente del mosfet excede ampliamente la del transistor usado siendo por lo tanto el transistor quien limita la capacidad de manejo de corriente de la llave, el cual por otra parte no tiene una capacidad de absorción de sobrepicos tan notable como en los mosfet (20A contra 15A nominales en el 2N6678).

Un tema relacionado con esto es que no es conveniente colocar una red de ayuda de apagado particular para el mosfet pues esto desvirtúa a VDS como sensado de la corriente por el transistor (además en esta aplicación no se justificaba pensar en ello por la baja tensión de trabajo del mosfet).

Sensado y referencia de VCE:

La referencia para VCE está dada por R3, R8, R29 y Z12.

Se diseñó R3 para polarizar adecuadamente a Z12, en el peor caso considerado: VDS = 1V.

Esta referencia al ser respecto al punto E-D, es una referencia de la tensión VCE directamente, (no VCS).

El sensado de la tensión de colector es mediante D2 y R5. El diseño es análogo al caso anterior de D4 y R3, con la diferencia de que D2 debe ser capaz de bloquear la tensión E de la fuente de alimentación de potencia.

Lógica del circuito:

Se utilizó el comparador cuádruple LM339 que puede trabajar con una sola fuente de 5V y presenta buenas características de velocidad (tiempo de respuesta típico: 300 ns).

R27 y R28 actúan como "pull ups" para la salida open collector del LM339; y junto con D4, D5, y R9 conforman un OR lógico de las dos señales derivadas de las dos protecciones. En el diseño de R27, R28 y R9 se tuvo en cuenta: la máxima capacidad de "sink" de corriente del LM339 y que el divisor R27-R9 o R27-R8, de en la pata 5 del LM339 una tensión mayor que la referencia de la pata 4 (aproximadamente $V_{cc}/2$).

R16, R17, U1A, U1B, R19 forman una función lógica que hace que cuando ENCENDIDO = 1 se bloquee la acción de las protecciones.

El condensador C9 discrimina la actuación de las protecciones bloqueando aquellas que duren tiempos menores a aproximadamente 1µs.

U2 es un CD4013 : flip-flop D CMOS disparado por flanco positivo. Este flip-flop se dispara por la actuación de las protecciones, generando las señales BLOQUEO y ALARMA y memorizando el estado de alarma.

C3, R10 y D6 aseguran el estado inicial del flip-flop al suministrar alimentación, colocando en el estado de alarma que bloquee el funcionamiento inicial de la llave hasta que el operador lo reponga.

C3 y R10 fueron diseñados de tal forma que cumplieran el ancho mínimo del pulso de seteo del flip-flop.

Entrada RESET :

El reset del estado de alarma se provoca por medio de la señal RESET, activa en nivel alto. Esta señal es aislada galvánicamente y luego actúa sobre la entrada de reset asíncrono de U2.

Tanto en el caso de la entrada de reset como en el de la salida de alarma, para la aislación galvánica, se optó por la utilización de led-fotodiódos infrarrojos. Esta solución es de una mayor sencillez constructiva respecto a la utilización de transformadores de pulsos, y si bien es de mayor complejidad respecto al uso de optoacopladores, soluciona los problemas de éstos en cuanto a inmunidad a los altos valores de dV/dt , ya señalados cuando se evaluaron las diferentes alternativas para el drive del mosfet (sección 4.3.2).

El circuito utilizado se muestra en la figura 4.21.

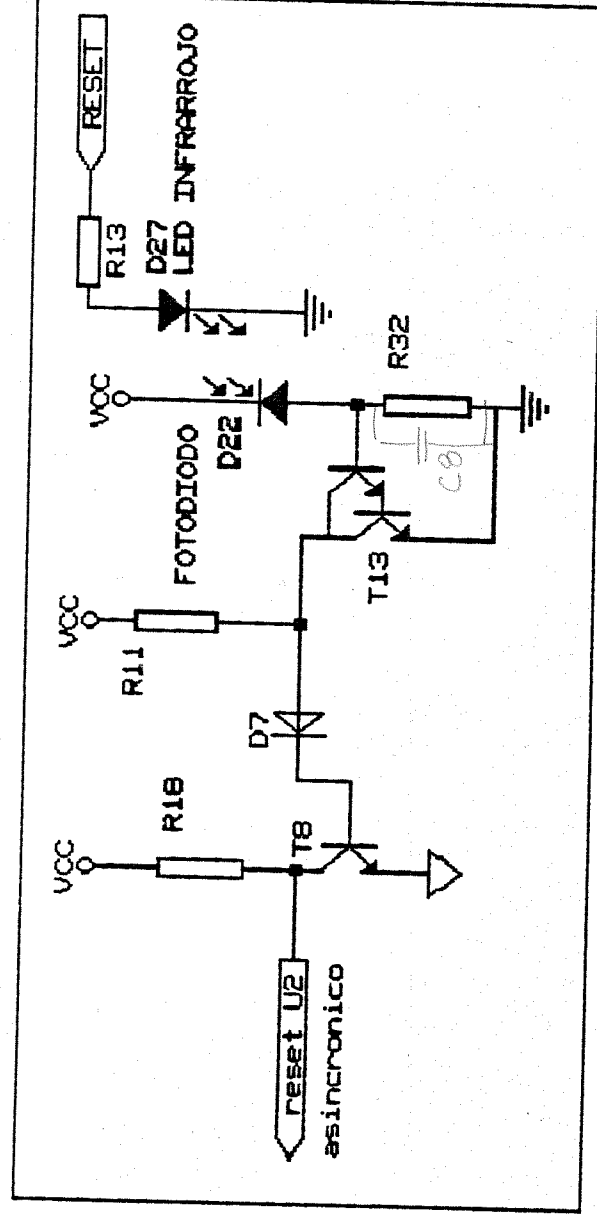


Fig. 4.21

* D22, D27 : Como par led-fotodiodo infrarrojo se usaron: VTE 1211 y VTB 1013, de acuerdo a la disponibilidad de plaza.

* R13 : Se eligió tal que para un nivel de 5V en la entrada RESET, suministre una corriente de al menos 10mA por el led. Considerando entonces $V_{LED} = 1.4V$, se tomó $R13 = 390\Omega$. Cabe acotar que esto impone, a la fuente de señal que maneje la entrada RESET, la restricción de poder suministrar esta corriente.

* Circuito de detección, asociado a D22, formado por D22, R32, C8, T3, R11 :

D22 : Para D22 se tomaron como datos representativos los siguientes: I_D oscuridad $\text{máx} = 2nA$
 I_D iluminado $\approx 2\mu A$

Para obtener a partir de corrientes de base de T13 del orden de I_D iluminado un manejo de corriente razonable, se eligió para T13 un transistor darlington, en particular el MPSA13, (30V, 500mA, $h_{FE} \text{ min} = 5000$).

R32 : Su diseño es crítico si se desea una buena performance en cuanto a velocidad. Esto es así pues su valor debe ser suficientemente grande como para que con el transistor en conducción, la corriente que por ella circula sea mucho menor que la I_D iluminado por el fotodiodo. Y por otro lado sea suficientemente chica como para permitir un rápido apagado del transistor al desaparecer la corriente por el fotodiodo. En este caso la señal considerada no es crítica desde el punto de vista de la velocidad, por lo que se hizo primar el primer criterio, por lo que se impuso :

VBE T13 ON

 << ID iluminado
 R32

con lo que para VBE T13 ON = 1.5V se eligió R32 = 3.3M Ω

C8 : Se colocó para filtrar ruido de alta frecuencia que aparecía en bornes de R32 y por lo tanto se transmitía al reset de U2.

R11 : Tal que sature a T13, considerando IBT13 = 2 μ A , hFEmín = 5000 , VCESAT13 = 1.5V , se tomó R11 de modo de tener IC13 = 5mA.

A continuación del circuito de detección se colocó un inversor formado por D7, T8, y R18 de forma de obtener la polaridad y niveles correctos de manejo de la entrada de reset asíncrona de U2 (ya que el nivel bajo obtenido en el colector de T13 es aproximadamente igual a VILmáx de la entrada de U2).

D7 : Asegura que se corte T8 cuando T13 satura.

Salida ALARMA :

La circuitería asociada a la salida ALARMA está formada por :

* una etapa que a partir de la salida $\bar{Q}$ de U2, de la capacidad de manejo de corriente necesaria para el led infrarrojo (que las salidas CMOS no poseen) (R35, R36, T11, D23);

* etapa de aislación galvánica y elementos asociados a la salida (D26, D24, R37, T12, R15, D25, L1).

R36 : Diseño análogo al de R13.

T11 : BC337.

R35 : De modo que suministre una corriente de base suficiente

para saturar a T11, $IB11 = 10 \frac{5V}{R36} \frac{1}{B_{min}}$, con lo que se

obtiene IB11 = 1.5mA , la que puede ser dada por la salida CMOS sin una caída excesiva.

D23 : Asegura el apagado de D26 al saturar T11.

D26, D24, R37, T12 : Diseño análogo al de los correspondientes elementos del circuito de la entrada de reset.

R15 : Debe asegurar una corriente suficiente para encender a L1, el cual es un led de baja corriente, debe ser IL1 mayor a

aproximadamente 2mA.

D25 : Permite que varias salidas de alarma, provenientes de diferentes llaves sean cableadas juntas, formando a través de una resistencia de "pull up" una función lógica AND cableada. De no colocarse D25, al activarse una señal de alarma, el T12 de esta tarjeta deberá absorber la corriente proveniente de R15-L1 de todas las señales cableadas con ésta.

4.3.6.2. Protección contra sobretensiones.

El objetivo de esta protección es absorber los picos de sobretensión debidos a inductancias parásitas del circuito.

Las opciones clásicas son:

- * Zeners y supresores de picos
- * Circuitos D-C-R (ver figura 4.22)
- * Varistores

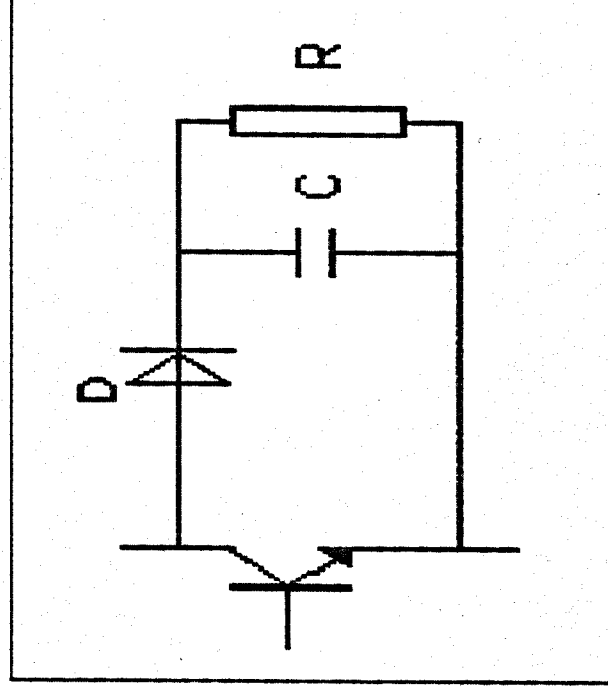


Fig. 4.22

El diseño en el segundo caso depende fuertemente del régimen de funcionamiento, ya que la resistencia R debe diseñarse de manera de descargar de la capacidad C la energía almacenada proveniente de la sobretensión no deseada. Esto se hace en los intervalos de conducción.

En nuestro caso, al tratarse de una llave de propósito general, estos tiempos no están determinados a priori, e incluso pueden ser muy variables en una misma aplicación (como es el caso de PWM).

En cuanto a los varistores, estos tienen los inconvenientes de sufrir una degradación progresiva después de cada pulso,

aún cuando éstos estén por debajo del rating; y por otra parte de degradarse cuando se lo exige más allá de los ratings (lo que tiene el problema de que no "quedan en cortocircuito al quemarse"). [24]

Finalmente la primera opción surge como la más adecuada, en especial los supresores de pico (como ser los de la línea P6KE de Motorola), que básicamente son diodos zeners con área de juntura aumentada, a los efectos de proveer una capacidad de absorción transitoria de energía mucho mayor. Entre las ventajas a señalar se destaca :

- * Sus propiedades no se degradan notoriamente con el uso.
- * Cuando se superan sus ratings y se destruye, pasa a una condición de cortocircuito¹, lo cual asegura una efectiva protección del semiconductor de potencia asociado.

La solución elegida fue esta última, la cual se implementó en 2 lugares:

- * una protección de toda la llave en su conjunto consistente en 2 P6KE 200A en serie (lo que provee una protección en 400V).
- * una protección del MOSFET de potencia, frente a la eventualidad de una rotura del transistor bipolar. En este caso se utilizó un zener 24V/1W, ya que esta protección actuará a manera de "fusible", cortocircuitándose al quemarse.

4.3.6.3. Generación de la señal ENCENDIDO

La señal ENCENDIDO, como se describió en la sección 4.3.1 tiene como función la habilitación del circuito de autoprotección contra sobrecorrientes y salida de saturación del transistor bipolar. Esta protección debe estar habilitada esencialmente durante el período conducción de la llave, concretamente debe habilitarse, con un cierto retraso que contemple el tiempo de encendido de la llave, luego que la señal DISPARO "dio la orden" de encenderla, y debe desabilitarse rápidamente al ordenarse el apagado de la llave.

La información del estado de la llave se encuentra disponible en la tensión de gate de T2. El circuito que sense esta señal para generar la señal encendido, debe presentar una impedancia muy alta para que descargue en forma despreciable a la capacidad CGS de T2, y también presentar una baja capacidad para que no cargue excesivamente al transformador de pulsos en los instantes de conmutación.

¹ Esto es válido siempre y cuando el componente " siga existiendo físicamente " luego del defecto.

Teniendo en cuenta estas consideraciones se decidió utilizar para sensar VGS un mosfet IRF1DZ3 de acuerdo al siguiente circuito:

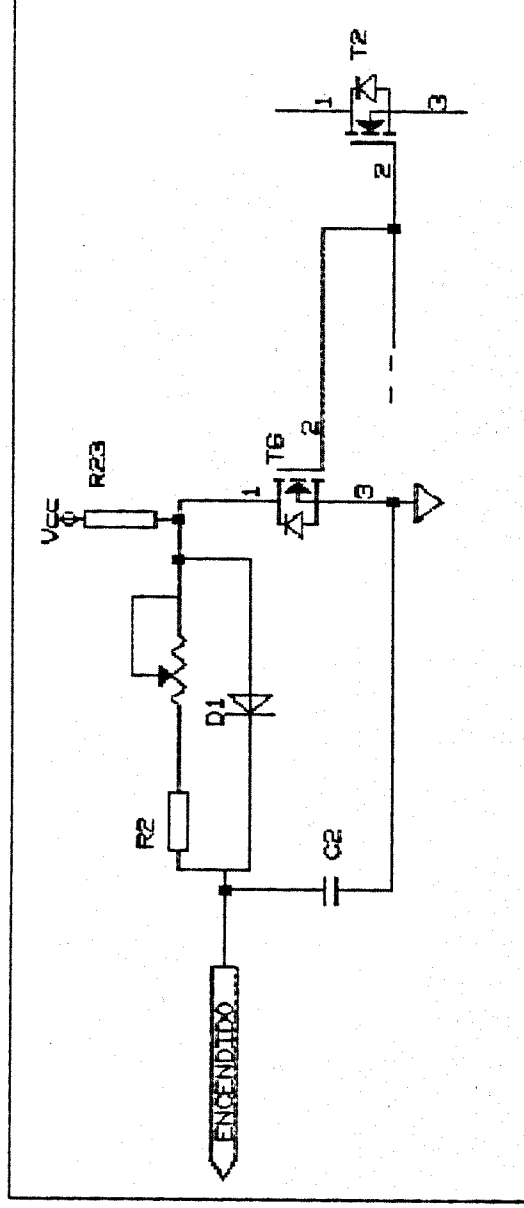


Fig. 4.23

En él, R2,C2,D1, genera un retardo en el flanco de bajada de **ENCENDIDO** (que es activa en nivel bajo), correspondiente con la conmutación de OFF a ON de la llave.

R2,C2 : Considerando la ecuación de descarga de C2 a través de R2, y teniendo en cuenta que la señal **ENCENDIDO** habilita el circuito de protección si es menor que 2.5V (ver sección 4.3.6.1), se tiene la siguiente relación entre el retardo efectivo obtenido en **ENCENDIDO** y los valores de R2,C2:

$$T_{ret} = R2C2 \cdot \log 2$$

(Despreciando tiempo de encendido del IRF1DZ3)

Para tener, entonces, un retardo nominal de aproximadamente 1µs y retardos máximos del orden de 3µs se tomó :

$$R2 = 2.7K + 4.7K \quad (4.7K \text{ variables}) \quad \text{y} \quad C2 = 0.5 \text{ nF.}$$

D1 : Cortocircuito a R2 en la carga de C2 (flanco subida de encendido, que corresponde al apagado de la llave), minimizando el retardo de la señal en este caso.

R23 : El retardo de **ENCENDIDO** en el apagado de la llave estará dado por la constante de tiempo R23-C2, que es deseable que sea la menor posible. De acuerdo a esto se tomó R23 mínima tal que no se tuviera una corriente excesiva por T6, (R23 = 27 Ω).

4.3.6.4. Bloqueo de disparos a la llave

La señal **BLOQUEO** (activa en nivel alto) se genera en el estado de alarma, y bloquea el encendido de la llave, mientras se permanece en dicho estado.

La misma se genera por la salida Q de U2 y provoca el apagado y posterior bloqueo de la llave, mediante el circuito que se muestra en la figura 4.24.

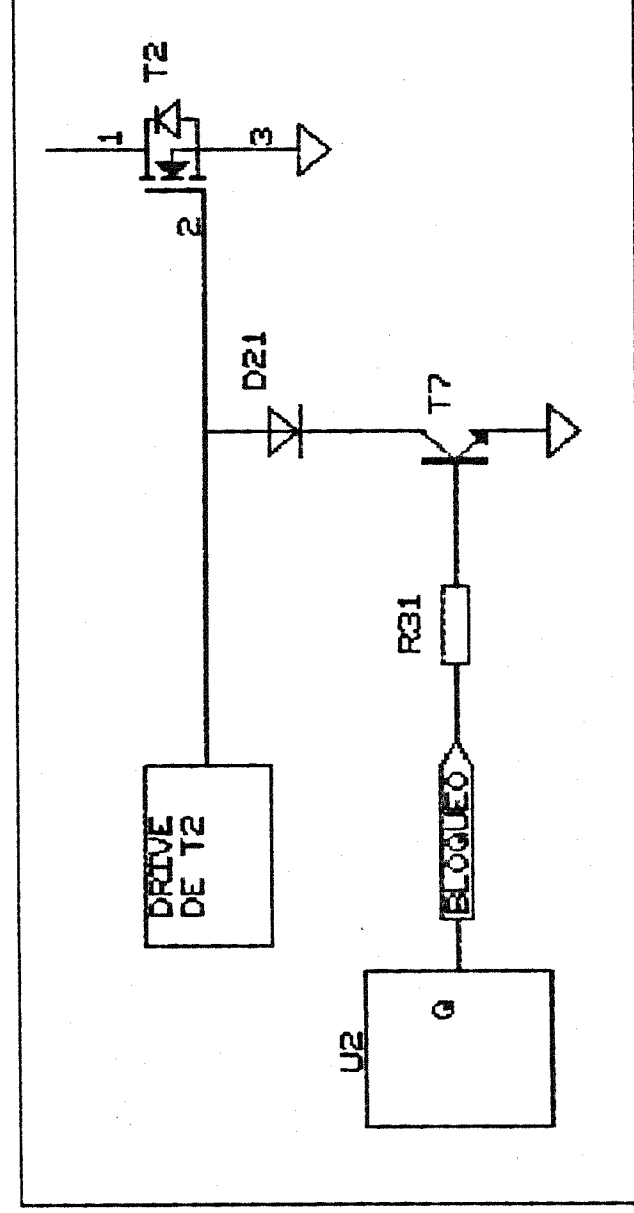


Fig. 4.24

Quando **BLOQUEO** se activa hace conducir a T7, con lo que se descarga la capacidad CGS, y se mantiene la tensión VGS aproximadamente en cero, forzando la llave al estado de apagado, independientemente de la señal **DISPARO**.

Quando **BLOQUEO** está en cero T7 permanece cortado, no interfiriendo en el normal funcionamiento del drive. El diodo D21 se colocó, pues sino, con **BLOQUEO** en cero, cuando el circuito de drive intentaba cargar la capacidad CGS negativamente, la conducción del diodo B-C de T7 lo impedía.

Componentes utilizados:

⁴
R37: Se eligió para tener IB7 menor y aproximadamente igual a 1mA (valor posible de ser suministrado sin una caída excesiva por la salida CMOS). Por otra parte considerando un

Llave de alta frecuencia

Drive por emisor

hfe de 100 para T7, se tiene una corriente de descarga de 100mA, lo que para $C_{GS}=7nF$ y $V_{GS}=12V$, da un tiempo de descarga de aproximadamente $1\mu s$, totalmente aceptable.

T7 : BC337

D21 : 1N4148

SERIAL	DIRECCION	FUNCION	CARACTERISTICAS ELECTRICAS
DISPARO	Entrada a la llave	Comanda el estado de la llave. Activa en nivel bajo, es decir: DISPARO=0 ---> llave encendida DISPARO=1 ---> llave apagada	VIL=1.2V (a Vf=5V) VIH=1.3V (a Vf=5V) IILmáx=-0.5mA (a Vf=5V, VI=0V) IIHmáx=0.1mA (a VI=5V) VImáx=18V ** VImín=-18V Ver sección 4.3.2
ENCENDIDO	Salida del drive del mosfet. Entrada al circuito de autoprotección.	Controla la habilitación del circuito de autoprotección. Activa un nivel bajo es decir: ENCENDIDO=0 ---> habilita el circuito de autoprotección. ENCENDIDO=1 ---> deshabilita el circuito de autoprotección.	La señal es invertida a la llave (ver secciones 4.3.6.3 y 4.3.6.2)
RESET	Entrada a la llave.	Reset del estado de alarma. Activa en nivel alto, es decir: RESET=1 ---> circuito de autoprotección reseteado. RESET=0 ---> circuito de autoprotección no reseteado.	VIL = 1.4V VIH = 4V IIL=0 (fugas de un diodo) IIHmáx=10mA (a VI=5V) (Ver sección 4.3.6.3)
ALARMA	Salida de la llave.	Señaliza el estado de alarma de la llave. Activa en nivel bajo es decir: ALARMA=0 ---> estado de alarma de la llave. ALARMA=1 ---> funcionamiento normal.	VOLmáx = 2.2V VOHmín: salida tipo "open collector", depende del "pull up" externo que se coloque. IOLmáx=-1.8mA IOHmáx=dada por el "pull up" externo (Ver sección 4.3.6.3)
BLOQUEO	Salida del circuito de autoprotección. Entrada al drive del mosfet.	Bloquea el encendido de la llave. Activa en nivel alto, es decir: BLOQUEO=1 ---> llave bloqueada (apagada). BLOQUEO=0 ---> estado de la llave de acuerdo a la señal DISPARO.	La señal es invertida a la llave (Ver sección 4.3.6.3)

** Considerando no se supere aproximadamente 1/3 de la potencia de R34, por otra parte esta es la máxima tensión de trabajo en CMOS.

Fuentes de alimentación :

La llave utiliza tres fuentes de alimentación: VCC y +/- Vf. La fuente VCC debe estar galvanicamente aislada de +/-Vf, debiendo superar la aislación el valor de E de la fuente de alimentación de potencia.

Fuente VCC : * Entre 5V y 6V
 * Consumo máximo : 2.3 A

Fuente +Vf : * Valor : 5 V
 * Consumo máximo : 75 mA

Fuente -Vf : * Valor : -5V
 * Consumo máximo : 50 mA

4.3.8. Diseño físico

4.3.8.1. Criterios de diseño del circuito impreso

Se diseñó un circuito impreso simple faz con 14 puentes. Durante su desarrollo se trató de tener para todas las pistas un espesor de al menos 50 milésimas de pulgada, a los efectos de tener una mayor confiabilidad en la fabricación del impreso. Esto no fue posible en sólo 9 tramos de pista, debido a problemas de espacio, en los cuales se usaron pistas de 20 milésimas de pulgada, que luego fueron retocadas "a mano" para darles mayor espesor.

Con las pistas de 50 milésimas, para fibra de vidrio con 35 microm. de espesor de cobre, se tiene una capacidad de manejo de corriente de 2.5 A aproximadamente admitiendo una elevación de temperatura sobre la temperatura ambiente de 40°C. ([22]).

Para las pistas por las que circula la corriente máxima de la llave, se utilizaron como base pistas de al menos 300 milésimas de pulgadas. Además, para asegurar la capacidad de manejo de corriente, y proteger el cobre de la oxidación se "estañaron" todas las pistas.

Por otra parte desde el punto de vista de la aislación dieléctrica, para soportar los aproximadamente 400V de pico máximo que se esperan tener, se tomó entre trozos de cobre sometidos a esta diferencia de potencial una separación mayor a 100 milésimas de pulgada ([22]).

4.3.8.2. Montaje utilizado.

En esta sección se verán los aspectos relativos al montaje de los semiconductores de potencia y disipación. Debido a que se manejarán di/dt importantes se debe ser muy cuidadoso en la disposición de componentes elegida, tomando como criterios básicos: la minimización de los caminos por donde circula la corriente de potencia (para minimizar inductancias parásitas) y la ubicación de los componentes de protección, como ser supresores de pico, diodo antiparalelo, etc; lo más cerca posible de los semiconductores de potencia.

Para adecuarse a estos criterios se utilizó un montaje de los semiconductores de potencia directamente sobre el impreso que contiene el resto de llave, usando para disipar los mismos un perfil de aluminio intercalado entre la caja de los componentes y el impreso. Los componentes así montados fueron: transistor bipolar, mosfet de potencia y diodo antiparalelo.

Este perfil de aluminio no brinda la disipación de calor requerida y debe ser por tanto montado sobre un disipador adecuado.

Con respecto al primer criterio señalado, se tuvo especial cuidado de que el camino entre el emisor del transistor bipolar y drenador del FET fuera lo más corto posible, y que el diodo antiparalelo tuviera su ánodo y cátodo lo más cerca posible de source y colector respectivamente.

Los componentes de potencia utilizados fueron: en encapsulado T03 para transistor, y mosfet y T0220 para el diodo antiparalelo.

El montaje se realizó de manera de tener aislado el disipador. Para ello, a los componentes:

- * se cubrieron con una fina capa de grasa siliconada
- * se puso la mica correspondiente
- * se colocó otra capa de grasa siliconada
- * se colocaron forros aislantes en las patas que atraviesan hasta el lado de soldadura del impreso
- * se montaron con tornillos con tuerca y arandela de presión que pasan a través del aluminio, donde se colocó un buje para asegurar la aislación. Estos tornillos cumplen 2 funciones: la de sujeción y la de proveer las conexiones eléctricas: colector-impreso, drain-impreso, y cátodo-impreso en cada caso.

Para la conexión de la potencia se soldaron 2 barras de cobre al impreso (en zonas previstas para ello, adyacentes al colector y source)

4.3.8.3. Diseño del dissipador

El diseño del dissipador se realizó considerando una aplicación posible de la llave, similar a la implementada descrita en la sección 5, que consiste en utilizar la llave en la rama de un puente, para generar mediante PWM una tensión sinusoidal de salida, a partir de $E/2=200V$, con I de pico=8A, y frecuencia 50 KHz (mayor que la utilizada en la aplicación de la sección 5).

En esta situación la corriente de una llave será una senoide rectificada de media onda con valor de pico 8A. Con esto se tiene una corriente media por la llave:

$$I_{med} = (8/\pi)A = 2.5A$$

y una corriente eficaz por la llave:

$$I_{ef} = \left(\frac{8}{2 \sqrt{2}} \right) = 2.8A$$

Cuando la llave está apagada está sometida a una tensión $V_M=400V$.

Para calcular el calor a disipar se tienen en cuenta tres aportes:

A) Pérdidas de conducción:

$$P_{cond} = V_{DS(on)} (I_{ef})^2 + V_{CESAT} I_{ef}$$

B) Pérdidas de apagado:

En estas pérdidas influye fundamentalmente la presencia de la red de ayuda al apagado. Como se demuestra en [21]:

$$P_{apag} = \left(\frac{V_M I_M t_f}{2} - \frac{1}{6 (2K-1)} \right) f$$

Donde: V_M : tensión a conmutar

I_M : corriente a conmutar

t_f : tiempo de fall

f : frecuencia de las conmutaciones

$K = \tau/t_f$, siendo

τ : tiempo de carga del condensador del snubber:

$$\tau = t_f + \frac{(V_M - V_o)}{I_M} C$$

donde C : condensador del snubber

V_o : tensión en C al cabo de t_f

C) Pérdidas de preñido:

$$P_{preñ} = 1/2 V_M I_M t_r f \quad [21]$$

A partir de estas expresiones y utilizando los siguientes valores:

$V_M = 400V$
 $I_{ef} = 2.8A$
 $V_{CESAT} = 2 V_{\gamma} = 2V$ (debido al "Baker clamp")
 $V_{DS(on)} = 0.08\Omega$ (de hoja de datos del MTH30N20)
 $I_M = I_{med} = 2.5A$ (en primera aproximación se tomó que la llave en todo momento conmuta su corriente media)

$t_f = 1\mu s$
 $f = 50 \text{ KHz}$
 $V_o = 200V$ (de acuerdo a diseño del snubber)
 (sección 4.3.4)
 $C = 20 \text{ nF}$ (de acuerdo a diseño del snubber)
 (sección 4.3.4)
 $t_r = 1\mu s$

Con estos valores se llega a:

$$P = P_{cond} + P_{papag} + P_{prend} = 6.4 + 2.1 + 26 = 34.5 \text{ W}$$

Prácticamente esta potencia en su totalidad es disipada por el transistor. Se tiene:

$$R_{ha} = \frac{T_j - T_a}{P} - R_{hh'} - R_{h'c} - R_{cj}$$

Donde: R_{ha} : resistencia térmica disipador-ambiente
 $R_{hh'}$: " " disipador-perfil de aluminio
 $R_{h'c}$: " " perfil de aluminio - caja
 R_{cj} : " " caja-juntura
 T_j : temperatura de juntura
 T_a : " ambiente
 P : potencia a disipar

Tomando: $T_j = 135^\circ C$ ($45^\circ C$ por debajo de la admisible)
 $T_a = 40^\circ C$
 $R_{hh'} = 0.3$ (con grasa siliconada)
 $R_{h'c} = 0.7$ (" " " y mica)
 $R_{cj} = 0.3$ (encapsulado T03)
 $P = 34.5 \text{ W}$

Se obtiene: $R_{ha} = 1.5^\circ C/W$

Para obtener dicha resistencia térmica se utilizó un disipador de aluminio de doble aleta similar al no.59 del catálogo adjunto, lo que lleva a usar al menos 15 cm.

5. Aplicaciones de la llave al laboratorio de Electrónica de Potencia del I.I.E.

La llave descrita anteriormente de diseño de forma de que fuera posible su aplicación a diferentes configuraciones de electrónica de potencia, tales como choppers e inversores.

Como aplicación particular en este proyecto, orientada a su posterior uso en el Laboratorio de Electrónica de Potencia, se implementó una rama de un puente inversor rígido en tensión en configuración "media H".

A partir de dicha configuración es posible en el Laboratorio :

- * La visualización de las formas de onda de conmutación de la llave.

- * Estudiar el comportamiento frente a cargas inductivas, resistivas y capacitivas.

- * Estudiar la eliminación de armónicos mediante PWM.

5.1. Rama de un puente inversor

La llave descrita en las secciones anteriores se aplicó en una rama de un puente inversor. Para el manejo de las llaves de la rama se utilizó una computadora DAEWOO en base al microprocesador Z-80 con el sistema operativo MSX-DOS.

Se implementaron dos modalidades de funcionamiento:

- i) Generación de una onda rectangular de frecuencia y ciclo de trabajo variable.
- ii) Uso de modulación por ancho de pulsos (P.W.M.) a partir de instantes de conmutación precalculados para obtener cierta amplitud y frecuencia de la componente fundamental, eliminando al mismo tiempo armónicos previamente elegidos de la misma.

5.2. Configuración de potencia

Se utilizó la configuración de medio puente inversor a partir de una alimentación de continua con toma de punto medio, según se muestra en la figura 5.1

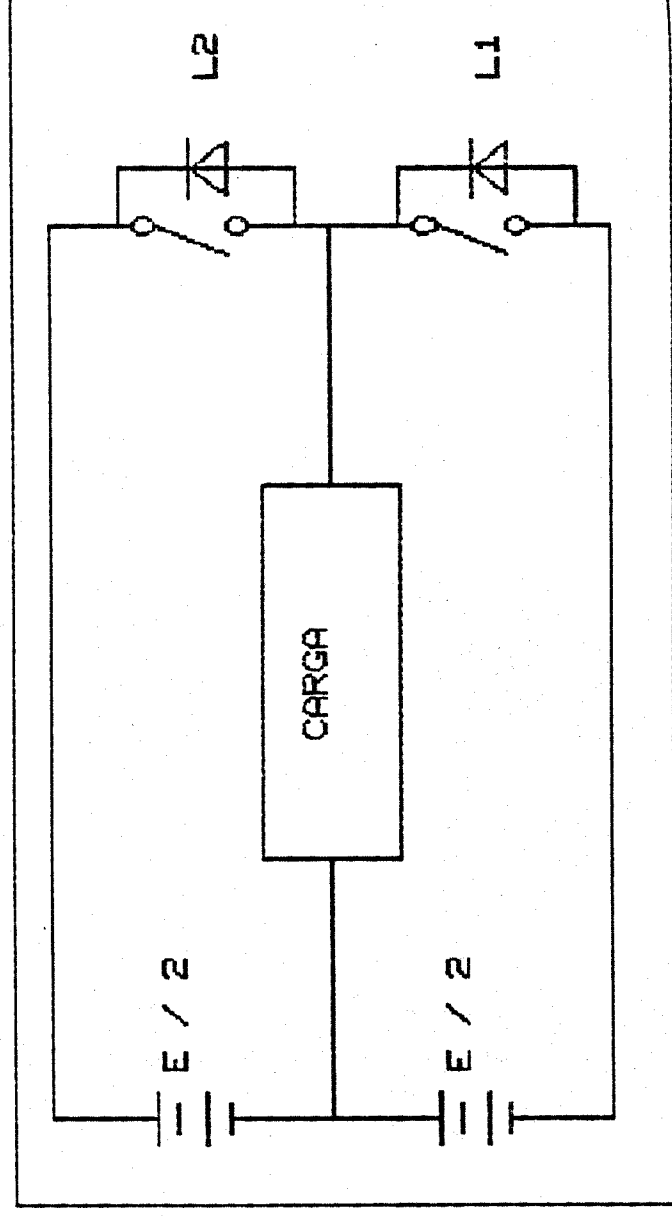
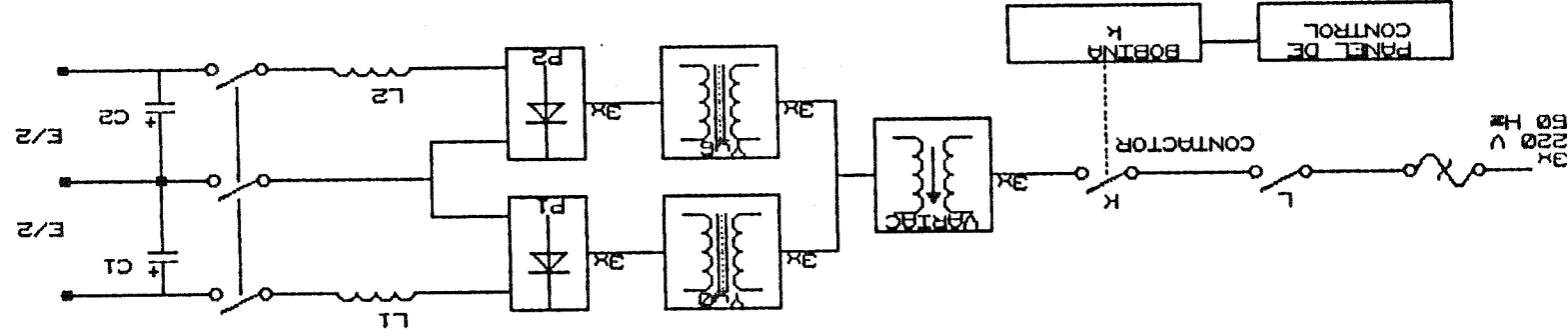


Fig. 5.1

Esta configuración permite imponer sobre la carga una tensión $E/2$ y $-E/2$ (teniendo una de las llaves prendida y la otra apagada).

Por otra parte cada llave debe tener una tensión de bloqueo igual a E (no teniendo en cuenta sobretensiones debido a inductancias parásitas), por lo cual siendo las llaves utilizadas de 450V, impone un valor máximo de $E/2$ del orden de 200V.

Las fuentes de continua se obtuvieron según se muestra en la figura 5.2



Proyecto G. Casaravilla - F. Silveira.	
Configuracion de potencia	
Size Document Number	A
REV	0
Date: January 31, 1990 Sheet 1 of 1	

De este circuito cabe resaltar los siguientes aspectos:

* El contactor K permite un apagado rápido del equipo por razones de seguridad, ya sea manualmente desde el panel de control, o mediante una señal generada por el equipo electrónico de control, en nuestro caso la computadora.

* T0 es un variac que permite obtener la variación de la tensión de salida entre 0 y 200V.

* Los transformadores T1 y T2 dan aislación galvánica entre las alimentaciones de los puentes P1 y P2. Están conectados en Yy0 e Yy6 respectivamente a los efectos de disminuir el ripple total de la fuente E de salida.

* P1 y P2 son puentes rectificadores trifásicos de doble vía.

* L1, C1 y L2, C2 filtran la tensión continua de salida, siendo por otra parte necesarios C1 y C2 para absorber las corrientes que circulan por los diodos antiparalelo de las llaves del puente cuando la carga no es puramente resistiva.

5.3. Controlador de la rama

Se utilizó una computadora DAEWOO en base al microprocesador Z-80. Las señales de disparo se generaron por los bits de datos del puerto de disparo, (en particular se usó el bit 0 para LL1 y el bit 1 para LL2), y la señal de reset de las llaves (común para ambas llaves), por la salida de "strobe" del mismo puerto. (Ver información del conector en apéndice A.1).

El mismo puerto dispone de un bit de entrada ("busy") que se podría utilizar para que el software sensara la señal de alarma de las llaves.

Dado que la baja velocidad de la computadora hace impracticable el adecuado sensado de la señal de alarma, se optó por una solución en la que la señal de alarma de cualquiera de las dos llaves inhibe los disparos a ambas llaves por hardware externo.

Este hardware, que se muestra en la figura 5.3, se encuentra implementado en una tarjeta de interfase con conectores adecuados para una fácil desconexión del hardware de potencia del resto del sistema.

Los conectores se eligieron tal que se evitara una conexión equivocada (o sea confundir el conector de la computadora con los de las llaves). Ver conexionado en apéndice A.2.

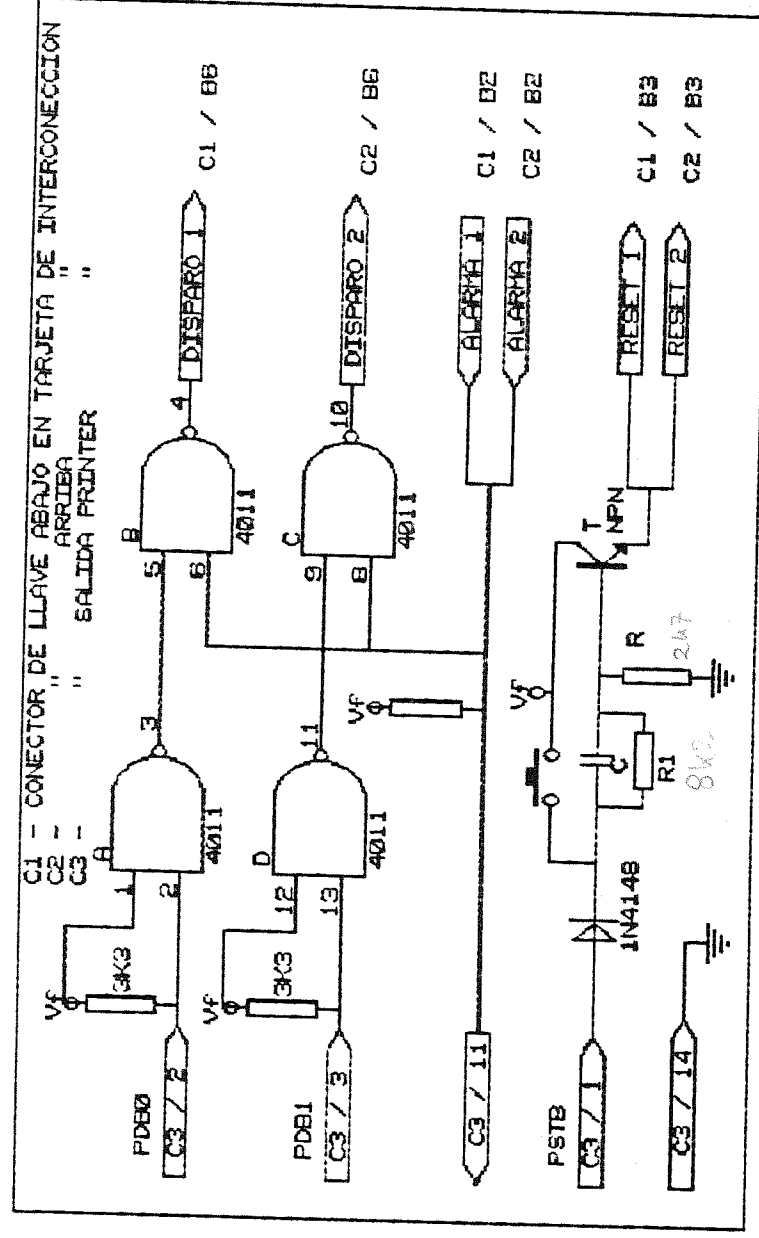


Fig. 5.3

Como se observa en la figura, las señales ALARMA 1 y ALARMA 2 provenientes de ambas llaves están conectadas en un AND cableado (ya que estas salidas son tipo open collector). De esta forma la actuación de cualquiera de ellas bloquea los disparos a ambas llaves.

La señal de reset se da en forma conjunta a ambas llaves, a través del transistor T, para poder dar la corriente necesaria a estas entradas de las llaves, que como se ve en 4.3.7 es como máximo 10 mA cada una.

La señal de reset se puede generar de 2 formas: por medio de un pulsador que está en el panel de control, y a través de la salida PSTB del puerto de impresora de la computadora.

El diodo D permite implementar un OR entre estas dos señales de reset, protegiendo la salida del puerto de impresora.

R y C fijan un tiempo de reset máximo para no inhibir las protecciones de la llave por un tiempo superior a aproximadamente 50ms.

R1 permite la descarga de C una vez desaparecida la señal de reset.

5.4. Onda rectangular

* La idea es generar una onda rectangular de frecuencia y ciclo de trabajo variable lo que da sobre la carga una tensión con un valor de continua variable entre $+E/2$ y $-E/2$, igual a :

$$\left(\text{delta } T \frac{E}{2} - (1-\text{delta}) T \frac{E}{2} \right) \frac{1}{T} = \frac{E}{2} (2\text{delta} - 1)$$

$$\text{delta} = \frac{\text{TONLL2}}{\text{TONLL1} + \text{TONLL2}} \quad ; \quad \text{ciclo de trabajo}$$

TONLL1 : tiempo durante el cual la llave 1 está prendida.

TONLL2 : " " " " " 2 "

TONLL1 + TONLL2 = T

* El programa se escribió en Assembler de Z-80 para poder tener un adecuado control sobre los tiempos de ejecución y una mayor velocidad.

5.4.1. Programa GCUAD.MAC

5.4.1.1. Principio general

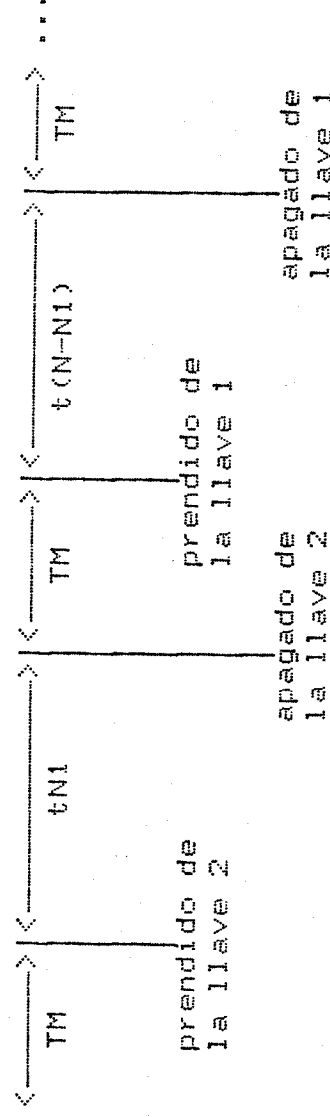
En el manejo de la rama del puente se debe respetar en la conmutación de las llaves un tiempo mínimo (TM: tiempo muerto) entre la orden de apagado de una llave y el encendido de la otra, para asegurar la no conducción simultánea de las llaves.

Este tiempo está relacionado con el tiempo de fall de la llave, que considerando lo visto en la sección 4.3.4, se toma como valor seguro 2 microseg.

El programa pide la frecuencia (en Hz) y el ciclo de trabajo (en porcentaje), y a partir de ellos calcula:

N: Valor del contador de loop que da el tiempo igual a un período de la onda

N1: Valor del contador de loop que da el tiempo igual al tiempo de prendido de la llave 2 (es decir, el ciclo de trabajo por período)



5.4.1.2. Generación del tiempo muerto

Para que la operación de conmutar las llaves obtenga una máxima velocidad se implementó como una MACRO, denominada CONMUTE, la cual se describe a continuación:

CONMUTE	MACRO	ciclos de reloj ¹
LD A, OFF12		8
OUT (DISP),A		12
LD A, D		5
OUT (DISP),A		12
CPL		5
LD D,A		5
END M		----- 47

siendo OFF12 = FFH (ambas llaves apagadas ²)

DISP = 91 H (dirección del puerto de datos de impresora)

D : registro que contiene al ejecutarse CONMUTE el próximo estado de las llaves, estando representados los dos estados posibles por: ON1 02H (llave 1 prendida)
ON1/2 FDH (llave 2 prendida)
Observar que ON1 y ON2 son complementarios.

Con este código el tiempo entre el apagado de una llave y el prendido de la otra es

$$TM = 5TCLK + 12TCLK = 17TCLK = 4.74\mu s$$

siendo TCLK : período de reloj de la máquina = 279 ns
(fCLK = 3.58 MHz).

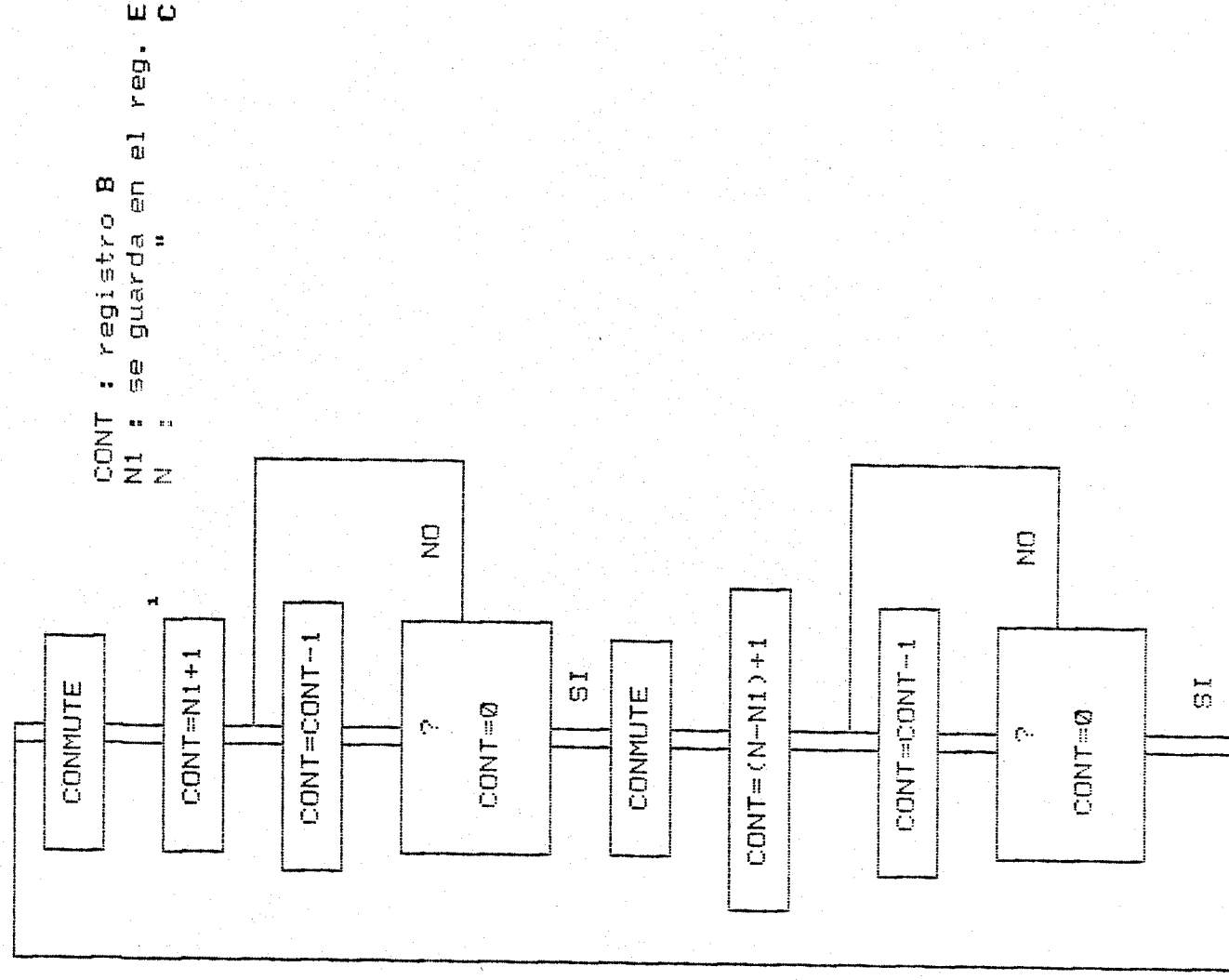
Este valor de TM es el mínimo alcanzable con esta máquina y es mayor que el deseado.

¹ En el cálculo de los ciclos de reloj de cada instrucción se tuvo en cuenta que la DAEWOO introduce un estado de espera por cada ciclo de máquina M1 (búsqueda de código de operación).

² Las llaves se prenden con señal de disparo igual a 0.

5.4.1.1.3. Loop principal

El loop principal es según el siguiente diagrama de flujo:



¹ El contador se carga en N1+1 teniendo en cuenta el caso de N1=0, ya que se usa la instrucción DJNZ.

Con este esquema la frecuencia de salida, de acuerdo a los tiempos establecidos en el listado del apéndice A3 cumple:

$$1/f = T = [47+10+14*N1+9+47+20+14*(N-N1)+9+11] * TCLK =$$

$$= (153 + 14*N) * TCLK$$

Luego la frecuencia máxima alcanzable es 23 KHz (para N=0) y la frecuencia mínima es 1 KHz (para N=255).

5.4.1.4. Cálculo de N y N1

El programa pide la frecuencia y el ciclo de trabajo y a partir de eso determina N y N1.

Para elegir N a partir de la frecuencia se utilizó el siguiente criterio:

Dada la fórmula

$$f(i) = \frac{1}{(153 + 14*i) * TCLK}$$

$$\text{entonces } f >= \frac{f(0) + f(1)}{2} \text{ -----} > \quad N = 0$$

$$f <= \frac{f(254) + f(255)}{2} \text{ -----} > \quad N = 255$$

Para $1 \leq i \leq 254$:

$$\frac{f(i+1)+f(i)}{2} \leq f < \frac{f(i)+f(i-1)}{2} \text{ -----} > \quad N = i$$

Para implementar este criterio se escribió un programa en lenguaje de alto nivel (TABLA.C) que calcula la tabla

E $[(f(i) + f(i+1))/2]$ para $0 \leq i \leq 254$ y con ello genera un archivo de la forma: TABLA :

```
DW 0 ---- H
DW 0 ---- H
```

Este archivo se incluye luego, al final del código de GCUAD.MAC.

Concluyendo, para determinar N, a partir de la frecuencia se determina con la tabla el valor adecuado de N. A los efectos de determinar N1 se multiplica N* (ciclo de trabajo / 100).

5.5. Eliminación de armónicos mediante PWM

En esta sección se estudiará el manejo del puente para obtener eliminación de armónicos mediante PWM, precalculando los ángulos de conmutación. Primero se recordarán los fundamentos teóricos de este método, luego se describirá el programa PWM.PAS: programa en PASCAL que resuelve el problema general de obtener las tablas de ángulos de conmutación, a partir de la amplitud deseada de la componente fundamental y los armónicos a eliminar.

Finalmente se verá la implementación usada para generar las señales de disparo, mediante la computadora DAEWOO, de acuerdo a estos ángulos precalculados. Para ello se desarrolló el programa GPWM.PAS, el cual de acuerdo a los instantes de conmutación deseados, genera Código Z80 (programa .COM) a ejecutar en DAEWOO para obtener las señales de disparo adecuadas. Como se verá en la sección 5.5.3 esta es la forma de obtener los menores tiempos entre conmutaciones.

5.5.1. Fundamento teórico

Con un inversor en media H o medio puente, como el de la figura 5.1, es posible dar en la carga una tensión $\pm E/2$.

A los efectos de la eliminación de armónicos consideramos una forma de onda de salida general del siguiente tipo:

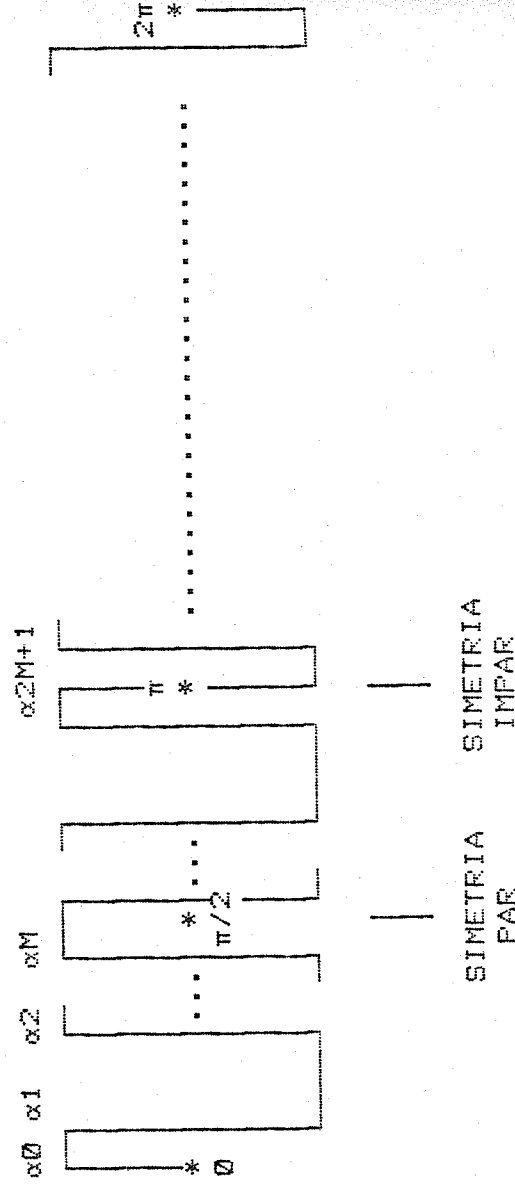


Fig. 5.4

En esta forma de onda se tienen M conmutaciones en $1/4$ de ciclo (α_1 , α_2 , ..., α_M). Cabe observar que la misma tiene simetría impar respecto a π y simetría par respecto a $\pi/2$, al igual que la señal sinusoidal de salida que se desea obtener.

Planteado el desarrollo en serie de Fourier de $f(\omega t)$:

$$f(\omega t) = \sum_{n=1}^{\infty} [a_n \sin(n\omega t) + b_n \cos(n\omega t)]$$

Por ser la forma de onda impar ($f(\omega t) = -f(-\omega t)$), no se tienen componentes en coseno, es decir:

$$b_n = 0 \text{ para todo } n.$$

Por tener simetría par respecto a $\pi/2$ e impar respecto a π , (lo que implica que se cumpla: $f(t) = f(T/2 - t)$), se deduce que sólo se tienen armónicos impares, es decir que:

$$a_n = 0 \text{ para todo } n \text{ par.}$$

A partir de estos resultados y de la fórmula de cálculo de los coeficientes de Fourier se llega a: [23]

$$a_n = \frac{4}{n\pi} \frac{E}{2} \left(1 + 2 \sum_{k=1}^M (-1)^k \cos n\alpha_k \right)$$

n impar

$$0 < \alpha_1 < \alpha_2 < \dots < \alpha_M < \pi/2$$

El objetivo es obtener en la onda de salida un cierto valor de la fundamental y eliminar ciertos armónicos.

En lo que sigue se trabajará con las expresiones de a_n

$$\text{normalizada a } \frac{4}{\pi} \frac{E}{2} \quad \left(\text{valor de pico de la} \right)$$

fundamental de una onda cuadrada entre $\pm E/2$ y período 2π , valor que por otra parte es el máximo obtenible de la fundamental de $f(t)$

Por lo tanto se utilizará:

$$a_n = \frac{1}{n} \left(1 + 2 \sum_{k=1}^M (-1)^k \cos n\alpha_k \right)$$

A los efectos de imponer un cierto valor a la fundamental se plantea :

$$a_1 = f_1$$

f_1 : valor deseado de la fundamental

$$\text{normalizado a } \frac{4}{\pi} \frac{E}{2}$$

Para aquellos armónicos que se desean eliminar se plantea :

$$a_i = 0 \quad i = \text{armónico a eliminar}$$

Con esto queda planteado un sistema no lineal de ecuaciones en el que se tiene M incógnitas ($\alpha_1 \dots \alpha_M$) y $(h+1)$ ecuaciones, siendo h el número de armónicos a eliminar. Por lo tanto, para que el sistema pueda tener solución, a lo sumo se podrán eliminar $M-1$ armónicos e imponer el valor de la fundamental.

Otra posibilidad es eliminar M armónicos sin imponer el valor de la fundamental. [23]

Sean $n_2, n_3 \dots n_M$, los $M-1$ armónicos a eliminar ($n_1=1$)

f_1 el valor deseado de la fundamental

$$\alpha = [\alpha_1, \alpha_2 \dots \alpha_M]^T$$

se tienen entonces el siguiente sistema de ecuaciones :

$$\left[\begin{array}{l} f_1(\alpha) = 1 + 2 \sum_{k=1}^M (-1)^k \cos \alpha_k = f_1 \\ f_2(\alpha) = 1 + 2 \sum_{k=1}^M (-1)^k \cos n_2 \alpha_k = 0 \\ \vdots \\ f_M(\alpha) = 1 + 2 \sum_{k=1}^M (-1)^k \cos n_M \alpha_k = 0 \end{array} \right] \quad \text{--- Ec. 5.1}$$

5.5.2. Cálculos de ángulos de conmutación . Programa PWM.PAS.

5.5.2.1. Algoritmo a utilizar

El sistema de ecuaciones Ec. 5.1 es un sistema no lineal y trascendente, para el cual no existe un método general de resolución. Para su resolución práctica se utilizó un método numérico basado en linealizar las ecuaciones en torno a una solución aproximada.

El sistema se puede representar como :

$$f(\alpha) = 0$$

Ec. 5.2

$$\text{donde } f = [(f_1(\alpha) - f_1) \ f_2(\alpha) \ \dots \ f_M(\alpha)]^T$$

$$\alpha = [\alpha_1 \ \alpha_2 \ \dots \ \alpha_M]^T$$

Los pasos del algoritmo utilizado son como siguen :

- 1) Elegir un valor inicial para α :

$$\alpha^0 = [\alpha_1^0 \ \alpha_2^0 \ \dots \ \alpha_M^0]^T$$

Se consideró el que surge de tomar M puntos equiespaciados en el intervalo $[0 \dots \pi/2]$

$$\alpha^0[i] = \frac{\pi}{2} \frac{i}{(m+1)} \quad i \in [1, 2, \dots, M]$$

- 2) Calcular $f(\alpha^0) = f^0$

- 3) Linealizar la Ec. 5.2 en torno a α^0 :

$$f^0 + \left[\frac{\text{delta } f}{\text{delta } \alpha} \right]^0 d\alpha = 0 \quad \text{Ec. 5.3}$$

donde :

$$\left[\frac{\text{delta } f}{\text{delta } \alpha} \right]^0 =$$

delta f1	delta f1	delta f1	delta f1
delta x1	delta x2	delta xM	delta xM
.	.	.	.
delta fM	delta fM	delta fM	delta fM
delta x1	delta x2	delta xM	delta xM

evaluado en α^0 y $d\alpha = [d\alpha_1 \ d\alpha_2 \dots d\alpha_M]^T$

En el caso particular de la ecuación Ec. 5.1 se tiene :

$$\frac{\text{delta } f}{\text{delta } \alpha} = \begin{bmatrix} 2n_1 \text{ sen } n_1\alpha_1 - 2n_1 \text{ sen } n_1\alpha_2 \dots + / - 2n_1 \text{ sen } n_1\alpha_M \\ \vdots \\ 2n_M \text{ sen } n_M\alpha_1 - 2n_M \text{ sen } n_M\alpha_2 \dots + / - 2n_M \text{ sen } n_M\alpha_M \end{bmatrix}$$

4) Determinar $d\alpha$ a partir de Ec. 5.3

En [23] se afirma que si $0 < \alpha_1 < \alpha_2 < \dots < \alpha_M < \pi/2$, la

matriz $\begin{bmatrix} \text{delta } f \\ \text{delta } \alpha \end{bmatrix}$ es invertible, y por lo tanto este sistema

lineal de ecuaciones es compatible determinado.

5) Se determina $\alpha^1 = \alpha^0 + d\alpha$ y se verifica si cumple:

$$(A) \ 0 < \alpha_1^1 < \alpha_2^1 < \dots < \alpha_M^1 < \pi/2$$

$$(B) \ |f(\alpha^1)| < |f(\alpha^0)| \quad , \text{considerando}$$

$$|V| = \sqrt{\sum_{i=1}^M (V_i)^2}$$

Se tienen entonces 2 casos :

* caso 1 : Si se cumplen estas condiciones se toma como nuevo valor de α^0 a α^1 y se vuelve al paso 2). El procedimiento sedetiene cuando :

$$|f(\alpha)| < \text{eps.f1}$$

$$(\text{error relativo de } |f(\alpha)| < \text{eps.})$$

* caso 2 : Si no se cumple (A) y/o (B) se toma

$$\alpha^1 = \alpha^0 + \text{paso} \cdot d\alpha$$

y se comprueban nuevamente (A) y (B). Esto se repite sucesivamente achicando "paso" cada vez a la mitad hasta que:

* se cumplan (A) y (B), y se procede entonces como en el caso 1;

* o bien, paso sea menor que un cierto valor prefijado, en cuyo caso se debería elegir un nuevo α inicial (en el programa, a falta de otro criterio de elección, se continúa con el último α obtenido).

Esta solución de considerar un paso variable fue una variante introducida al algoritmo sugerido en [23] para su mejor funcionamiento.

5.5.2.2. Programa PWM.PAS

El programa consta de 3 "secciones" diferenciadas : entrada de datos, procesamiento y cálculo de los mismos, y por último visualización y almacenamiento de resultados.

En la "etapa de ENTRADA" se solicita el ingreso de los siguientes datos :

* f : amplitud deseada de la fundamental
 * armónicos a eliminar: los mismos pueden ser ingresados de 2 formas:

- 1) enumerándolos uno a uno ;
- 2) dando el último armónico a eliminar (con lo cual se eliminan todos los anteriores).

La "etapa de PROCESAMIENTO Y CALCULO" : a partir de los datos anteriores determina los ángulos de conmutación mediante el algoritmo descrito en 5.5.2.1. Para ello se usa básicamente el procedure calcang, el cual a su vez utiliza los siguientes procedimientos y funciones :

```
* function fi : calcula la función  $f_i(\alpha)$ 

* procedure calcf : construye el vector de funciones
fi (f( $\alpha$ ))                                delta f

* procedure calcgrad : calcula la matriz
                                           delta  $\alpha$ 

* procedure sist : resuelve sistema lineal de
ecuaciones

* function norma : evalúa la norma de un vector
```

La "etapa de SALIDA" ofrece un menú con las siguientes opciones :

1-Ángulos de switcheo calculados: visualiza ángulos calculados, utilizando el procedure angswich.

2-Contenido de armónicos: muestra el contenido de armónicos resultante, hasta el armónico que se especifique, utilizando el procedure conarm.

3-Tiempos entre switcheos: pide la frecuencia deseada de la fundamental de la onda de salida, y a partir de ella y los ángulos, calcula y muestra los tiempos de conmutación y los tiempos entre conmutaciones.

Los tiempos entre conmutaciones son de particular importancia para evaluar la factibilidad de la realización práctica de una cierta secuencia de conmutaciones. Utiliza el procedure vetiemp.

4-Salvar a disco tabla de switcheos: salva lista de ángulos de conmutaciones en un archivo cuyo nombre pide. Este archivo servirá de entrada al programa GPWM.PAS, que como se vio generará el código ejecutable de Z80 que da la secuencia de disparos adecuada. Utiliza el procedure salvar.

5-Calcular otra tabla: corre el programa desde el comienzo nuevamente.

6-Salir: finaliza el programa y sale al sistema operativo.

El listado de PWM.PAS se encuentra en el apéndice A7.

5.5.3. Programa GPWM.PAS

Este programa genera el código ejecutable de Z80, bajo la forma de un programa.COM, a ejecutar en la DAEWOO, que permite dar en el puerto de impresora la secuencia de disparos adecuada para obtener los ángulos de conmutación deseados.

El programa recibe estos ángulos por medio de un archivo que es generado por el programa PWM.PAS, el cual calcula los ángulos. El programa pide la frecuencia para determinar los tiempos asociados a los ángulos.

El porqué de esta solución frente a la más clásica, la de tener un programa que en base a una tabla de tiempos en memoria genere la secuencia de disparos mediante retardos por loops de soft (la cual en teoría es mejor, pues permitiría ir cambiando la tabla en tiempo real), se basa en las siguientes consideraciones:

* La DAEWOO tiene una frecuencia de reloj de 3.58MHz, es decir un período de reloj $T=279\text{ns}$. Una instrucción promedio tarda alrededor de $8T$, o sea $2.2\mu\text{s}$. Por otra parte, para poder eliminar un número razonable de armónicos (hasta alrededor de 20) se requieren tiempos entre conmutaciones en el orden de $10\mu\text{s}$.

Estos tiempos, con el tiempo de instrucción anterior, son

¹ La frecuencia recién se introduce en este punto ya que no interviene en los ángulos de conmutación.

inalcanzables si deben incluir el recorrer una tabla y tomar decisiones.

* El procedimiento usado permite obtener de la DAEWOO la máxima velocidad.

La idea básica del programa es generar el código ejecutable de tal forma que los distintos retardos se generen en base a ejecutar tantas instrucciones "inocuas" como sea necesario. Para estas instrucciones se escogió:

INC(IX+0) que es la instrucción de mayor duración (25T), y si inicializa IX apuntando a una dirección de memoria no utilizada no causa ningún efecto.

NOP que es la instrucción más corta (5T) para aproximarse lo mejor posible al retardo deseado. Obviamente esta instrucción tampoco causa ningún efecto no deseado.

Como secuencia de código que provoca la conmutación de la rama del puente se tomó :

LD D, estado	8T
LD A,B	5T
OUT (DISP),A	12T
LD A,D	5T
OUT (DISP),A	12T

Esta secuencia es similar a la usada en GCUAD.MAC (sección 5.4.1.2), siendo la que produce el menor tiempo muerto ($17 T = 4.74\mu s$).

El registro B se carga con el valor que produce el apagado de ambas llaves. Cada vez que aparece este código (entre retardo y retardo), "estado" se sustituye alternadamente por el valor adecuado para prender una y otra llave.

Los valores usados para cargar B y estado difieren de un semiciclo al otro de la fundamental, de manera de obtener por los otros bits no usados del puerto de impresora una señal que permita "enganchar" la señal de salida para su adecuada visualización en el osciloscopio.

A partir de esta implementación del código para efectuar la conmutación (que llamaremos CONMUTE), se tiene que si se desea que una llave esté encendida durante un cierto DELTA T se tiene el siguiente esquema :

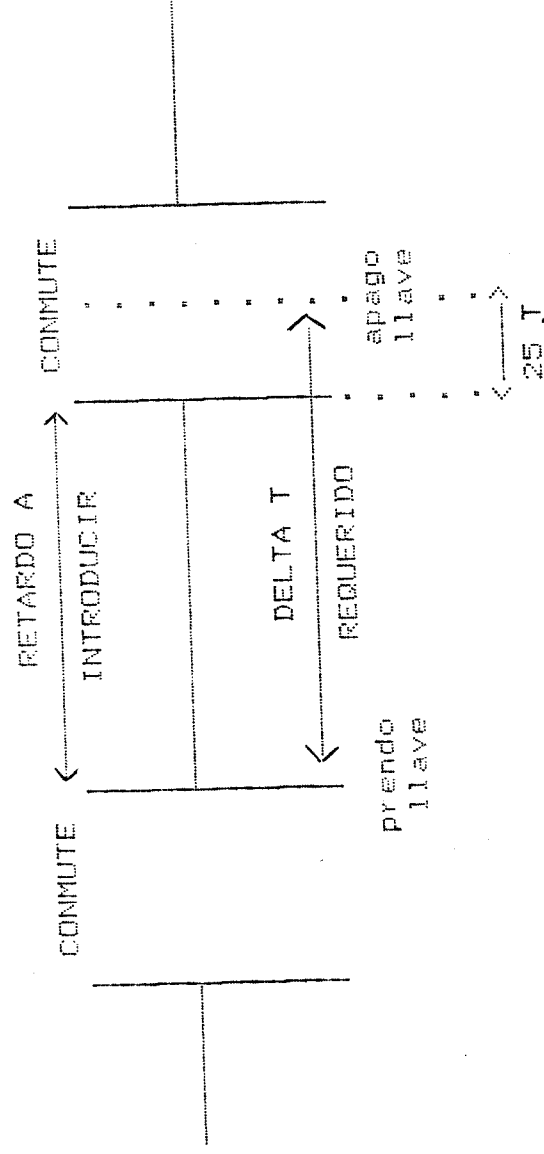


Fig. 5.5

Luego, el retardo a introducir es :

$$\text{delta } T - 25T$$

$$\text{es decir: } \begin{cases} \text{delta } T - 25T & \text{si } \text{delta } T - 25T > 0 \\ 0 & \text{si } \text{delta } T - 25T \leq 0 \end{cases}$$

El término $25T$ surge del tiempo entre que comienza **COMUTE** y se apagan las llaves (suponiendo carga resistiva). Estos $25T$ es la duración de las tres primeras instrucciones de **COMUTE**.

En función de este retardo y la duración de las instrucciones elegidas para implementarlo se tiene: $E(x)$: parte entera de x
 * cantidad de instrucciones **INC (IX+0)** a introducir :

$$E \left(\frac{\text{delta } T - 25T}{25T} \right) = NI$$

Ec. 5.4

* cantidad de instrucciones **NOP** a introducir :

$$E \left(\frac{((\text{delta } T - 25T) / 25T) - NI}{25T / 5T} \right) = NI$$

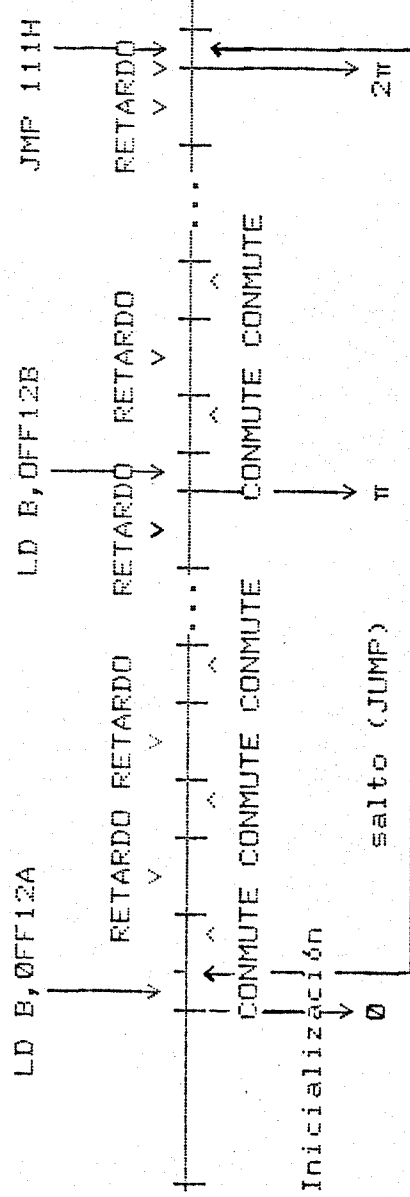
EC. 5.5

El código ejecutable es generado por el programa de la siguiente forma :

* Se coloca al comienzo un bloque de inicialización que deshabilita las interrupciones (para tener adecuado control de

tiempos), inicializa IX y B adecuadamente, y genera señal de reset para ambas llaves.

* Para generar el código que produce las señales de disparo, previamente a partir del archivo con la lista de ángulos, se escribe una tabla que contiene los tiempos entre conmutaciones para un semiciclo. Esta tabla recorrida dos veces (por la simetría de la onda) permite generar el código correspondiente a un ciclo de la onda de salida. El código queda entonces constituido de la siguiente forma :



donde:

RETARDO : retardos formados por instrucciones INC(IX+0) y NOP de acuerdo a las Ec. 5.4 y Ec.5.5;

CONMUTE : bloque de código que provoca la conmutación de las llaves de la rama según visto;

LD B, 0FF12A y LD B, 0FF12B : cambia el valor utilizado para el apagado de las llaves en uno y otro semiciclo, lo que permite obtener por los otros bits del puerto de impresora, una onda cuadrada de frecuencia 50 Hz, sincronizada con la onda de salida;

JMP 111H :salto que reinicia el loop de generación de señales de disparo.

Cabe acotar que en el primer retardo del primer semiciclo se tuvo en cuenta los tiempos de ejecución de la instrucción JMP 111H (Tjump en el programa) y de la instrucción LD B, 0FF12A (tload en el programa). Y en el primer retardo del segundo semiciclo se tuvo en cuenta el tiempo de la instrucción LD B, 0FF12B (tload).

El listado de GPWM.PAS se encuentra en el apéndice A8.

6. Resultados experimentales

A continuación se muestran formas de onda que determinan el funcionamiento obtenido de la llave y su aplicación a la rama de un puente inversor, de acuerdo a lo visto en la sección 5.

Las primeras cuatro fotos, que muestran la performance de conmutación de la llave, fueron realizadas con la siguiente configuración:

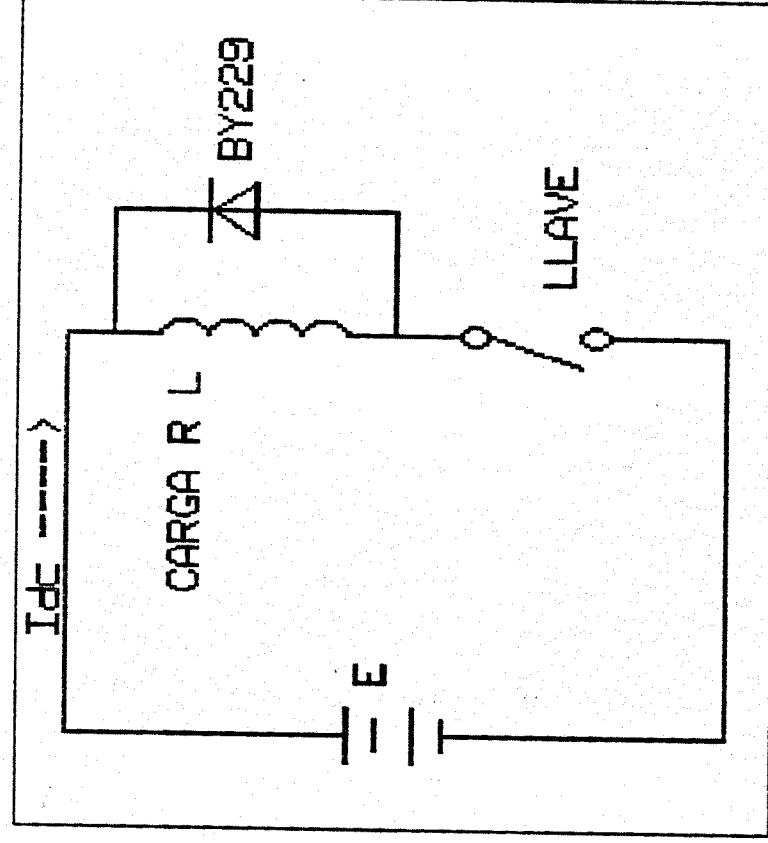


Fig. 6.1

Se utilizó un ciclo de trabajo de aproximadamente 50%, por lo que la corriente de pico conmutada se estima en $2 * I_{dc}$.

FOTO 1: Muestra la tensión de la llave en la parte superior y la tensión V_{gs} en la parte inferior, para $E = 150$ V, $I_{dc} = 2$ A (es decir $I_L = 4$ A) y frecuencia 87 KHz

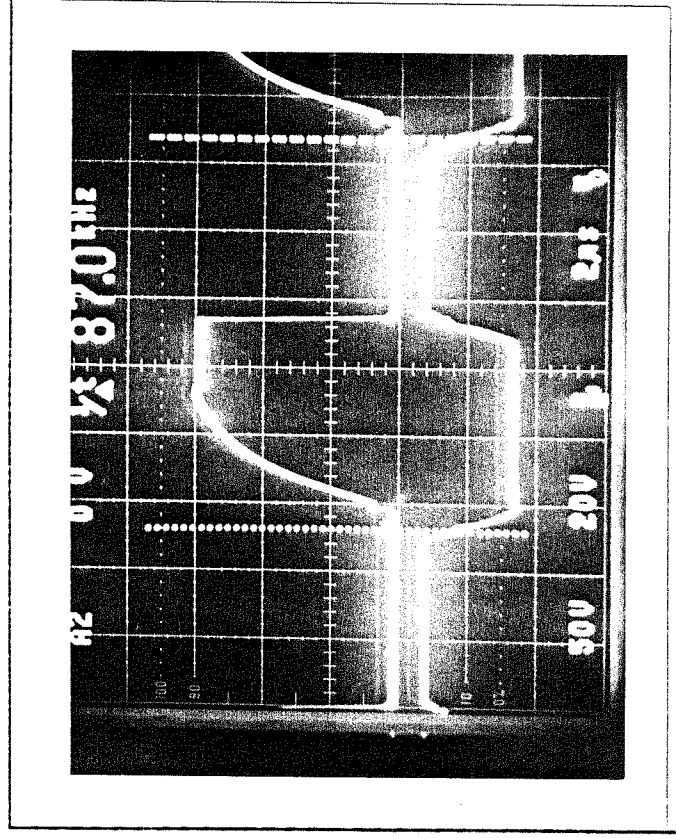


Foto 1

FOTO 2: Difiere de la foto 1 en que se utilizó $E = 150V$ y frecuencia 122 KHz. La tensión se bajo para no sobrepasar excesivamente el rating de disipación de potencia de la red de ayuda al apagado.

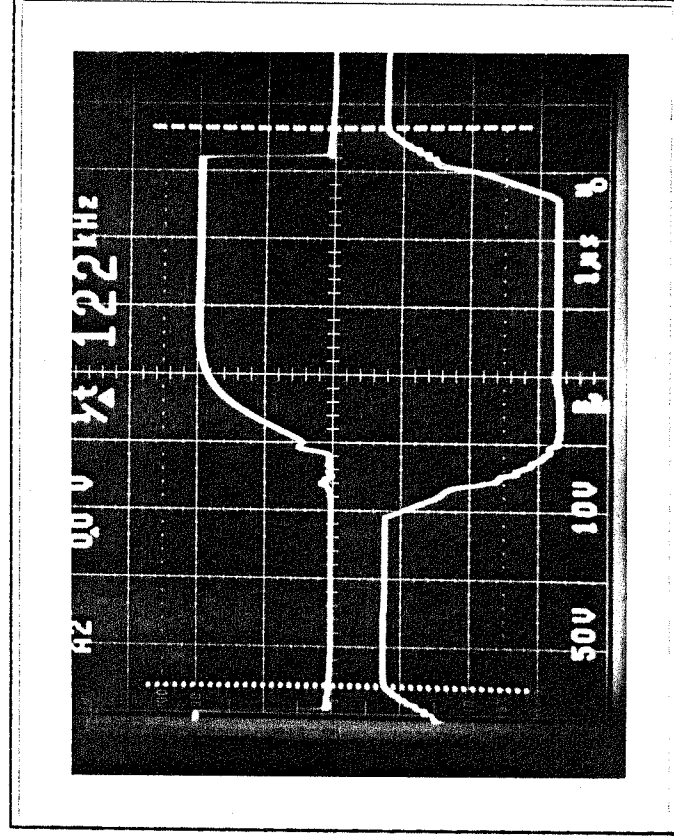


Foto 2

FOTO 3: Muestra la tensión de la llave y la señal de gate en el momento del apagado de la misma, trabajando con $E = 350V$, $I_{dc} = 3A$ ($I_L = 6A$), frecuencia $10KHz$.

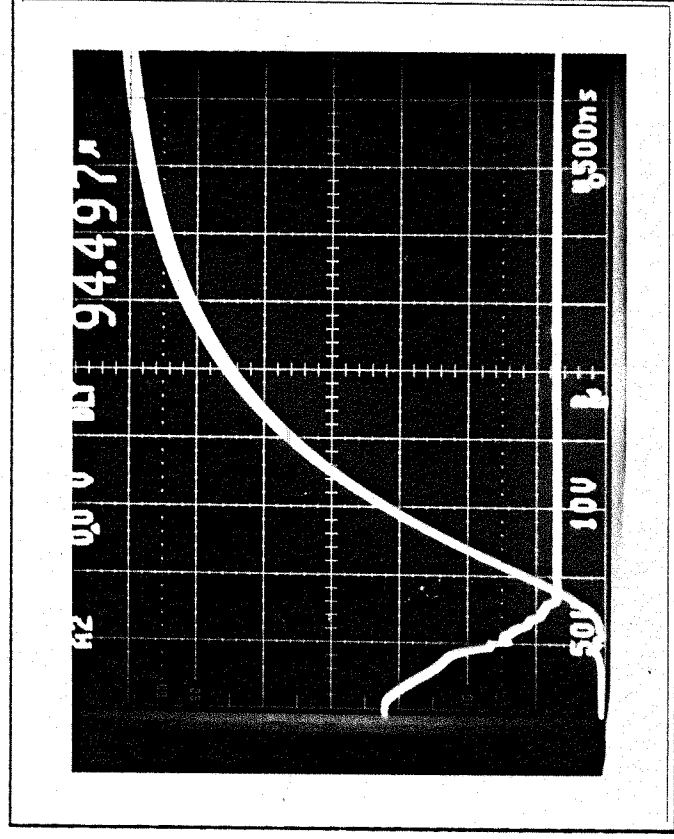


Foto 3

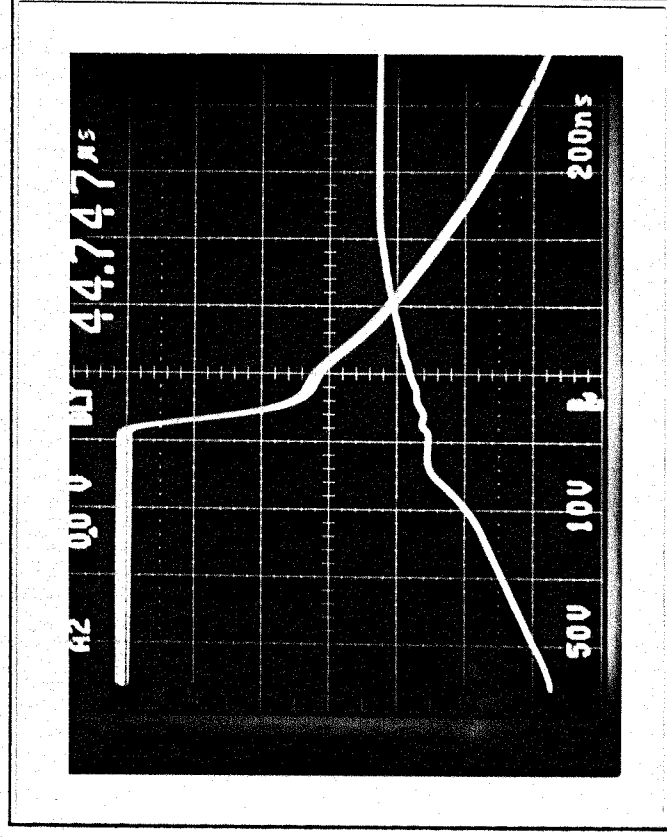


Foto 4

FOTO 4: En las mismas condiciones de la foto 3, se muestra el encendido de la llave.

Las fotos 5 y 6 muestran el funcionamiento de la rama del puente, aplicado a eliminación de armónicos mediante PWM.

Como secuencia de disparos se utilizó la generada para obtener como amplitud de la fundamental un 60% del valor máximo ($E/2 * 4/\pi$), eliminando hasta el armónico 29, con frecuencia fundamental de 50Hz.

Para filtrar la señal de salida se utilizó un filtro LC, con $L = 3.2 \text{ mH}$ y $C = 29\mu\text{F}$, siendo la resistencia de carga de 25Ω .

FOTO 5: Muestra la tensión de salida del medio puente (antes del filtro) con $E/2 = 100 \text{ V}$, y la corriente de salida de la rama, sensada mediante un shunt de $30\text{A}/50\text{mV}$, por lo que en la foto se tiene una escala de 3 A por división. Se tiene entonces una corriente máxima por la llave de 7 A.

En la forma de corriente se observa claramente la componente fundamental de la corriente de 50Hz en la carga, y en forma superpuesta a ella el 31 armónico (primero no eliminado).

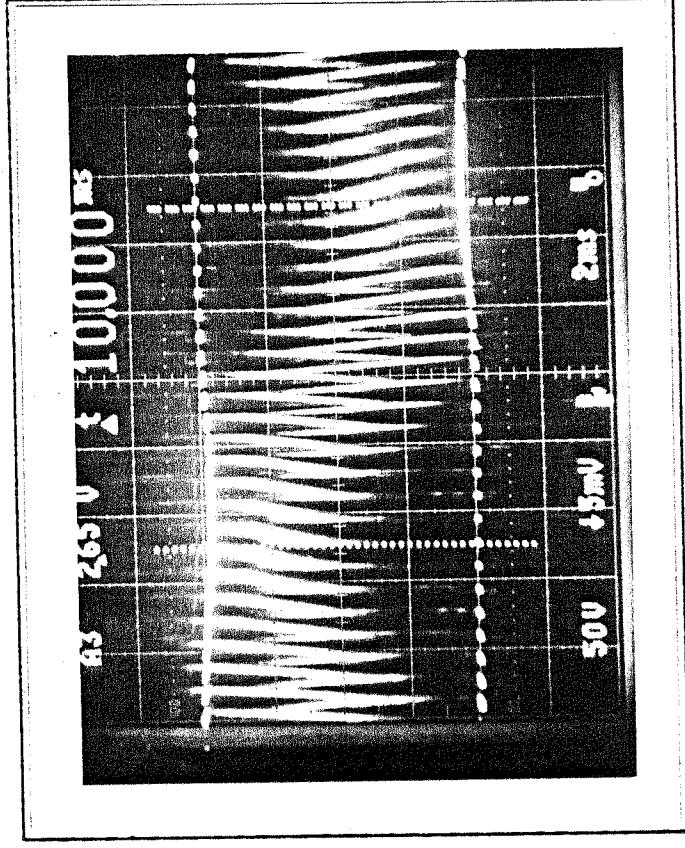


Foto 5

FOTO 6: Muestra la tensión de salida luego del filtro, donde se observa que la fundamental tiene el valor deseado ($100 * 4 * 0.6 / \pi = 76V$), y superpuesta a ella se puede apreciar el 31 armónico atenuado en un 13% por el filtro LC (el valor de dicho armónico calculado teóricamente es de 13%)

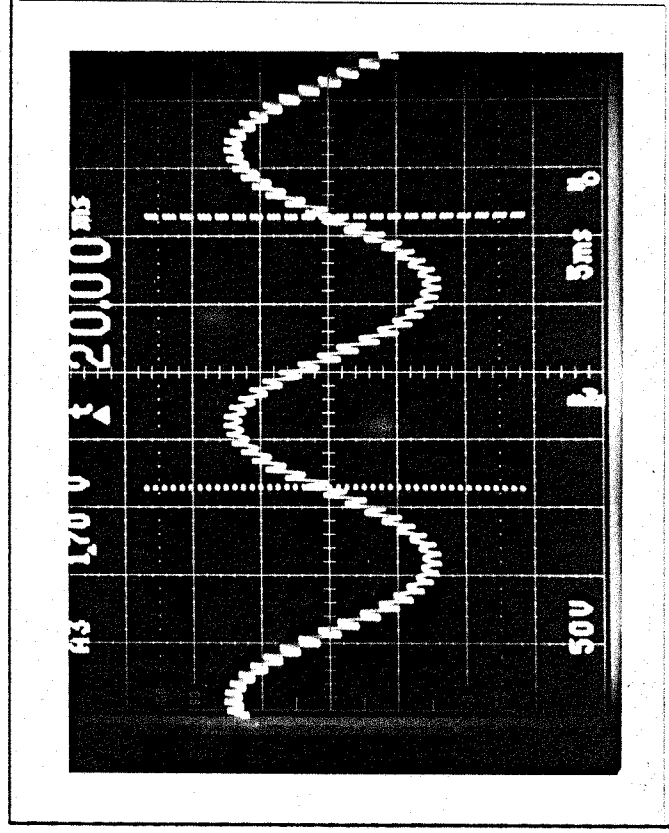


Foto 6

BIBLIOGRAFIA

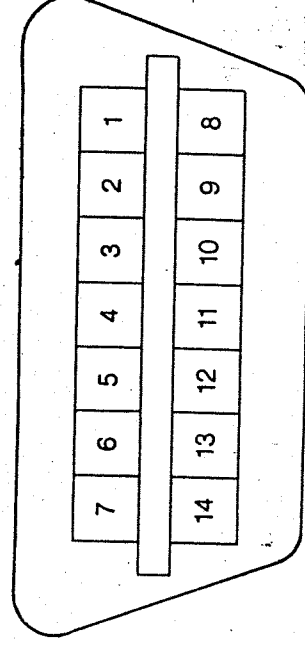
1. Voltage supply to a variable frequency asynchronous induction machine. M. M. Foch, Trannoy, Roux, Thouvenin - I.E.E.E. - E.N.S.E.I.H - Toulouse. The power transistor in its environment. - Thomson Semiconductors. 1978
2. - Generalized techniques of harmonic elimination and voltage control in thyristor inverters. Part I - Harmonic elimination.
Hasmukh S.Patel and Richard G.Hoft.
I.E.E.E. - Transactions on Industry Applications, Vol IA-9 pp 310-317, May/June 1973.
3. - Monografía sobre UPS - Ruben Chaer, Juan Héctor Luján - Curso de Electrónica de Potencia II - I.I.E. - Facultad de Ingeniería. Montevideo - Uruguay - 1987.
4. - Relative efficiencies of TMOS and other semiconductor power switches.
Power mosfet transistor data. Motorola INC. 1988.
5. - Comparison of SGS Power MOS and Bipolar Power Transistors
Power MOS devices , SGS , 1985.
6. - Power semiconductors : fast, tough and compact. Dany Chen, I.E.E.E. Spectrum, setiembre/1987.
7. - The Hexfet's Integral Body diode, its characteristics and limitations , AN-934B, by S.Clemente, B.R.Pelly and B.Smith.
Power mosfet hexfet databook , 3a. Ed./1985. International Rectifier.
8. - Avalanche and dV/dt limitations of the Power mosfet (idem 4).
9. - High voltage, high frequency switching using a cascade connection of HEXFET and Bipolar Transistor. AN-946 , by S. Clemente, B. Pelly, R. Ruttonsha, B. Taylor. (idem 7).
10. - High Voltage Transistors with power mos emitter switching (idem 5).

11. - Analyzing the switching performance of the emitter-driven power transistor.
Tinus Van de Wouw - Proceedings of Powercon 11
Power concepts, Inc. 1984
12. - Operating areas - Safe operating area. J. Baudier (idem 1)
13. - Transformer - Isolated Hexfet Driver provides very large duty cycle ratios. P. Wood.
Application note 950 A (idem 7).
14. - Power mosfet drive circuits .
Power mos introduction .
Manual Philips / 1988
15. - The do's and don't's of using power hexfets . By Brian R. Pelly. Application note 936 (idem 7).
16. - Gate drive requirements. Capitulo 6 . (idem 4).
17. - A new gate charge factor leads to easy drive design for power mosfets circuits. By B. Pelly. (idem 7).
18. Fundamentos de la teoria electromagnética. J. Reitz , F. Mildford. Addison - Wesley 1969.
19. Power Electronics. Kjeld Thorborg. S.T.Teknik 1983,1985
20. Base drive of high voltage transistors. Klaus Rischmuller. Idém 1, cap. 4.
21. Switching aid networks. Jean Marie Peter. Idém 1.
24. Some Straight Talk About Mo.Sorbs* .Motorola Semiconductor Products Inc.
22. Printed and integrated circuitry.
T.D. Schlabach, D.K. Rider, Mc. Graw Hill, 1963
23. Generalized Techniques of Harmonic Elimination and Voltage Control in Thyristor Inverters : Part I - Harmonic Elimination
Hasmukh S.Patel and Richard G.Hoft . IEEE Trans.Ind.Appl. Vol IA-9 - May/June 1973.

Printer Interface

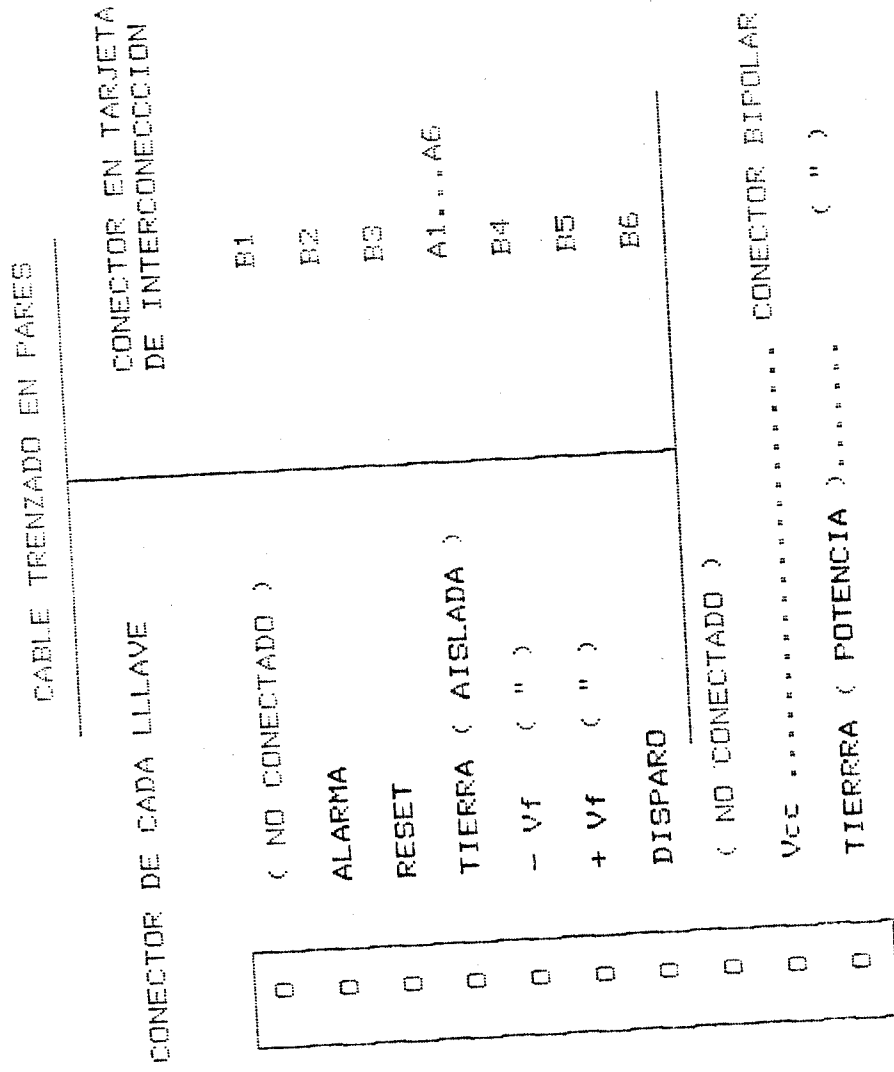
PIN	Type	Description
1	OUTPUT	PSTB
2	OUTPUT	PDBO
3	OUTPUT	PDB 1
4	OUTPUT	PDB 2
5	OUTPUT	PDB 3
6	OUTPUT	PDB 4
7	OUTPUT	PDB 5
8	OUTPUT	PDB 6
9	OUTPUT	PDB 7
10	—	
11	INPUT	BUSY
12	—	
13	—	
14	—	GND

PIN CONNECTION



APENDICE 2 Conexionado

APENDICE A2



CABLE SALIDA DE IMPRESORA
 CONECTOR C3 DE TARJETA DE INTERCONEXION

PRIN. C3

- 1 -- A1
- 2 -- A2
- 3 -- A3
- 4 -- A4
- 5 -- A5
- 6 -- A6
- 7 -- B5
- 8 -- B1
- 9 -- B2
- 10
- 11-- B3
- 12
- 13-- B4
- 14-- B6

APENDICE 3 Listado de GCUAD.mac

APENDICE 3 Listado de Gcuad.mac

.Z80

```
SO EQU 5 ;llamada al sistema operativo
RESET EQU 1 ;reset: STROBE, BIT 0
DISP EQU 91H;direccion de puerto de disparo
ALRES EQU 90H;puerto de alarma y reset
ON1 EQU 02H;bit cero = llave 1
ON2 EQU 0FDH;bit uno = llave 2
OFF12 EQU 0FFH;todas las llaves apagadas
```

```
TITULO: DB 0DH, 0AH
DB 'PROGRAMA DE MANEJO DE UNA RAMA DE UN PUENTE'
DB 0DH, 0AH, 0DH, 0AH
DB 'G. Casaravilla - F. Silveira - I.I.E 1989', 0DH,
0AH, '$'
```

```
PIDOF: DB 0DH, 0AH, ' Ingrese frecuencia de salida f en
Hz'
```

```
DB '(1000 < f < 23000)', 0DH, 0AH, '$'
```

```
PIDOD: DB 0DH, 0AH, ' Ingrese ciclo de trabajo en %'
DB '(0 < d < 100)', 0DH, 0AH, '$'
```

```
VERF: DB 0DH, 0AH, 'Frecuencia = $'
```

```
VERD: DB 0DH, 0AH, 'Ciclo de trabajo = $'
```

```
OK: DB 0DH, 0AH, 'OK (Y/N) ?$'
```

```
BUFFREC: DS 0
```

```
LAR1: DB 6
```

```
NUMCH1: DS 1
```

```
FREC: DS 9
```

```
BUFDUTY: DS 0
```

```
LAR2: DB 3
```

```
NUMCH2: DS 1
```

```
DUTY: DS 7
```

```
CARN: DB 0DH, 0AH, 'N = '
```

```
VALN: DS 2
```

```
DB 0DH, 0AH, '$'
```

```
CARN1: DB 0DH, 0AH, 'N1 = '
```

```
VALN1: DS 2
```

```
DB 0DH, 0AH, '$'
```

```
CONMUTE
```

```
MACRO
```

```
LD A, OFF12 ; 7 + 1
OUT (DISP), A ; 11 + 1
LD A, D ; 4 + 1
```

Proyecto I.I.E.

1990

APENDICE 3 Listado de GCUAD.mac

```

OUT (DISP), A ; 11 + 1
CPL ; 4 + 1
LD D, A ; 4 + 1
ENDM

```

INICIO:

```

LD C, 09H
DE, TITULO
CALL SO ; imprimo titulo
LD C, 09H
DE, PIDOF
CALL SO ; pido frecuencia
LD C, 0AH
DE, BUFFREC
CALL SO ; leo entrada de teclado
LD C, 09H
DE, VERF
CALL SO
LD HL, FREQ
LD A, (NUMCH1)
LD B, A
INC B
INC HL
DJNZ PTFCH1 ; apunto HL a fin del string ASCII
; entrado para la frecuencia

```

PTFCH1:

```

DEC HL
LD (HL), 0DH
INC HL
LD (HL), 0AH
INC HL
LD (HL), '$'
LD C, 09H
DE, FREQ
CALL SO
LD C, 09H
DE, OK
CALL SO
LD C, 01H
CALL SO ; leo un caracter de teclado
CP 'Y' ; respuesta = Y ?
JR Z, PDUTY
CP 'Y'
JR NZ, PFREC ; muestro frecuencia ingresada

```

PDUTY:

```

LD C, 09H
DE, PIDOF
CALL SO ; pido frecuencia
LD C, 0AH
DE, BUFDUTY
CALL SO ; leo entrada de teclado
LD C, 09H
DE, VERD

```

Proyecto I.I.E.

APENDICE 3 Listado de GCUAD.mac

```

CALL SO
LD HL,DUTY
LD A, (NUMCH2)
LD B, A
INC B
INC HL
DJNZ PTFCH2      ; apunto HL a fin del string ASCII
                  ; entrado para el duty

DEC HL
LD (HL), 0DH
INC HL
LD (HL), 0AH
INC HL
LD (HL), '$'
LD C, 09H
LD DE, DUTY
CALL SO          ; muestro duty ingresado
LD C, 09H
LD DE, OK
CALL SO
LD C, 01H
CALL SO
CP 'Y'           ; leo un caracter de teclado
JR Z, SIGO       ; respuesta = Y o Y?
CP 'y'
JR NZ, PDUTY
; a partir de ahora se calculara el binario
correspondiente
; a la frecuencia y el duty.
LD DE, FREQ
CALL ADTOI

```

```

LD IX, TABLA ; en HL tenemos el valor de la frecuencia
que corres ; se buscara en la tabla el valor de N

```

; ponde a esta frecuencia

```

LD B, 0
LD A, H
CP (IX+1)
JP M, SIGOB
JR Z, COMPL
JR FINB

```

```

COMPL: LD A, L
CP (IX)
JP M, SIGOB
JP FINB

```

```

SIGOB: INC IX
INC IX
INC B
LD A, B
CP 0FFH
JR NZ, BUSCO

```

```

FINB: ; A PARTIR DE ESTE MOMENTO B CONTIENE EL VALOR DE - N
; ahora se calculara el duty en valores de N haciendo

```

APENDICE 3 Listado de ECUAD.mac

; que sea N*duty

LD DE, DUTY

CALL ADTOI

LD DE, 0H

MUL:

LD A, L

OR A

JR Z, FINMUL

LD A, E

ADD A, B

LD E, A

LD A, D

ADC A, 0H

LD D, A

DEC L

JR MUL

FINMUL:

LD L, 0H

DIV100: LD A, D

OR A

JR NZ, MAY100

LD A, E

CP 100D

JP C, FINDIV

MAY100:

PUSH DE

EXX

POP HL

LD DE, 100D

SCF

CCF

SBC HL, DE

PUSH HL

EXX

POP DE

INC L

JR DIV100

FINDIV: LD E, L; tenemos N1 en E

; mandamos a pantalla los valores de N y N1 en hexa

LD A, B

LD HL, VALN

CALL ITOA

LD A, E

LD HL, VALN1

CALL ITOA

PUSH DE

DE

PUSH BC

LD C, 09H

LD DE, CARN

CALL SO

LD C, 09H

LD DE, CARN1

CALL SO

POP BC

POP DE

; restauro valor de E (N1)

LD C, B

Proyecto I.I.E.

APENDICE 3 Listado de GCUAD.mac

```

LD A, 0FFH
OUT (DISP), A ; apago ambas llaves
XOR A
OUT (ALRES), A ; pongo a 0 linea de reset (pues es
sensible
LD A, 0FFH ; al flanco creciente).
adecuado en ; retardo para establecer estado
RETR1: DEC A ; la interfase
OR A
JR NZ, RETR1
LD A, RESET
OUT (ALRES), A ; reseteo alarmas de las llaves
LD A, 0FFH ; retardo para ancho de reset
RETR2: DEC A
OR A
JR NZ, RETR2
OUT (ALRES), A ; libero reset
LD D, 0N2 ; pongo estado = 20N para prender
primero la ; llave 2
DI
CONMUTE
LD B, E ; CONT = N1
INC B ;
LOOPN1: DJNZ LOOPN1 ; el tiempo de DJNZ alcanza como
13/8 + 1 ; retardo para tener el Ton minimo
CONMUTE
LD A, C ;
SUB E ;
LD B, A ; CONT = N - N1
INC B ;
LOOPN: DJNZ LOOPN ;
13/8 + 1 ;
JP LOOP ;
10 + 1

```



```

M101:
PARTEAL:
SUB 0AH
ADD A,'A'
LD D, A
JR PARTEAL
ADD A,'0'
LD D, A
LD A, B
SRL A
SRL A
SRL A
SRL A
CP 0AH
JP M, M102
SUB 0AH
ADD A,'A'
LD E, A
JR FINITOA
ADD A,'0'
LD E, A
LD (HL), E
INC HL
LD (HL), D
DEC HL
POP DE
POP BC
RET

```

M102:

FINITOA:

```

TABLA:
DW 057ACH
DW 05098H
DW 04A93H
.
.
.
DW 03D7H
DW 03D3H
DW 03CFH
DW 03CBH
DW 03C8H

```

END INICIO

APENDICE 4 Listado de TPUL.m

APENDICE 4 Listado de TPUL.m

```

global vg0 vf mu long s c0;
vg0=12;
vf=10;
wnt=[0.01:.02:1.4];
n=3;
d=2.9;
v2=v2dt(wnt,d,n);
plot(wnt,v2,'-');
title('VG(wnt), para n=3, con delta entre 2.4 y 2.9');
xlabel('wnt(rad)');
ylabel('VG(V)');
hold
for d=.4:.5:2.4,
    plot(wnt,v2dt(wnt,d,n));
end
hold
% el codigo anterior genera la grafica 4.11 ( y analogamente
se genera
% la 4.12, con n=4).
*****
*****
*****

```

% El codigo siguiente genera la grafica 4.13.

```

hold
c0=7e-9;
long=0.068;
mu=2700*4*pi*10e-7;
tp=1e-6;
s=57e-6;
wn=wnt/tp;
for i=1:max(size(wn)),
    l(1,i)=1/(c0*wn(1,i)*wn(1,i)*n*n);
end
n1=sqrt(long*1/mu/s);
r=sqrt(1/c0)/2/d/n;
plot(wnt,r,'.',wnt,n1,'--')
hold
res=[wnt',v2',r',n1'];

```


% Funcion que calcula VG(wnt).

```
function y=v2dt(wnt,d,n);
```

```

ya=(vg0/n+2*vf)*d/(sqrt(1-d*d))*exp(-d*wnt).*sin(sqrt(1-d*d)*w
nt)-..
vg0*exp(-d*wnt).*cos(sqrt(1-d*d)*wnt)/n;
y=ya*n;

```

APENDICE 5

Determinación del rating de tensión requerida para el mosfet en la configuración drive por emisor.

Para modelar la configuración drive por emisor, con el mosfet en su estado cortado, se consideró el siguiente circuito.

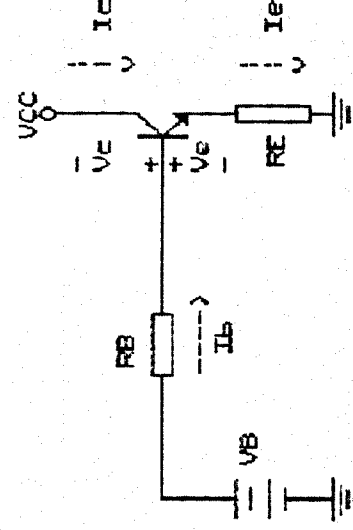


Fig. A5.1

Donde R_E representa al mosfet cortado.

Para el transistor se utilizó el modelo de Ebers y Moll, según el cual, (de acuerdo a las convenciones de sentido de tensiones y corrientes señaladas en la figura anterior)

$$I_C = \alpha_N I_E - I_{C0} (e^{V_{CE}/V_T} - 1)$$

$$I_E = \alpha_I I_C + I_{E0} (e^{V_{BE}/V_T} - 1)$$

$$\alpha_I = \frac{\alpha_N I_{E0}}{I_{C0}}$$

Para el circuito considerado $V_{C0} < 0$ y $|V_C| \gg V_T$, luego :
 $e^{V_{CE}/V_T} \ll 1$, y las ecuaciones quedan :

$$I_C = \alpha_N I_E + I_{C0}$$

Ec. A5.1

Proyecto I.I.E.

1990

APENDICE 5 Rating de tensión del MOSFET

$$IE = \frac{\alpha N IEO}{ICo} IC + IEO (e^{VE/VT} - 1) \quad Ec. A5.2$$

Sustituyendo la Ec. A5.1 en la Ec. A5.2 se tiene :

$$\left(\alpha N^2 \frac{IEO}{ICo} - 1 \right) IE + IEO e^{VE/VT} = (1-\alpha N) IEO \quad Ec. A5.3$$

Planteando ecuaciones de mallas y nudos, se tiene :

$$VB = RB IB + VE + RE IE \quad Ec. A5.4$$

$$IB = IE - IC = IE (1-\alpha N) - ICo \quad Ec. A5.5$$

Sustituyendo la Ec. A5.5 en la Ec. A5.4 se tiene :

$$(RB (1-\alpha N) + RE) IE + VE = VB + RB ICo \quad Ec. A5.6$$

Luego en A5.3 y A5.6 se tienen 2 ecuaciones con 2 incógnitas : IE y VE .

Considerando los siguientes valores :

$$\beta = 100, \quad \alpha N = \frac{\beta}{\beta+1}$$

$$ICo = 250 \times 10^{-6} A$$

$$IEO = 100 \times 10^{-6} A$$

$$VT = 26 \times 10^{-3} A$$

$$RE = \frac{400}{250 \times 10^{-6} A}$$

$$VB = 20 V$$

$$RB = 20 \Omega$$

A partir de datos del IRF 740 (400V , 10A)

$$IDSS = 250 \mu A @ 400V$$

IDSS: corriente de drain a voltaje de gate cero.

Grificando IE = f(VE) a partir de las ecuaciones Ec. A5.3 y Ec. A5.6 (ver figura A5.2) se obtiene como solución:

APENDICE 5 Rating de tensión del MOSFET

$$V_E \approx -0.06 \text{ V}$$

$$I_E \approx 1.2 \times 10^{-5} \text{ A}$$

$$V_{DS} = R_E I_E \approx 20 \text{ V} = V_B$$

Es decir que se comprueba que en el estado de corte la tensión V_{DS} está limitada por la tensión de base del transistor bipolar.

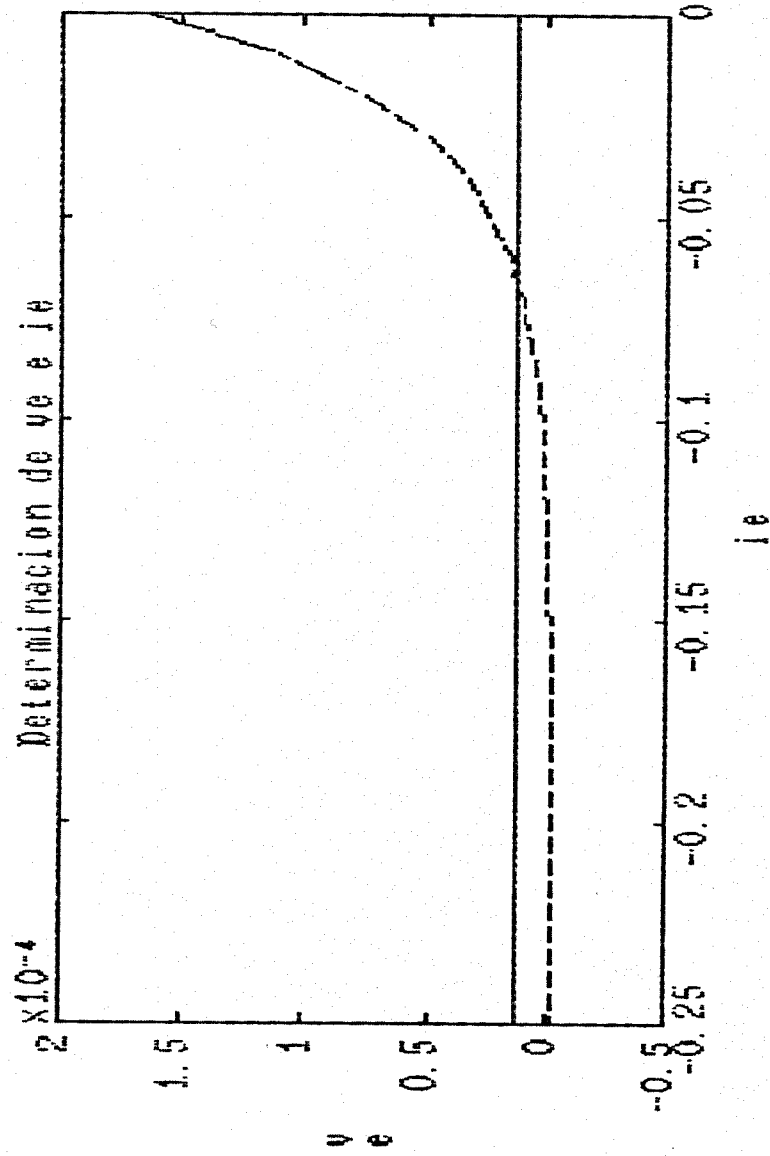


Fig. A5.2

APENDICE 6 Calculo tensión de salida del transformador de pulsos.

Partiendo del circuito :

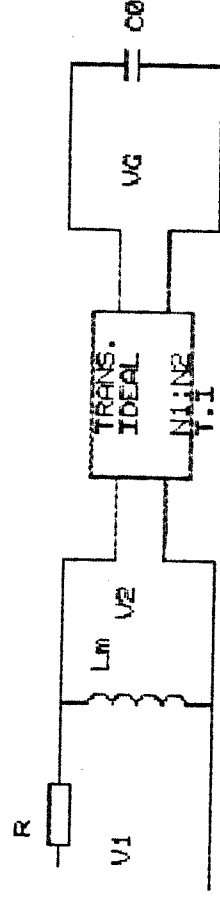


Fig A6.1

Se estudió el caso en el que con condiciones iniciales: $C0$ cargado a $VG = -VG0$ e $Im = 0$, se aplica a la entrada $V1$ un escalón de amplitud Vf (fuente de alimentación en el primario). Pasando $C0$ al primario se tiene el siguiente modelo en Laplace:

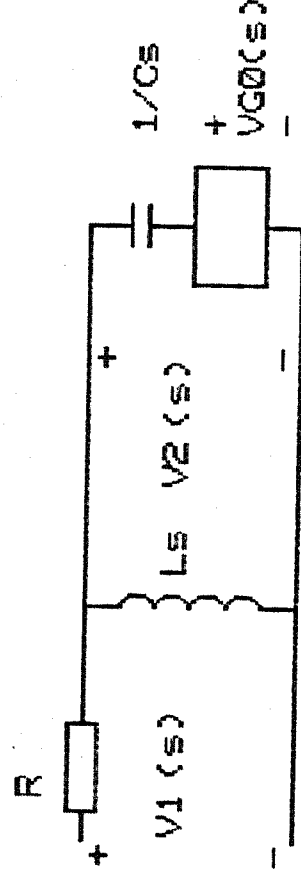


Fig A6.2

siendo :

$$\left[\begin{array}{l} n = n2/n1 \\ VG0^* = -VG0/n \\ C = C0 \cdot n^2 \end{array} \right]$$

$$V2(s) = \frac{Ls / R}{1 + \frac{2d}{\omega n} s + \frac{s^2}{\omega n^2}} V1(s) + \frac{1/\omega n^2 s^2}{\frac{s^2}{\omega n^2} + \frac{2d}{\omega n} s + 1} VG0^*(s)$$

siendo : $\omega_n = \sqrt{1/LC}$ y $d = \frac{1}{2R} \sqrt{L/C}$

sustituyendo $V_1(s) = V_f/s$ y $VGO^*(s) = -\frac{VGO}{n} \frac{1}{s}$

Y operando se tiene :

$$V_2(s) = -\left(\frac{s VGO}{\omega_n^2 n} - \frac{2d}{\omega_n} V_f \right) \frac{s^2}{\omega_n^2} + \frac{2d}{\omega_n} s + 1$$

Cuya antitransformada es :

$$V_2(t) = \frac{-VGO}{n} \left[e^{bt} \cos at + \left[b - \frac{2d \omega_n V_f n}{VGO} \right] e^{bt} \frac{\sin at}{a} \right]$$

siendo : $b = -d \omega_n$

$$a = \omega_n \sqrt{1-d^2}$$

Sustituyendo a y b , llegamos a :

$$\left[V_2(t) = \frac{d}{\sqrt{1-d^2}} \left(\frac{VGO}{n} - \frac{2V_f}{n} \right) e^{-d\omega_n t} \frac{\sin \sqrt{1-d^2} \omega_n t}{\sqrt{1-d^2}} + \frac{VGO}{n} e^{-d\omega_n t} \cos \sqrt{1-d^2} \omega_n t \right]$$

APENDICE 7 Listado de PWM.pas

```

program pwm(input,output);

{ este programa calcula los angulos de switcheo de una rama de
un }
{ puente, teniendo como entrada el valor del primer armonico y
los }
{ armonicos mayores que se quieren anular
}

const MMAX = 50; { maximo valor de armonicos impares a
eliminar }      { en este programa es de 49
}

MMAX3 = 150;

type vector = array[1..MMAX] of real;
lvector = array[1..MMAX3] of real;
matriz = array[1..MMAX] of vector;
fila = array[1..MMAX] of integer;

var m,i : integer;
    n : fila;
    f1: real;
    eps: real;
    alfa: vector;
    arm: lvector;
    armonicos que
    a:matriz;
    b:vector;
    salir, otrat :boolean;

    { para poder calcular mas
    { los eliminados

*****
****}
{ esta funcion calcula el valor de la armonica ni en
funcion }
{ del vector de angulos de switcheo alfa
}

function fi( ni,m : integer ; alfa : vector) : real;

var i,signo : integer;
    fiaux:real;

begin
    fiaux := 1;
    signo := 1;
    for i :=1 to m do
        begin
            fiaux := fiaux - 2 * signo * cos( ni * alfa[i] );

```

APENDICE 7 Listado PWM.pas

```

signo := -signo
end;
fi := fiaux;
end;

```

```

{*****}
**}

```

```

{ esta procedimiento calcula el vector de funciones fi
}

```

```

procedure calcf( var f : vector; n:fila; alfa : vector; m :
integer);

```

```

var i : integer;

```

```

begin

```

```

for i := 1 to m do
    f[i] := fi( n[i] , m , alfa );

```

```

end;

```

```

{*****}
****}

```

```

Procedure sist ( var a: matriz; var x : vector; b: vector; dim:
integer);

```

```

{ resuelve el sistema lineal a * x + b = 0 }

```

```

var k,i:integer;
m:real;

```

```

{*****}
procedure inver(var A:matriz; n:integer);
(* invierte la matriz A[n*n] .RCH89*)
(* deter := det(A)
*)

```

```

var
i:matriz;
k,p,j:integer;
det,m:real;
z:vector;

```

```

begin

```

```

for k:=1 to n do
for j:=1 to n do
if k=j then i[k,j]:=1
else i[k,j]:=0;

```

```

p:=1;det:=1;

```

```

Proyecto I.I.E.

```

```

{esca1}
while p<n do
begin
  m:=abs(a[p,p]);j:=p;
  for k:=p+1 to n do
    if abs(a[k,p])>m then
      begin
        m:=abs(a[k,p]);j:=k;
      end;

  if p<>j then
    begin
      z:=a[j];a[j]:=a[p];
      a[p]:=z;z:=i[j];
      i[j]:=i[p];i[p]:=z;
      det:=-det;
    end;

  if a[p,p]=0 then
    begin
      det:=0;
      p:=n;
    end
  else{eliminacion}
    begin
      det:=det*a[p,p];
      for k:=p+1 to n do
        begin
          m:=-a[k,p]/a[p,p];
          for j:=p+1 to n do
            a[k,j]:=a[k,j]+m*a[p,j];
          for j:=1 to n do
            i[k,j]:=i[k,j]+m*i[p,j];
          end;
        end;
      p:=p+1;
    end;

  if det<>0 then
    begin{esca2}
      for k:=1 to n do
        begin
          for j:=1 to n do
            i[k,j]:=i[k,j]/a[k,k];
          for j:=n downto k do
            a[k,j]:=a[k,j]/a[k,k];
          end;
          for p:=n downto 2 do
            for k:=p-1 downto 1 do
              for j:=1 to n do
                i[k,j]:=i[k,j]-i[p,j]*a[k,p];
              a:=i
            end;
          end;
        end;
      end;
    end;
  end;

```

```

end;

{deter:=det}
end {inver};
{*****}

Begin
inver(a,dim);
for i:=1 to dim do
begin
m:=0;
for k:=1 to dim do
m:=m+al[i,k]*(-b[k]);
x[i]:=m;
end;
end; {sist}

{*****}
****}

Procedure calcgrad ( var gradiente: matriz; m: integer; alfa:
vector; n: fila);

{este procedimiento calcula el gradiente delta_f/delta_alfa,
cuyos elementos}
{ g[i,j] = 2 * (-1)^(j+1) * n[i] * sin (n[i] * alfa[j]) }

var i, j, signo: integer;

Begin
for i := 1 to m do
Begin
signo := -1;
for j := 1 to m do
Begin
gradientel[i,j] := -2 * signo * n[i] * sin (n[i] * alfa
[j]);
signo := -signo
end
end;
end;

{*****}
****}

Function norma ( v: vector; dim: integer): real;

{ calcula ((v[i])^2 + ... + (v[dim])^2)^(1/2) }

var i: integer;
normaux: real;

Begin
normaux := 0;
for i := 1 to dim do

```

APENDICE 7 Listado PWM.pas

```

Begin
  normaux := normaux + v[i] * v[i]
end;
norma := sqrt( normaux )
end; ( norma )

{*****}
****}

Procedure calclang( n : fila; m: integer; f1, eps : real; var
alfa:vector);

{ esta funcion calcula los angulos de switcheo con los
siguientes datos:}
{ n: vector que tiene como primer elemento 1 y luego los
armonicos }
{ a eliminar
}
{ m: numero de armonicos a eliminar + 1
}
{ f1: (valor deseado de la fundamental) / ( E / 2) / ( 4
/ Pi) }
{ E : alimentacion de continua del puente
}
{ eps: precision deseada en la convergencia
}

var f0, alfa0, dalfa, alfaux: vector;
grad:matriz;
contit, i : integer;
ord, fin : boolean;
ant,nact,nant,paso : real;

Begin
  for i := 1 to m do alfa0[i] := Pi * i/2 / (m + 1);

  contit := 0;
  fin := FALSE;
  calcf( f0, n, alfa0, m);
  f0[i] := f0[i] - f1;
  nant:=norma(f0,m);

  while ( not fin ) do
    Begin
      if ( nant <= eps*f1) then fin := TRUE
      else
        Begin
          paso:=1;
          calcgrad ( grad, m, alfa0, n);
          sist ( grad, dalfa, f0, m);
          repeat
            for i := 1 to m do alfaux[i] := alfa0[i] +
              calcf(f0,n,alfaux,m);

```


APENDICE 7 Listado PWM.pas

```
f0[i] := f0[i] - f1;
paso := paso/2;
i := 1;
ant := 0;
ord := TRUE;
while ( ord and (i < m + 1)) do
  Begin
    ord := ( alfaux[i] > ant);
    ant := alfaux[i];
    i := i +1;
  end;
ord := ord and (alfa[m] < pi/2);
nact := norma(f0,m);
until(((nact < nant) and ord) or (paso < 1E-10) or
keypressed);
for i:=1 to m do alfa0[i] := alfaux[i];
nact := nact;
writeln(nact);
end; {else}

contit := contit + 1;
writeln( contit )
end; {while}
for i := 1 to m do alfa[i] := alfa0[i];
end; { calcang }
```

****)

{entrada de parametros desde teclado}

```
procedure entrada(var n:fila;var m:integer;var f1:real);
```

```
var sigo:boolean;
opcion:char;
i,contn,nopcion:integer;
```

```
begin
  clrscr;
  writeln('ESTE PROGRAMA CALCULA LOS ANGULOS DE SWICHEO
  QUE');
  writeln('DEBEN EFECTUARSE EN UNA RAMA DE UN PUENTE A
  LOS');
  writeln('EFECTOS DE OBTENER CIERTO VALOR DEL
  PRIMER');
  writeln('ARMONICO Y ELIMINAR SIMULTANEAMENTE
  ARMONICOS');
  writeln('MAYORES.
  ');
  writeln('LOS SWICHEOS TIENEN SIMETRIA IMPAR RESPECTO
  A');
  writeln('LOS 180 GRADOS, Y SIMETRIA PAR EN UN
  SEMICICLO');
```

Proyecto I.I.E.

1990

APENDICE 7 Listado PWM.pas

```

writeln('RESPECTO LOS 90 GRADOS.
');
writeln('SE PUEDE DEMOSTRAR, QUE HACIENDO M SWICHEOS
EN');
writeln('LA CUARTA PARTE DEL CICLO DE LA FUNDAMENTAL
SE');
writeln('PUEDE IMPONER UN VALOR A ESTA, Y ANULAR EL
VALOR');
writeln('M - 1 ARMONICOS IMPARES MAYORES.( los
armonicos');
writeln('pares se anulan por la simetria antedicha. ');
writeln('');
writeln('CASARAVILLA & SILVEIRA 1989 I . I . E. ');
writeln('');
writeln('');
writeln('toque una tecla para continuar');
while not keypressed do;
    sigo:=false;
    f1:=200;{se inicializa en un valor no valido}
    while not sigo do
        begin
            clrscr;
            writeln(' El valor de pico de la fundamental');
            writeln('maximo es cuando la onda es cuadrada');
            writeln('y vale 4/pi.
            ');
            writeln('El valor del primer armonico (fund.));
            writeln('que se pedira es normalizado a este');
            writeln('valor ente 0 y 100 % . ');
            writeln('');
            writeln('');
            write('valor de primer armonico en % = ');
            read(f1);
            if ((f1 < 100.0) and (0.0 < f1) ) then sigo:=true
            else
                begin
                    writeln('');
                    write(' parametro erroneo, toque una tecla
                    para corregir');
                    while not keypressed do;
                        delline;
                    end;
                end;
            end;
            f1:=f1/100;
            clrscr;
            sigo:=false;
            writeln('
            M E N U');
            writeln('');
            writeln('');
            writeln('');
            writeln('');
            writeln('');
            writeln('');
            while not sigo do
                begin
                    write('OPCION = ?');

```

```

read(opcion);
begin
  if not((opcion='1') or (opcion='2'))
  then
    begin
      gotoxy(1,9);
      clrscr;

    end
  else
    begin
      sigo:=true;
      if opcion='1' then
        begin
          {eleccion de armonicos}
          contn:=2;
          clrscr;
          writeln('Ingrese los numeros de
armonicos a eliminar');

          enter');
          ?');

          nopcion:=0;
          readln(nopcion);
          if nopcion=0 then sigo:=true
          else
            begin
              n[contn]:=nopcion;
              contn:=contn+1;
            end;
          writeln('');
          nfil:=1;
          writeln('Los armonicos elegidos
fueron');

          for i:=2 to (contn-1) do
            write(nfil,' ');
            m:=contn-1;
            writeln('');
            writeln('iterando...');

          end
        else
          begin
            sigo:=false;
            while not sigo do
              begin
                clrscr;
                write('ultimo armonico a
eliminar = ?');

                (nopcion>99) ) then

```

```

begin
  writeln('');
  write('          parametro
erroneo, toque una tecla para corregir');
  while not keypressed do;
    delline;
  end
  else
  begin
    sigo:=true;
    m:=nopcion div 2 +1;
    n[1]:=1;
    for i:=2 to m do
      n[i]:=2*i-1;
    end;
  end;
  writeln('');
  writeln(' Lista de armonicos a
eliminar :');
  for i:=2 to m do write(n[i], ' ');
  writeln('');
  writeln('iterando...');
end;
end;
end;
end;

*****
*****
{ calcula el contenido de armonicos dados los angulos de
switcheo}

p r o c e d u r e c o n a r m ( v a r
arm:lvector;n:fila;alfa:vector;m:integer);

var i,aux:integer;

begin
  clrscr;
  write('Armonico hasta el que se quiere calcular = ?');
  read(aux);
  aux:=(aux div 2) +1;(para que aux quede impar)
  for i:=1 to aux do
    begin
      arm[i] := fi(i, m, alfa)/i;
      i:=i+1;
    end;
  clrscr;
  writeln('solucion con valor de la fundamental =
',arm[1]*4/pi:5:4);
  writeln('');
  write('eliminando armonicos : ');
  for i:=2 to m do write(n[i], ' ');
  writeln('');

```

APENDICE 7 Listado PUM.pas

```

writeln('SM.          RAD.          SPANDS');
writeln('');
for i:=1 to m do
  writeln(i:3,'
,alfail]*360/2/pi:10:2);
end;

```

```

{*****
*****}

```

```

procedure salvar( alfa : vector; m : integer);
var ar : Text;
MSX)

```

(para compatibilidad con Pascal de

```

nomb ar : string[24];
i, j : integer;
nok, cond1: boolean;
opcion: char;
n1: real;

```

Begin

```

nok:= true;
while nok do
Begin

```

```

  clrscr;
  writeln(' Ingrese nombre de archivo donde');
  writeln(' escribir tabla de angulos de');
  write(' switcheo :?');
  readln(nomb ar);
  Assign(ar,nomb ar);
  {#I-}
  Reset(ar);
  {#I+};
  if(IORRESULT = 0) then
  Begin

```

```

    writeln('');
    writeln('Archivo ',nomb ar,' existe, se sobrescribe

```

(S/N ?');

```

    read(opcion);
    nok:= not((opcion = 'S') or (opcion = 's'));
    close(ar);

```

```

  end
  else nok:=false;

```

```

end;
Rewrite(ar);
for i:=1 to m do write(ar,alfail];
close(ar);
end;

```

```

{*****
*****}

```

Proyecto I.I.E.

1990

APENDICE 7 Listado PWM.pas

{este procedimiento es para elegir las tareas a hacer antes de salir}

```
procedure salida(n:fila;m:integer;f1:real;alfa:vector;var
salir,otrat:boolean);
```

```
var elec:char;
```

```
begin
```

```
  writeln('');
```

```
  writeln('toque una tecla para continuar');
```

```
  repeat
```

```
    until keypressed;
```

```
    clrscr;
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('
```

```
    writeln('');
```

```
    writeln('');
```

```
    write('OPCION =?');
```

```
    read(elec);
```

```
    case elec of
```

```
      '1':angswich(alfa,m,n);
```

```
      '2':conarm(arm,n,alfa,m);
```

```
      '3':vetiemp(alfa,m);
```

```
      '4':salvar(alfa,m);
```

```
      '5':otrat := true;
```

```
      '6':salir:=true;
```

```
    end;
```

```
end;
```

```
{*****}
***}
```

```
Begin
```

```
repeat
```

```
  entrada(n,m,f1);
```

```
  eps:=0.01;
```

```
  calcang(n,m,f1,eps,alfa);
```

```
  salir:=false;
```

```
  ottrat:=false;
```

```
  repeat
```

APENDICE 7 Listado PWM.pas

```
      salida(n,m,f1,alfa,salir,otrat);  
      until salir or otrat;  
      until not otrat;  
  
      end.
```

APENDICE 8

Listado de GPWM.pas

```

program gpwm;

```

```

{ Este programa genera, a partir de un archivo de entrada con
los angulos }
{ de switcheo entre 0 y 90 grados, un archivo .COM de codigo
Z80 para }
{ generar por el puerto de impresora de una computadora MSX
las seniales }
{ de disparo adecuadas para comandar una rama de un puente.
}

```

```

const MMAX = 50;
      MMAX2 = 101;
      TCLK = 0.279; { tiempo de ciclo de reloj de la DAENDD }
      { ( fclk = 3.58 MHz) en microseg.
      }

```

```

type vector = array [1..MMAX] of real;
      lvector = array [1..MMAX2] of real;

```

```

var aralfa : Text;           { Para compatibilidad con Pascal de
MSX}

```

```

      nombar : string[241];
      tjump, tload, f : real;
      iores, m, i : integer;
      t, alfa : vector;
      dt : lvector;

```

```

(*****

```

```

procedure genprog(tiempos: lvector; m: integer);

```

```

{ Este procedimiento recibe:

```

```

      tiempos: tabla de tiempos entre switcheos para

```

```

      0 - pi, que contiene 2* m + 1 tiempos.

```

```

      m: numero de switcheos en 0 - pi/2.

```

```

El procedimiento crea un programa .COM (codigo Z80) que
genera las seniales de disparo para la rama de un puente
de acuerdo a la tabla de tiempos, con simetria impar
respecto a pi.
}

```

```

const ON1A = $02; { bit cero = llave 1, primer semiciclo otras
sal en 0}
      ON2A = $01; { bit uno = llave 2, primer semiciclo otras
sal en 0}

```

```

      ON1B = $fe; { bit cero = llave 1, segundo semiciclo

```

```

Proyecto I.I.E.

```

1990

APENDICE 8 Listado GPWM.pas

```

otras sal en 1)
ON2B = $fd; { bit uno = llave 2, segundo semiciclo
otras sal en 1)
OFF12A = $03; { ambas llaves apagadas, primer semiciclo}
OFF12B = $ff; { ambas llaves apagadas, segundo
semiciclo}
RESET = $01; {reset : STROBE, BIT 0 }
DISP = $91; {direccion puerto de disparo}
ALRES = $90; {direccion puerto de alarma y reset}

```

```

var ar : Text;
i, j, semiper, on1, on2 : integer;
nok, cond1: boolean;
opcion: char;
n1, tlaux: real;

```

Begin

```

nok:= true;
while nok do
Begin

```

```

  clrscr;
  write(' Ingrese nombre de programa .COM a generar (con
extension) :?');
  readln(nombar);
  Assign(ar,nombar);
  {$I-}
  Reset(ar);
  {$I+};
  if(IORRESULT = 0) then
  Begin

```

```

    writeln('');
    writeln('Archivo ',nombar,' existe, se sobrescribe
(S/N) ?');
    read(opcion);
    nok:= not((opcion = 'S') or (opcion = 's'));
    close(ar);

```

```

  end
  else nok:=false;
end;

```

Rewrite(ar);

```

write(ar,chr($f3),chr($dd),chr($21),chr($0),chr($30));
write(ar,chr($06),chr(OFF12A),chr($78),chr($d3),chr(DISP),chr(
$3e));
write(ar,chr(RESET),chr($d3),chr(ALRES),chr($af),chr($D3),chr(
ALRES));
write(ar,chr($06),chr(OFF12A));

```

```

{ estos 2 write corresponden a la parte de inicializacion del
programa
siguiente:

```

```

DI                                F3H                                deshabilita las
interrupciones.
LD IX, 3000H                      DDH 21H 00H 30H inicializo IX para que no
                                  moleste al ejecutar INC(IX)

LD B, OFF12A                      06H OFF12A
LD A, B                          78H
OUT (DISP), A                     D3 DISP
LD A, RESET                      3EH RESET
OUT (ALRES), A                   D3 ALRES
XOR A                            AFH
OUT (ALRES), A                   D3 ALRES
LD B, OFF12                       06 OFF12

```

```

cond1 := true;                    { estado previo a arrancar : llave 1
conduciendo }
{ a continuacion se escribe el LOOP }
semiper:=0;
Repeat
semiper := semiper + 1;
if semiper = 1 then
Begin
    tlaux := tiempos[1];
    if (tiempos[1] - tjump -tload) < 0 then tiempos[1] :=
0
    else tiempos[1] := tiempos[1] - tjump
    -tload;
    on1:=ON1A;
    on2:=ON2A;
end
else
Begin
    if (tiempos[1] - tload) < 0 then tiempos[1] := 0
    else tiempos[1] := tiempos[1] - tload;
    on1:=ON1B;
    on2:=ON2B;
    write(ar,chr($06),chr(OFF12B)); { LD B, OFF12B :cambio
valor de B }
    off
end;

for i:= 1 to (2 * m +1) do
Begin
    write(ar,chr($16));
    if cond1 then write(ar,chr(on2))
    else write(ar,chr(on1));
    cond1:= not cond1;

write(ar,chr($78),chr($d3),chr(DISP),chr($7a),chr($d3),chr(DIS
P));
{ este ultimo bloque escribe el codigo de conmute:

```

APENDICE 8 Listado GPWM.pas

```

LD D, estado      16H estado ( ON2 o ON1 segun valor de
cond1)
LD A, B           78H
OUT (DISP), A     D3 DISP
LD A, D           7AH
OUT (DISP), A     D3 DISP
}

if (tiempos[i] -25 *TCLK) < 0 then n1 := 0
else n1:= (tiempos[i] -
25*TCLK)/(25*TCLK);
for j:=1 to trunc(n1) do write(ar, chr($34),
chr($0));
{ escribe tantos INC(IX + 0) como sea necesario}

for j:=1 to trunc(((n1 - trunc(n1))*25*TCLK)/(5*TCLK)) do
write(ar,chr($0));
{ escribe tantos NOP como sea necesario }

end;
until (semiper = 2);

write(ar,chr($c3), chr($11), chr($01));

{ codigo de JMP 111H comienzo de loop, pues la inicializacion
ocupa
17 bytes}
close(ar);
end;

{*****}
*****}

Begin
clrscr;
repeat
write('Ingrese nombre de archivo con angulos de switcheo
:');
readln(nombar);
Assign(aralfa,nombar);
{$I-}
Reset(aralfa);
{$I+}
iores := IORESULT;
if (iores <> 0) then
Begin
writeln('');
writeln('Error al intentar leer archivo ',nombar);
end;

until (iores = 0);
m:=1;
repeat

```

APENDICE 8 Listado 8PWM.pas

```

read(aralfa,alfam);
m:= m+1;

until EOF(aralfa);
close(aralfa);
m:= m - 1;

clrscr;
write('Frecuencia de la onda de salida (en Hz) = ');
readln(f);
for i:=1 to m do t[i] := (alfam / f / (2*pi)) * 1E+6;
tjump := 11 * TCLK; { tiempo del jump al terminar la tabla}
tload := 8 * TCLK; {tiempo del load en la mitad del ciclo (LD
B, OFF12)}
dt[i] := t[i];
dt[2 * m + 1] := t[i];
dt[ m + 1] := ((1 / (4 * f)) * 1E+6 - t[m]) * 2;
for i:= 2 to m do
Begin
    dt[i] := t[i] - t[i-1];
    dt[ 2 * m - i + 2] := dt[i];
end;
genprog(dt, m);
end.

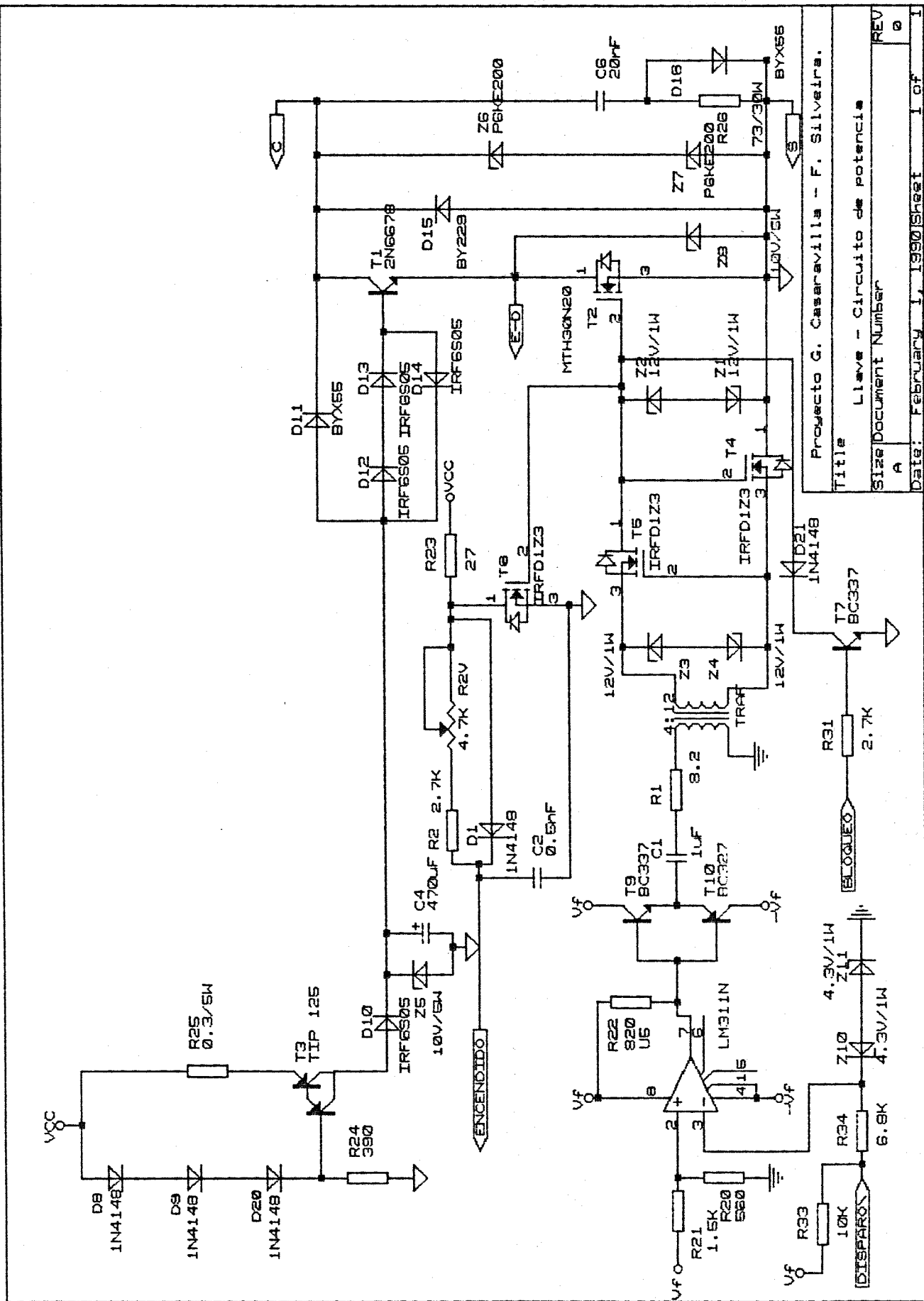
```

Listado de componentes.

Llave - Circuito de potencia

Item	Cantidad	Referencia	Componente
1	5	D8, D1, D9, D20, D21	1N4148
2	1	T3	TIP 125
3	1	R24	390
4	2	Z5, Z8	10V/5W
5	1	R21	1.5K
6	1	R22	820
7	2	T9, T7	BC337
8	1	R1	8.2
9	4	Z1, Z2, Z3, Z4	12V/1W
10	3	T5, T4, T6	IRFD133
11	2	R2, R31	2.7K
12	1	C2	0.5nF
13	1	R23	27
14	1	T2	MTH30N20
15	1	D15	BY229
16	2	D16, D11	BYX55
17	4	D12, D10, D13, D14	IRF6505
18	1	TRAF	4:12
19	1	T10	BC327
20	1	U5	LM311N
21	1	R20	550
22	1	R33	10K
23	1	R34	6.8K
24	1	C1	1uF
25	2	Z11, Z10	4.3V/1W
26	1	T1	2N6578

27	1	C4	470uF
28	1	R25	0.3/5W
29	1	C6	20nF
30	1	R26	73/30W
31	2	Z6,Z7	P6KE200
32	1	R2V	4.7K



Proyecto G. Casaravilla - F. Silveira.		
Title	Llave - Circuito de potencia	
Size	A	Document Number
REV	0	
Date:	February 1, 1990	Sheet 1 of 1

Circuito de protecciones

Item	Cantidad	Referencia	Componente
1	1	U1	LM339
2	1	R6	2K2
3	1	C5	47u
4	5	R5, R4, R15, R16, R17	560
5	1	R3	100
6	2	R27, R28	4.7K
7	7	D4, D3, D5, D6, D7, D23, D25	1N4148
8	1	D2	BY133
9	2	R7, R8	1K
10	1	R9	56K
11	1	R19	3.3K
12	1	U2	4013
13	1	C3	4u
14	2	R10, R18	10K
15	2	T8, T11	BC337
16	1	R11	680
17	1	L1	LED
18	2	R29, R30	0
19	1	Z9	3.3V
20	2	T12, T13	MPS A13
21	1	R37	2.7M
22	2	D24, D22	FOTODIODO
23	2	D26, D27	LED INFRAROJO
24	1	R13	390
25	1	R32	3.3M
26	1	Z12	3.9V/1W
27	1	C9	470pF

28	1	C7	0.1uF
29	1	R35	2.7K
30	1	R36	330

INDICE

1. Propósito del trabajo	1
2. Especificación de la llave	2
2.1. Requisitos generales	2
2.2. Requisitos eléctricos	2
2.2.1. Alimentación del motor sin eliminación de armónicos	2
2.2.2. Alimentación del motor con eliminación de armónicos	4
2.2.3. Ratings en tensión y corriente de la llave	5
2.2.4. Velocidad de la llave	5
3. Consideraciones generales y tecnología a usar	6
3.1. Protecciones	6
3.2. Aislación galvánica del control	6
3.3. Protocolo eléctrico de la interfase con el control	7
3.4. Tecnología de los semiconductores de potencia a usar	7
4. Drive por emisor	9
4.1. Principio de funcionamiento	9
4.2. Características fundamentales	10
4.2.1. Rating de tensión y corriente del mosfet	12
4.2.2. Rating de tensión y corriente del transistor	12
4.2.3. Drive de la llave	13
4.3. Diseño de la llave	15
4.3.1. Diagrama de bloques	15
4.3.2. Drive del mosfet	16
4.3.3. Polarización del transistor	31
4.3.4. Red de ayuda de la conmutación	35
4.3.5. Diodo antiparalelo	39
4.3.6. Protecciones	39
4.3.6.1. Protecciones contra sobretensiones y salida de saturación de la llave	40
4.3.6.2. Protección contra sobretensiones	46
4.3.6.3. Generación de la señal ENCENDIDO	47
4.3.6.4. Bloqueo de disparos a la llave	49
4.3.7. Señales de entrada/salida y fuentes de alimentación	51
4.3.8. Diseño físico	53
4.3.8.1. Criterios de diseño del circuito impreso	53
4.3.8.2. Montaje utilizado	54
4.3.8.3. Diseño del disipador	55
5. Aplicaciones de la llave al laboratorio de Electrónica de Potencia del I.I.E.	57

5.1. Rama de un puente inversor	58
5.2. Configuración de potencia	58
5.3. Controlador de la rama	61
5.4. Onda rectangular	63
5.4.1. Programa GCUAD.MAC	64
5.4.1.1. Principio general	64
5.4.1.2. Generación del tiempo muerto	65
5.4.1.3. Loop principal	66
5.4.1.4. Cálculo de N y N1	67
5.5. Eliminación de armónicos mediante PWM	68
5.5.1. Fundamento teórico	71
5.5.2. Cálculos de ángulos de conmutación	71
Programa PWM.PAS.	71
5.5.2.1. Algoritmo a utilizar	73
5.5.2.2. Programa PWM.PAS	74
5.5.3. Programa GPWM.PAS	74
6. Resultados experimentales.	78
BIBLIOGRAFIA.	83

APENDICES

CIRCUITOS, PLANOS Y LISTADO DE COMPONENTES

HOJA DE DATOS

MPSA 13 - Darlington 30 V, 500mA, NPN
 TIP 125 - " 60 V, 8A, PNP
 1N4728A thru 1N4764A - Zeners 1 W
 1N5333 thru 1N5388 - Zeners 5 W
 MTH 30N20 - Mosfet 30 A, 200 V
 IRFD173 - Mosfet 400mA, 60 V
 2N6678 - Bipolar 15 A, 400 V
 BY229 - Fast soft recovery rectifier diode
 7 A, 600 V
 8 Amp Very fast recovery Rectifier
 BC 327 - transistor 45 V, 800mA, PNP
 BC 337 - " 45 V, 800mA, NPN
 LM 339 - cuad comparator
 LM 311 - comparator
 4013B - CMOS Dual type D Flip-Flop
 Datos de disipadores (resistencia térmica)

INDICE