

Séptimo Workshop de Iberchip.

Marzo de 2001.

POSTER:

Circuito a capacitores conmutados para el acondicionamiento de señal proveniente de un acelerómetro

Autores:

Ing. Daniel Perciante.

Ing. Linder Reyes.

Persona de Contacto:

Ing. Linder Reyes

Instituto de Ingeniería Eléctrica.

Facultad de Ingeniería.

Julio Herrera y Reissig 565

Montevideo, Uruguay.

email: vlsi@ie.edu.uy

Circuito a Capacitores conmutados para el acondicionamiento de señal proveniente de un acelerómetro

Daniel Perciante, Linder Reyes

Instituto de Ingeniería Eléctrica, Facultad de Ingeniería.
Montevideo, Uruguay.
email: vlsi@iie.edu.uy

1. Introducción.

Este trabajo presenta la actividad desarrollada durante el pasado año en el Instituto de Ingeniería Eléctrica (IIE) de la Universidad de la República, Montevideo, Uruguay, como parte de un proyecto de fin de carrera, continuando la línea de los trabajos expuestos en el 5^{to} y el 6^{to} workshop de los años 1999 y 2000, en el campo de diseño de circuitos integrados analógicos de microconsumo, baja tensión de alimentación a capacitores conmutados en tecnología CMOS.

La experiencia desarrollada es directamente relevante para aplicaciones tradicionales de microconsumo y baja tensión de alimentación como los dispositivos médicos implantables. Particularmente este trabajo presenta el diseño de un circuito de acondicionamiento de señal proveniente de un acelerómetro, para obtener una estimación de la aceleración media y por tanto de la actividad física de una persona, de manera tal de variar la frecuencia de estimulación de un marcapaso en función de dicha estimación. Su alcance es además más amplio debido a la creciente importancia de las aplicaciones de bajo consumo y la continua reducción de las tensiones de alimentación al disminuir las dimensiones mínimas de los dispositivos.

La Sección 2 presenta cada uno de los bloques que componen todo el sistema: amplificador pasabanda, rectificador de onda completa, promediador de 3 segundos y bloque de control. Todo el sistema fue realizado en tecnología Alcatel Microelectronics 2.4 μ m vía el servicio Iberchip y fue concebido para adecuarse a la operación a partir de baterías de Litio-Iodo en dispositivos médicos implantables, lo que impone operar con tensiones de alimentación desde 2.8V hasta 2V.

Por otra parte la implementación mediante técnicas a capacitores conmutados permitió la total integración de todo el sistema por lo cual no fue necesario el uso de componentes externos.

La metodología empleada en el diseño de los amplificadores operacionales utilizados en cada bloque a capacitores conmutados fue la propuesta en [1], basada en la curva de la relación entre la transconductancia y la corriente de drenador (g_m/I_D) y la corriente normalizada $I_D/(W/L)$. Se empleó el modelo EKV [2] para representar adecuadamente la operación del transistor MOS en inversión moderada.

Finalmente la Sección 3 resume las principales conclusiones.

2. Bloques diseñados.

2.1. Amplificador pasabanda.

Este bloque esta orientado a amplificar y filtrar la señal proveniente del acelerómetro de manera de obtener a la salida señales de amplitud apreciable en la banda de interés para su posterior procesamiento por parte de las etapas siguientes. Básicamente este bloque se puede dividir en dos etapas de filtrado y amplificación, una de las cuales, la primera, es totalmente diferencial. Esto último determinó el uso de un amplificador operacional con salida diferencial, lo que obligó al estudio e implementación de un circuito de control del modo común de la salida del mismo que estuvo inspirado en lo presentado en [3], [4]. Debido a la pequeña amplitud de las señales de entrada, fue necesario el uso de técnicas de compensación del offset de los amplificadores en particular la técnica de autocero presentada en [5].

2.2. Rectificador de onda completa.

Este circuito rectifica la señal proveniente del bloque amplificador pasabanda. La estructura de este circuito es similar a la presentada en la literatura [6], con algunas modificaciones tendientes a lograr muestrear la entrada solo en los momentos en que la salida del primer bloque es válida.

2.3. Promediador de 3 segundos.

Este bloque tiene la finalidad de obtener el promedio en tres segundos del valor absoluto de la señal de interés que se logra a la salida del rectificador. La forma más simple de lograr este promediado es por medio de un pasabajos o integrador. Para ello fue necesario el estudio e implementación de integradores de grandes constantes de tiempo a capacitores conmutados. [7]

2.4. Bloque de control

Para la implementación de técnicas de autocero y otras técnicas tendientes a disminuir el efecto de la inyección de carga principalmente en el bloque amplificador pasabanda, es necesaria la generación de un gran número de señales de control, 16 en total. El bloque de control es el encargado de generar todas estas señales de control.

3. Conclusiones.

Se diseñaron y fabricaron varios bloques básicos de microconsumo y baja tensión de alimentación como parte de un sistema de acondicionamiento, compatible con los requisitos de dispositivos médicos implantables. El sistema en su conjunto así como alguno de sus componentes (amplificadores), están siendo medidos y caracterizados actualmente. En los diseños presentados se logró la operación a 2V de alimentación con una tecnología con tensión umbral máxima de 1V. El consumo total de todo el sistema es de $3\mu\text{A}$, en este está incluido el consumo del sensor el cual es de $2.1\mu\text{A}$. El área total ocupada por todo el sistema es aproximadamente de 9mm^2 .

Referencias.

- [1] F. Silveira, D. Flandre, P.G.A. Jespers, "A gm/ID Based Methodology for the Design of CMOS Analog Circuits and its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA", IEEE Journal of Solid State Circuits, Vol. 31, No. 9, Sept. 1996, pp. 1314 - 1319.
- [2] C.C. Enz, F.K. Krummenacher and E.A. Vittoz, "An Analytical MOS Transistor Model Valid in All Regions of Operation and Dedicated to Low-Voltage and Low-Current Applications", Analog Integrated Circuits and Signal Processing, No. 8, pp. 83 - 114, 1995
- [3] G. Ferri, W. Sansen, V. Peluso "A Low-Voltage Fully Differential Constant-Gm Rail to Rail CMOS Operational Amplifier", Analog Integrated Circuit and Signal Processing, No. 16 pp. 5-15, 1998.
- [4] D. Johns and K. Martin "Analog integrated circuit design," J. Wiley & Sons, Inc. New York, 1997.
- [5] Christian C. Enz and Gabor C. Temes "Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization," IEEE Proceedings, Vol 84 No. 11, NOV 1996.
- [6] R. Gregorian "Analog MOS integrated circuits for signal processing," John Weley & Sons. Inc. Ney York (1986).
- [7] W. M. C. Sansen and P. M. Van Peteghem "An area-efficient approach to the design of very large time constants in switched-capacitor integrators," IEEE Journal of Solid State Circuits Vol. SC-19 No. 5. (1984).