

Diseño de un Filtro Pasabanda para la Implementación de un Amplificador Chopper de Bajo Ruido y Micro Consumo

Pablo Aguirre, Alfredo Arnaud.

Instituto de Ingeniería Eléctrica, Facultad de Ingeniería. UROU
Montevideo, Uruguay.
paguirre@iie.edu.uy

Resumen— Este trabajo consiste en el diseño de un amplificador integrado para un acelerómetro piezoresistivo como elemento sensor de actividad física en marcapasos adaptivos. El trabajo se centra en la tarea de evitar el ruido $1/f$ manteniendo el consumo en niveles aceptables para lo que se propone una arquitectura chopper, se diseña el circuito y se simula el funcionamiento. Los resultados se compararán con un trabajo que utiliza una estrategia alternativa.

I. INTRODUCCIÓN

Los sensores piezoresistivos son una opción atractiva para la medida de magnitudes tales como aceleración o presión. Pueden ser fabricados en silicio permitiendo la integración de microistemas [1] y son mas baratos que su equivalente piezoeléctrico o capacitivo. Sin embargo su naturaleza resistiva con un valor del orden de $k\Omega$ [2], hacen difícil su aplicación en circuitos de microconsumo.

Una aplicación que requiere la medida de aceleración con consumo total de corriente del orden de micro amperes, es el sensado de actividad en marcapasos adaptivos. En este caso una estrategia posible para salvar el problema del consumo del sensor piezoresistivo de aceleración es muestrear la señal durante un instante de tiempo muy corto; solo durante ese tiempo el sensor consume corriente y luego se apaga [3]. Aunque se ha implementado en forma exitosa esta alternativa [4] adolece del problema de solapamiento al utilizar una baja frecuencia de muestreo a la vez que presenta dificultades de implementación por lo que resulta interesante explorar nuevas alternativas. Una posibilidad en este sentido sería bajar arbitrariamente la corriente de polarización del sensor. La sensibilidad del sensor baja con la corriente y se convierte en la limitante en este caso.

Para cualquier implementación de un circuito de procesamiento de señal para un acelerómetro, la menor aceleración que se puede discriminar tiene que ver con el ruido a la entrada del amplificador asociado en la banda de interés. Por ruido a la entrada nos referimos a el ruido equivalente en aceleración rms, y la banda de interés en el ejemplo citado ([4]) es de 0.5 a 7Hz. Para el mismo ejemplo, la mínima aceleración distinguible fue de 0.04g aunque estaba especificado un nivel menor de 0.007g originalmente. En el caso de tomar como estrategia alternativa reducir arbitrariamente el consumo del puente, al bajar la sensibilidad del mismo, la presencia del ruido de flicker o $1/f$ va a resultar en un valor muy alto de la mínima aceleración medible.

Sin embargo la aplicación por ejemplo de la técnica de chopper en amplificadores para la reducción de ruido de baja frecuencia puede ayudar en este sentido. Un amplificador chopper modula a alta frecuencia la señal a la entrada de modo de evitar el ruido $1/f$ y luego de amplificada la demodula a banda base. En este trabajo se plantea explorar esta posibilidad realizando para ello el diseño concreto de un amplificador chopper de microconsumo y para la aplicación específica de amplificar la señal de un sensor piezoresistivo para medir la actividad física de un paciente con un marcapasos implantable.

Se va a diseñar pues un amplificador chopper con ganancia 40dB y consumo menor a 1uA, donde el elemento central de este amplificador es un filtro pasabanda resonante. Como resultado del trabajo se pretende adquirir experiencia en el diseño de filtros a tiempo continuo para microconsumo ya que será necesario implementar algunas técnicas como linealización de transconductancias o realimentación del modo común con características especiales. No forma parte del diseño el tuning del filtro a implementar. Por otra parte una vez finalizado el diseño se podrá calcular el ruido a la entrada y responder la pregunta de hasta cuánto podemos reducir el consumo de corriente en el puente sensor de modo de poder discriminar una señal de aceleración dada (p.ej.0.007g).

En la siguiente sección se presenta un breve fundamento teórico, en la sección III se explica el diseño realizado y en la sección IV se muestran las simulaciones y los resultados obtenidos.

II. REDUCCIÓN DEL OFFSET Y DEL RUIDO DE BAJA FRECUENCIA MEDIANTE ESTABILIZACIÓN POR CHOPPER

La técnica de estabilización por Chopper[5],[6] modula la señal para llevarla a una frecuencia superior donde no hay ruido $1/f$, y luego de amplificarla, la demodula a la banda base. Este simple principio se ve ilustrado en la figura 1, donde $m_i(t)$ son las ondas cuadradas que modulan y demodulan la señal y $V_n(t)$ es el ruido introducido por el amplificador. Supongamos que el espectro de la señal no supera la mitad de la frecuencia del modulador (de ahora en mas "frecuencia de chopper"), y que el amplificador es ideal sin ruido ni offset. Esta señal es multipli-

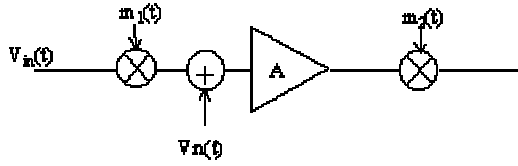


Fig. 1. Principio de Funcionamiento

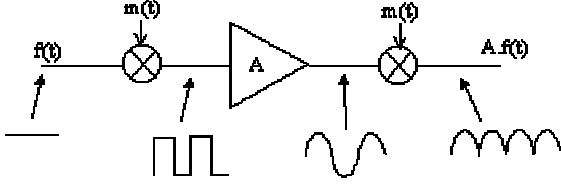


Fig. 2. Ejemplo de Funcionamiento

cada por la portadora de onda cuadrada $m_1(t)$ con período $T = 1/f_{chop}$. Después de modulada la señal es transpuesta a los armónicos impares del modulador donde es amplificada para luego ser demodulada a su banda original. Si tomamos entonces a la entrada una señal en DC V_{in} . La señal a la salida del primer modulador chopper es una onda cuadrada de periodo T y amplitud V_{in} . Si el amplificador tiene una ganancia A_0 , un ancho de banda finito, por ejemplo el doble de la frecuencia de chopper (Pasabajos ideal), y no introduce retardos, la señal a su salida va a ser, como muestra la figura 2, una onda sinusoidal correspondiente a la componente fundamental de la señal DC modulada y de amplitud $(4/\pi)(A_0 \cdot V_{in})$. La salida del segundo modulador es entonces una señal sinusoidal rectificada de amplitud $(8/\pi^2) \cdot A_0 \cdot V_{in}$ correspondiente a una ganancia DC equivalente de $(8/\pi^2) \cdot A_0 \approx 0.8 \cdot A_0$. Este ejemplo muestra que el ancho de banda finito del amplificador introduce algunas componentes espectrales en los armónicos pares de la frecuencia de chopper que deben ser filtrados mediante un pasabajos para poder recuperar la señal amplificada. De esta manera, el ruido es modulado una sola vez (en el modulador de salida) y queda transpuesto a los armónicos impares de la señal $m(t)$, quedando el amplificador idealmente libre de ruido flicker.

Una no-idealidad del amplificador que no consideramos fue el retardo. Un amplificador puede introducir un cierto retardo a la frecuencia de chopper lo cual obliga a que exista el mismo defasaje entre los moduladores para lograr que la señal quede correctamente rectificada. Una solución es utilizar un amplificador pasabanda resonante ([6]), lo que evita ese problema ya que el mismo amplifica con defasaje cero en la frecuencia de resonancia.

A. El Efecto de la Modulación Chopper en el Ruido del Amplificador

El efecto de la modulación chopper en el ruido del amplificador se puede analizar considerando la figura 3 donde $V_N(t)$ es el ruido y $m(t)$ es la portadora. La densidad espectral de potencia (PSD) bilateral de la

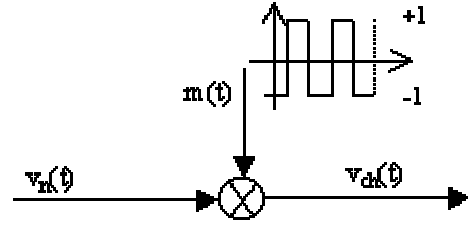


Fig. 3. Modulador Chopper

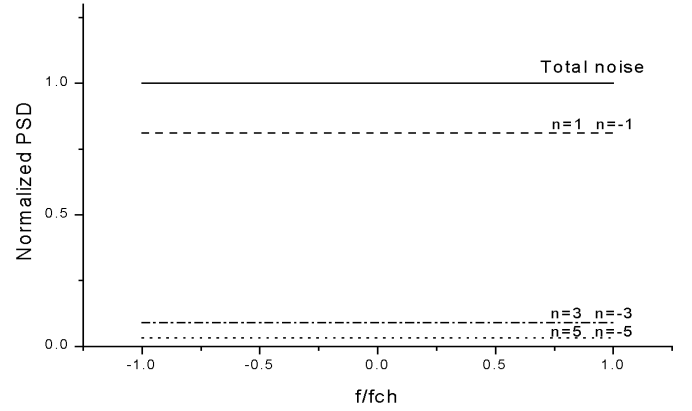


Fig. 4. PSD de salida para ruido blanco con ancho de band infinito

señal de salida $V_{CH}(t)$ está dada por

$$S_{CH}(f) = \left(\frac{2}{\pi}\right)^2 \sum_{n_{impar}=-\infty}^{n_{impar}=+\infty} \frac{1}{n^2} S_N\left(f - \frac{n}{T}\right) \quad (1)$$

La PSD de salida, que resulta de la suma de las replicas del espectro original de un ruido blanco de ancho de banda infinito desplazado a las armónicas impares de la frecuencia de chopper, se ve en la figura 4 para $n = \pm 1, \pm 3, \pm 5$, lo que corresponde a una frecuencia de corte del amplificador f_c cinco veces la frecuencia de chopper $f_{CH} = 1/T$. La PSD puede ser, entonces, aproximada en la banda base ($|fT| \leq 0.5$) y para $f_c T \gg 1$ por la PSD de un ruido blanco,

$$S_{CH-blanc}(f) \simeq S_0 \text{ para } |fT| \leq 0.5 \text{ y } f_c T \gg 1 \quad (2)$$

donde el primer armónico es el término que aporta la mayor parte de la potencia, siendo incluso despreciables armónicos de mayor orden.

Los efectos de la modulación chopper en el ruido $1/f$ pueden ser analizados también utilizando la ecuación (1), suponiendo una frecuencia de corte mucho mayor que la frecuencia de chopper y una PSD de ruido a la entrada dada por

$$S_{N-1/f}(f) = S_0 \frac{f_k}{|f|} = S_0 \frac{f_k T}{|fT|} \quad (3)$$

El resultado de la suma se ve en la figura 5 que muestra claramente que el ruido $1/f$ desaparece de la banda base

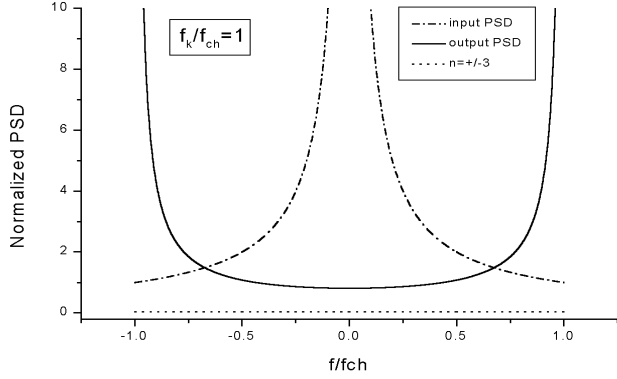


Fig. 5. PSD a la salida del amplificador chopper para ruido $1/f$

al ser transpuesto a $\pm 1/T$ y a las armónicas impares de la frecuencia de chopper. Se puede demostrar también ([6]) que la PSD del ruido $1/f$ después del chopper puede ser aproximado en la banda base por

$$S_{CH-1/f}(f) \simeq 0.8525 \cdot S_0 f_k T \quad (4)$$

Por lo que el ruido residual total en la banda base referido a la entrada de un amplificador típico se puede obtener sumando las ecuaciones (2) y (4):

$$S_{CHS}(f) \simeq S_0(1 + 0.8525 f_k T) \text{ para } |fT| \leq 0.5 \text{ y } f_c T \gg 1 \quad (5)$$

De acuerdo a la ecuación (5), un buen compromiso se obtiene eligiendo la frecuencia de chopper igual a la frecuencia esquina (f_k : "corner frequency") donde la PSD del ruido blanco solo aumenta 6dB.

III. DISEÑO DEL FILTRO SELECTIVO PARA EL AMPLIFICADOR CHOPPER

Como se ve en la figura 1 la arquitectura tipo chopper cuenta con dos moduladores y un amplificador. En esta sección se mostrará el diseño de este amplificador, implementado con un filtro pasabanda resonante y la relación entre las características del filtro y las del amplificador chopper.

A. Elección del tipo de Filtro

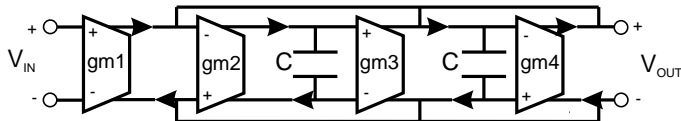


Fig. 6. Principio de funcionamiento del filtro pasabanda gm-C

En la literatura ([5], [6]) se mencionan dos alternativas en cuanto al tipo de filtro a usar en el amplificador. Enz utiliza un filtro pasabajos de segundo orden [5] con la desventaja de tener implícito un retardo de cuarto de período en la frecuencia chopper, lo que obliga a retrasar la señal de reloj

del modulador de salida. El propio Enz utiliza en un trabajo posterior [6] un filtro pasabanda lo que soluciona el problema del retardo ya que éstos tienen fase 0 a la frecuencia de resonancia¹, lo que permite utilizar la misma señal de reloj en ambos moduladores. Por eso se eligió utilizar este diseño que se muestra en la figura 6. El mismo emplea un filtro de tiempo continuo gm-C de segundo orden, cuya transferencia² esta dada por:

$$H(s) = \frac{\frac{gm_1}{C} s}{s^2 + \frac{gm_4}{C} s + \frac{gm_2 * gm_3}{C^2}} \quad (6)$$

Como se explicó en la sección II el amplificador chopper reconstruye la señal de salida con un filtro pasabajos de la mitad de la frecuencia de chopper, obteniéndose una transferencia total para el amplificador dada por:

$$G(s) \simeq \frac{8}{\pi^2} \frac{A_{max}}{1 + s/w_c} \quad (7)$$

donde $w_c = \frac{w_0}{2Q}$ es la frecuencia de corte del amplificador chopper, w_0 y Q son la frecuencia de resonancia y el factor de calidad del filtro pasabanda y A_{max} la ganancia del mismo a la frecuencia de resonancia.

A partir de la ecuación 6 se obtienen expresiones para la frecuencia de resonancia:

$$w_0 = \frac{\sqrt{gm_2 * gm_3}}{C} \quad (8)$$

el factor de calidad

$$Q = \frac{\sqrt{gm_2 * gm_3}}{gm_4} \quad (9)$$

y la ganancia a la frecuencia de resonancia:

$$A_{max} = \frac{gm_1}{gm_4} \quad (10)$$

Esta relación entre gm_1 y gm_4 debe ser lo suficientemente grande como para darle al amplificador chopper una ganancia en DC aceptable. Por ejemplo, para tener una ganancia de 500, la relación debe ser 617 ($500 \times \frac{\pi^2}{8}$). Esta diferencia de varios ordenes de magnitud entre las transconductancias de entrada y salida impone la necesidad de linealizar las transconductancias de salida y de los integradores de manera de limitar la distorsión y la intermodulación³. Por último es necesario notar que en el diseño (ver figuras 6 o 7) existen dos puntos donde el voltaje de modo común no queda determinado y debe ser fijado. Para ello se utilizó una estrategia de realimentación de modo común que se explica en el apéndice B.

¹La frecuencia de resonancia del circuito se puede ajustar a la frecuencia del modulador mediante, por ejemplo, un PLL que utilice un oscilador controlado por voltaje implementado con el mismo resonador que utiliza el filtro, pero como se dijo en la introducción esto no está incluido en este trabajo.

²Las transconductancias están modeladas idealmente con resistencia de salida infinita.

³ver Apéndice A

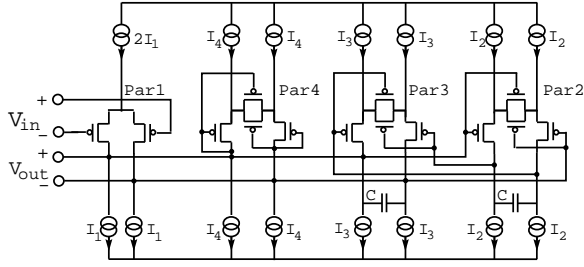


Fig. 7. Implementación a nivel transistor del filtro (No está incluido en este esquemático CMFB (Apéndice B) y Cascode (sec. IV-A))

B. Síntesis del circuito

En la figura 7 se ve un diseño simplificado del filtro a nivel transistor. Para implementar este circuito es necesario realizar una síntesis del mismo para dimensionar los transistores y llevar a cabo una primera estimación de consumo y nivel de ruido. La tecnología que se utilizó en el diseño es AMS 0.8 y las simulaciones se hicieron utilizando el modelo BSim3v3. Para esta primer etapa de síntesis se desarrollaron rutinas en MatLab que obtienen las dimensiones de los transistores a partir de los datos de diseño, como ser la frecuencia de resonancia, la ganancia máxima y el factor de calidad. El punto de partida para el diseño es el nivel de inversión de los transistores de los pares definida según el modelo EKV [7] como:

$$a = \frac{I_D}{I_S} = \ln(1 + e^{(\frac{V_G - V_T}{2nU_T})})^2 \quad (11)$$

con lo que se calcula gm/I_D como:

$$\frac{gm}{I_D} = \frac{1}{nU_T} \frac{1 - e^{(-\sqrt{a})}}{\sqrt{a}} \quad (12)$$

Así, se puede ubicar el nivel de inversión de los transistores a partir de la relación entre gm e I_D definida en (12) [8]. La figura 8 muestra las curvas gm/I_D según el modelo EKV y la ubicación de los pares diferenciales y de los espejos en inversion débil.

En este diseño se espera lograr una ganancia final del amplificador chopper del orden de 40dB, por lo que utilizando la ecuación 7 se tiene que el filtro debe tener una ganancia de $A_{max} = 41.8dB$. Por otro lado en base a la ecuación 5 la frecuencia de resonancia se fija en $f_0 = 8kHz^4$.

El algoritmo de síntesis toma todas las especificaciones, los criterios de diseño ($f_0, Q, \text{niveles de inversión, etc.}$) y la corriente por el par 4 (que es el de menor consumo y se fija arbitrariamente: $3nA$) y obtiene las relaciones W/L , el consumo de cada par y el valor de las capacidades. En este punto se eligieron los L para cada par basado en un

⁴Para hallar esta frecuencia se realizó una rutina en MatLab que estima el PSD del ruido y permite estimar gráficamente la frecuencia esquina. Por último, dado que por especificación, la frecuencia de la señal de reloj de los moduladores, que es igual a la frecuencia de resonancia del filtro, debe ser submúltiplo de 32kHz se eligió el valor mencionado.

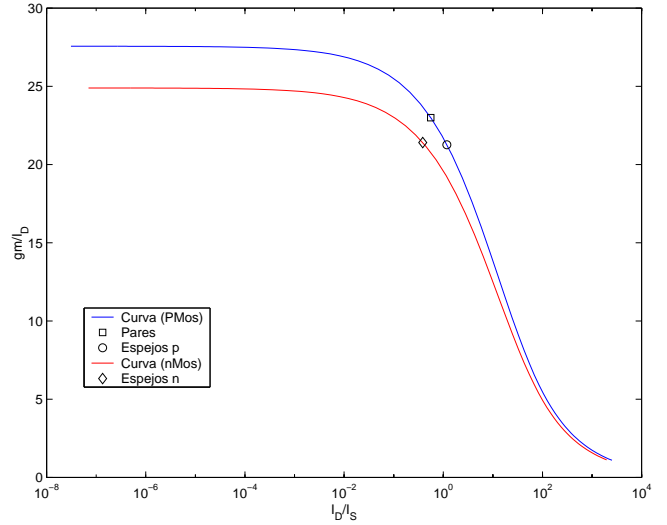


Fig. 8. gm/I_D según el modelo EKV para ambos tipos de transistores y la ubicación de los pares y los espejos.

TABLA I
SÍNTESIS DEL FILTRO

| | |
|---------------|--------|
| A_{max} | 123.37 |
| $A_{max}(dB)$ | 41.8 |
| $f_0(kHz)$ | 8 |
| Q | 15 |
| C(pF) | 5.34 |
| Consumo(nA) | 620 |

compromiso entre tamaño y ruido.

En la tablas I y II se muestra el resultado de la síntesis del filtro.

C. Layout del Circuito

Para el layout del circuito se utilizó la herramienta de Tanner L-Edit. El layout se realizó utilizando técnicas de diseño para obtener un buen apareamiento ('matching') entre los componentes (espejos, pares diferenciales, condensadores, etc).

La figura 9 muestra los pares 2 y 3, que para este circuito debían ser idénticos. El layout utilizado en este caso es un buen ejemplo de la técnicas de apareamiento que se utilizaron en el circuito para los pares diferenciales. En el se ve la utilización de formas y tamaños iguales, la misma orientación en el chip (las corrientes I_{DS} van en el mismo sentido) y hasta donde fue posible el mismo entorno. La

TABLA II
SÍNTESIS DEL FILTRO: PARES DIFERENCIALES

| Par | W(μm) | L(μm) | gm(μS) | $I_D(nA)$ | F.de Lin |
|-------|--------------|--------------|---------------|-----------|----------|
| 1 | 40 | 2 | 4.25 | 185 | — |
| 2 y 3 | 14 | 3 | 1.04 | 40 | 0.5 |
| 4 | 2 | 6.3 | 0.069 | 3 | 0.5 |

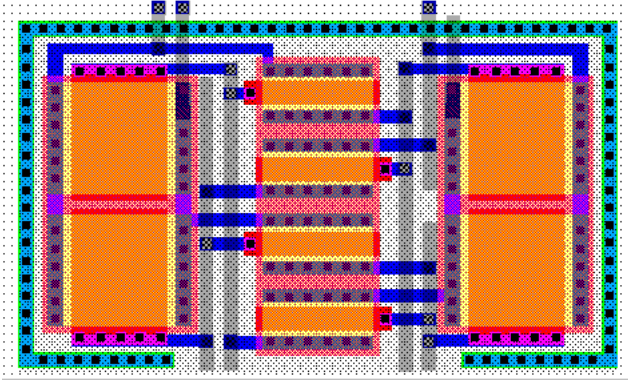


Fig. 9. Layout de los Pares 2 y 3

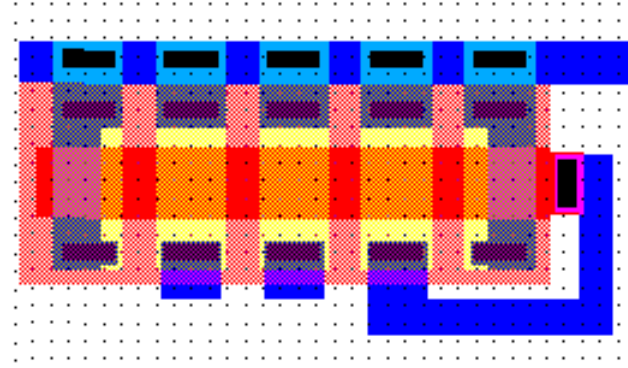


Fig. 10. Layout de 2 espejos tipo P

figura 10 muestra como se implementaron los espejos de manera de que hubiera un buen apareamiento para que las copias de corriente fueran aceptables. En la misma se aprecia que se utilizó una misma estructura del mismo tamaño ($4\mu m \times 4\mu m$) y se termina cada fila de espejos con una estructura 'dummy'.

IV. SIMULACIÓN Y RESULTADOS

La simulación del circuito se realizó en SPICE utilizando el modelo para transistores MOS BSIM3v3 dado por el fabricante. El circuito extraído a partir del Layout, se simuló para obtener su respuesta en frecuencia y transitoria.

A. Simulación AC

La simulación AC (en frecuencia) en la figura 11 permite observar las características básicas del filtro, sin considerar los moduladores. Spice permite realizar también un análisis de ruido diferente al realizado con MatLab en la etapa de diseño (figura 12).

A partir de los datos arrojados por el simulador, se creó la tabla III con una comparación entre las características del filtro diseñado y las obtenidas en la simulación.

En ella se puede apreciar que no se pudo alcanzar el nivel de ganancia deseado y que existe un cierto corrimiento de la frecuencia de resonancia. El consumo dio ligeramente superior, sin embargo sigue estando perfectamente dentro de los parámetros de diseño. Finalmente, el calculo del ruido

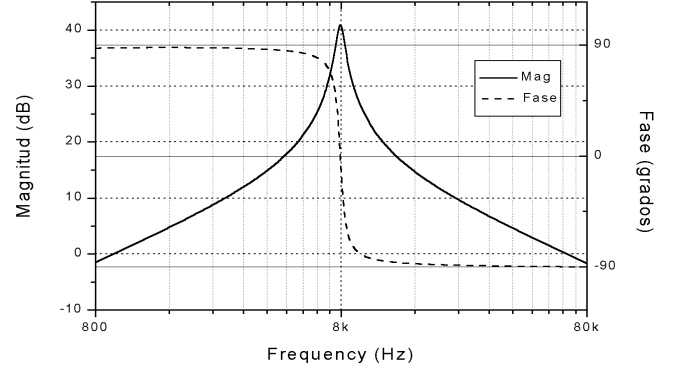


Fig. 11. Simulación AC

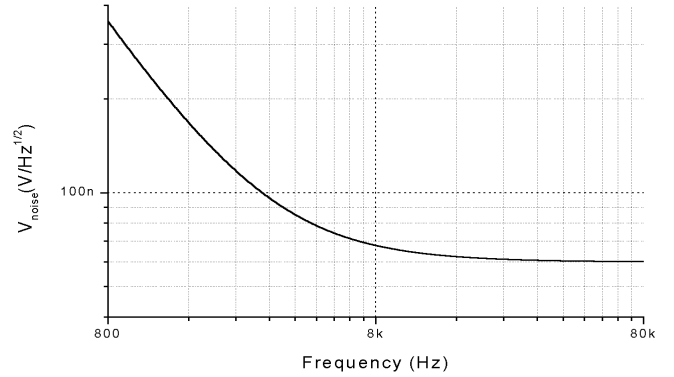


Fig. 12. Simulación AC: Ruido equivalente a la entrada

en la etapa de diseño mostró ser conservador ya que la simulación SPICE⁵ mostró un voltaje equivalente de ruido a la entrada un 30% menor.

La caída de la ganancia real con respecto a los datos de diseño, se puede explicar en parte por las impedancias de salida de los pares diferenciales, las cuales no fueron consideradas en el diseño del filtro. El corrimiento de la frecuencia de resonancia también puede encontrar su origen en las no idealidades de los pares y en la existencia de capacidades parásitas que alteran el valor final de la capacidad vista. De todas formas es un corrimiento del orden del 1%, lo que

⁵Se utilizó el modelo de ruido BSIM3v3

TABLA III
COMPARACIÓN ENTRE DISEÑO Y SIMULACIÓN DEL FILTRO

| | Diseño | Simulación |
|-----------------------------|--------|------------|
| A_{max} | 123.37 | 110.92 |
| $A_{max}(dB)$ | 41.8 | 40.9 |
| $f_0(kHz)$ | 8 | 7.93 |
| Consumo (nA) | 620 | 674 |
| $V_n(\frac{nV}{\sqrt{Hz}})$ | 92.04 | 66.89 |

TABLA IV
CONFIGURACIÓN PARA LA SIMULACIÓN EN EL TIEMPO

| | |
|----------------|-------|
| $V_{DD}(V)$ | 2.5 |
| $I_{bias}(nA)$ | 80 |
| $f_{clk}(kHz)$ | 8 |
| $V_{CMout}(V)$ | 1 |
| $V_{CMin}(V)$ | 0.5 |
| $C_L(pF)$ | 0.216 |

se considera aceptable ya que se va a tener un error mucho mayor al fabricar el circuito por la dispersión en el valor de las componentes.

En estas simulaciones se pudo observar que la impedancia de salida del par 1, que por sus características era mucho mas pequeña que la de los otros pares, atenuaba la ganancia del filtro considerablemente. Para solucionar este problema, se agregó en el par 1 una etapa cascode para subir la impedancia de salida.

B. Simulación Transitoria

La simulación en el tiempo del circuito extraído del layout es la última prueba que realizamos antes de la fabricación del chip. La misma tiene por objetivo simular la respuesta del circuito a lo largo de un tiempo lo suficientemente grande como para poder observar su comportamiento mientras existen transitorios y después de extinguidos los mismos.

En nuestro caso se simuló el comportamiento del amplificador en su totalidad durante $10mseg$ con la configuración que se muestra en la tabla IV. En esta tabla se puede observar el voltaje de alimentación, la corriente de referencia y la frecuencia del reloj. Además se muestra el voltaje de modo común a la entrada y el de referencia para la salida. Finalmente C_L se refiere a la capacidad de carga del amplificador, cuyo valor fue tomado de la capacidad vista a la entrada del buffer que se utiliza para sacar la señal del chip.

La figura 13 muestra un detalle de la simulación en el tiempo y en la misma se aprecia con claridad el correcto funcionamiento del amplificador chopper: La señal de entrada al amplificador es modulada a $8kHz$ y se obtiene la señal de entrada al filtro (V_{in}). La salida del mismo es una onda sinusoidal de la misma frecuencia que es a su vez demodulada para obtener una sinusoidal rectificada a la salida del amplificador (V_{out}). En la figura 14 se ve el espectro de estas 2 señales y en el se puede apreciar claramente como la señal de entrada del filtro que se encuentra en los $8kHz$, luego de amplificada, es llevada a continua dejando solamente armónicos múltiplos de $16kHz$.

C. Resultados

Los resultados de ambas simulaciones muestran un correcto funcionamiento del circuito diseñado. Las pequeñas variaciones en la frecuencia de resonancia y la fase dis-

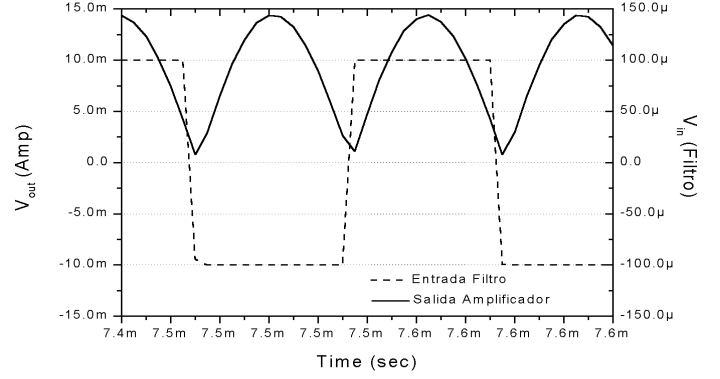


Fig. 13. Simulación en el tiempo: Detalle

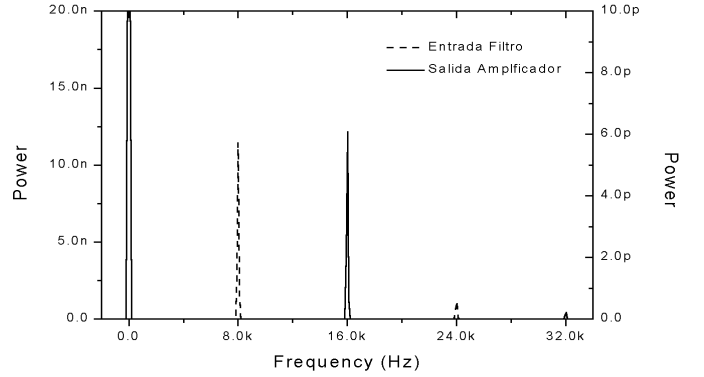


Fig. 14. Simulación en el tiempo: Espectro de las señales

tinta a cero (1.13 grados) en la frecuencia de resonancia que aparecieron en la simulación AC, no afectaron significativamente el funcionamiento del amplificador cuando se simuló en el tiempo.

En cuanto a la aplicación de este amplificador en el sentido de la señal del acelerómetro piezoresistivo, la medida que se puede hacer para calificar el rendimiento del mismo es el consumo del acelerómetro para la sensibilidad especificada. Para ello, antes que nada necesitamos saber que nivel de voltaje equivalente de ruido tenemos a la entrada. De los resultados de las simulaciones ⁶ obtuvimos que $V_n = 66.89nV/\sqrt{Hz}$ en la frecuencia de resonancia. Ahora, después de demodular la señal, este nivel de ruido queda en continua y dado que la banda de interés de la señal a sensar se encuentra entre 0.5 y 7Hz es correcto suponer que el nivel de ruido va a ser constante e igual al que tenemos en 8kHz para el filtro. Así que suponiendo un pasabanda ideal de ganancia uno en esa banda obtenemos un ruido equivalente $V_{noise} = 0.17\mu V$. Por otro lado, de la hoja de datos del fabricante del acelerómetro obtenemos que la resistencia vista es de $3.5k\Omega$ y que la sensibilidad del dispositivo para una tensión de alimentación de 5V es de $14mV/g$ y se sabe que el nivel mínimo que se quiere

⁶Como ya se mencionó, utilizamos el modelo para ruido de BSIM3v3

detectar son 0.007g.

Haciendo un poco de álgebra se llega a que el consumo necesario es de :

$$I_{consumo}(0.007g) = 2.48\mu A$$

Este consumo es un poco alto, por lo que también se calculó el consumo necesario para un nivel mínimo de detección de 0.04g, que fue el alcanzado por Arnaud *et al.* [9]:

$$I_{consumo}(0.04g) = 435nA$$

APENDICES

I. LINEALIZACIÓN DE UN PAR DIFERENCIAL

La linealización de un par diferencial suele encontrarse en la literatura con el propósito de aumentar el rango de linealidad de la transconductancia de un par diferencial. Ese es el caso de Krummenacher *et al.* [10], cuyo método es el utilizado en este circuito.

Aquí utilizaremos una consecuencia secundaria de la linealización de un par diferencial. Esta no es otra que la reducción de la transconductancia del par de hasta 2 o inclusive 3 veces su valor original. Gracias a esto podemos lograr una relación entre las transconductancias de dos pares diferenciales, con uno linealizado, de por ejemplo el doble de lo que se lograría utilizando dos pares simples, con el consiguiente beneficio de tamaño y consumo en el par de mayor gm. Es decir dada una relación $gm_a/gm_b \gg 1$ y dado el par mas pequeño que la tecnología nos permita fabricar (Par *b*), el par *a* necesitará una corriente de polarización si el par *b* esta sin linealizar *K* veces mas grande de lo necesaria si el par *b* sí esta linealizado, siendo *K* la relación entre el gm del par *b* sin linealizar y linealizado.

La figura 15 muestra el esquemático de un par linealizado.

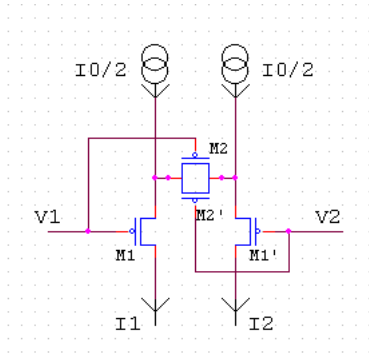


Fig. 15. Esquemático de la Linealización de un Par Diferencial

Utilizando la nomenclatura de la figura se definen los siguientes valores:

$$K = \frac{\beta_1}{\beta_2} \quad (13)$$

$$x = \frac{V_1 - V_2}{nU_T} \quad (14)$$

$$y = \frac{I_1 - I_2}{I_0} \quad (15)$$

A partir de los cuales se puede definir entonces una relación que modela el comportamiento del par linealizado:

$$y = \frac{e^x - 1}{e^x + 1 + K \frac{e^x}{e^x + 1}} \quad (16)$$

Utilizando esta ecuación en MatLab se puede realizar un análisis numérico del factor de reducción del gm para distintos *K*. La figura 16 muestra *y*, que no es otra cosa que la corriente por el par normalizada, y muestra $2 \frac{dy}{dx} = \frac{2nU_T}{I_0} gm$ que permite ver gráficamente la relación entre *K* y el factor de reducción.

La tabla V muestra la relación que hay entre el factor

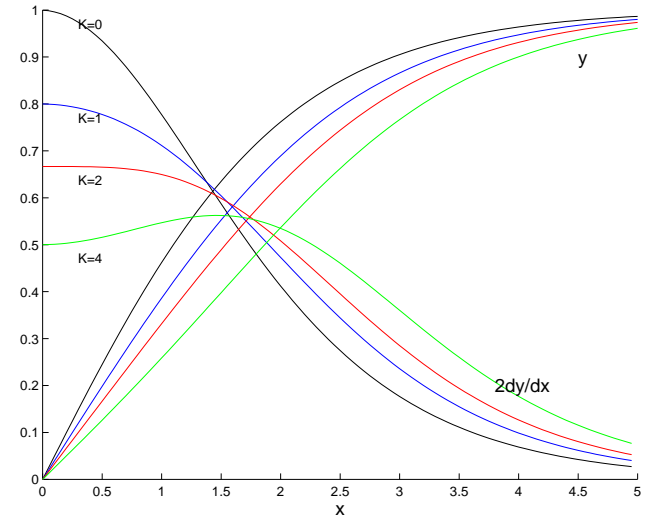


Fig. 16. Linealización de un Par Diferencial

K y la reducción que se logra en la transconductancia con respecto al par sin linealizar (*K*=0).

TABLA V

RELACIÓN DE TRANSCONDUTANCIAS DE UN MISMO PAR DIFERENCIAL PARA DISTINTOS FACTORES *K*

| <i>K</i> | $\frac{gm_K}{gm_0}$ |
|----------|---------------------|
| 0 | 1 |
| 1 | 0.80 |
| 2 | 0.67 |
| 4 | 0.50 |

II. REALIMENTACIÓN DEL MODO COMÚN (CMFB)

El voltaje del modo común a la salida de un circuito puramente diferencial no esta determinado, por lo que el mismo debe ser fijado mediante algún método de estabilización.

En nuestro amplificador existen dos puntos donde el voltaje debe ser fijado: La salida del circuito, que por el conexionado tambien es la salida de los pares 1 y 3, y la salida del par 2 (ver figura 6).

Kaiser ([11]) muestra dos tipos de realimentación del modo común para fijar a un nivel de voltaje dado el modo común de la salida de un par diferencial. En nuestro caso utilizamos el que muestra la figura 17, que también es utilizado por Krummenacher *et al.* [10]. En la misma se utilizan tres transistores que trabajan en la zona lineal (M5, M6 y M7).

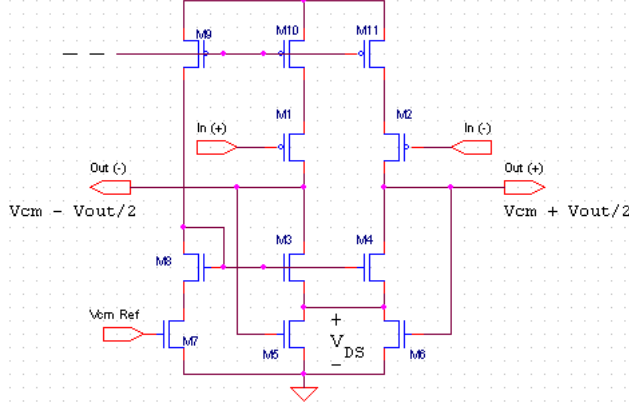


Fig. 17. Par Diferencial con Realimentación de Modo Común

Utilizando la ecuación que modela el comportamiento del transistor MOS en esta zona, tenemos que:

$$I_{D5} + I_{D6} = \mu C_{ox} \frac{W}{L} V_{DS} \left((V_{G5} - V_T - \frac{V_{DS}}{2}) + (V_{G6} - V_T - \frac{V_{DS}}{2}) \right) \quad (17)$$

$$I_{D5} + I_{D6} = \mu C_{ox} \frac{W}{L} V_{DS} ((V_{G5} + V_{G6}) - 2V_T - V_{DS}) \quad (18)$$

Ahora, sabemos que $V_{G5} + V_{G6} = V_{CM} - \frac{V_{out}}{2} + V_{CM} + \frac{V_{out}}{2} = 2V_{CM}$ por lo tanto nos queda que la corriente por los transistores 5 y 6 depende solamente de V_{CM} y V_{DS} según la siguiente ecuación:

$$I_{D5} + I_{D6} = \mu C_{ox} \frac{W}{L} V_{DS} (2V_{CM} - 2V_T - V_{DS}) \quad (19)$$

Así se puede ver que en caso de que suba V_{CM} , la resistencia equivalente de los transistores 5 y 6 bajará. Ahora, debido a los espejos de corriente, la corriente por los mismos se puede suponer fija por lo que V_{DS} deberá bajar, lo cual empuja el nivel de V_{CM} en la salida otra vez hacia abajo. El transistor 7 sirve como referencia ya que el valor de V_{DS} para este transistor, correspondiente a los V_{CM} e I_{DS} de referencia, será el valor final de la estabilización del modo común a la salida del par.

III. DISEÑO DE LOS MODULADORES

Los moduladores del amplificador se diseñaron con cuatro llaves CMOS cada uno como muestra la figura 18. Cada uno tiene a su vez, su propio inversor de la señal de reloj de manera de poder utilizar cada uno una señal de reloj independiente en la etapa de prueba del circuito fabricado.

La figura 19 muestra el layout de un modulador, donde se puede apreciar el inversor y las cuatro llaves.

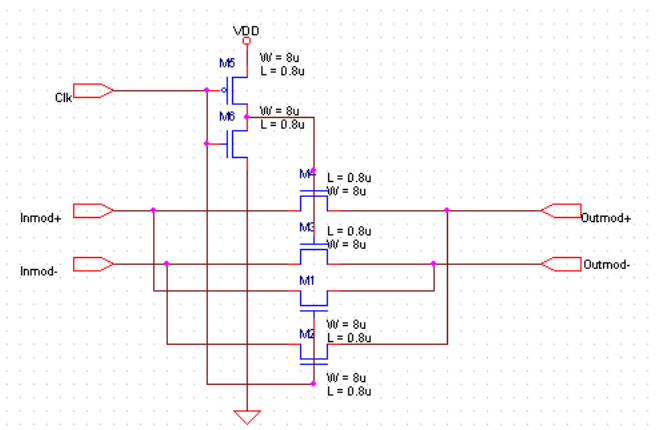


Fig. 18. Implementación del Modulador

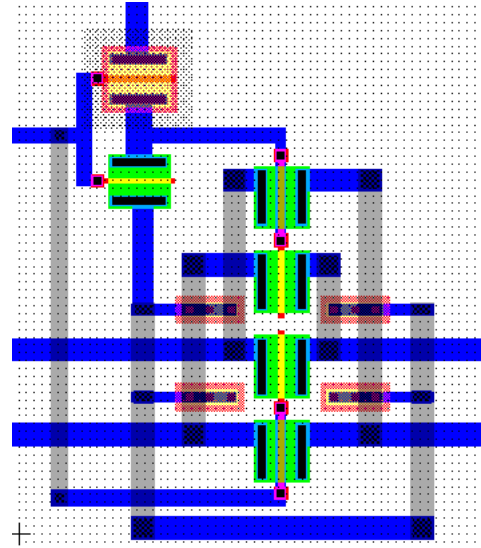


Fig. 19. Layout del Modulador

REFERENCIAS

- [1] K.E. Petersen, "Silicon as a mechanical material," *Proceedings of the IEEE*, vol. 70, no. 5, May 1982.
- [2] IC Sensors, "Accel. 3022 and 3028:oem accelerometer piezoresistive low cost," Data Sheet.
- [3] A. Arnaud; F. Silveira, "The design methodology of a sample and hold for a low-power sensor interface circuit," *Proceedings of the X Brazilian Symposium on Integrated Circuit Design, Gramado, Brasil*, pp. 243–252, August 1997.
- [4] A. Arnaud; M. Baru; G. Picun; F. Silveira, "Design of a micropower signal conditioning circuit for a piezoresistive acceleration sensor," *Proceedings of the 1998 IEEE ISCAS, Monterey, USA*, vol. 1, pp. 269–272, 1998.
- [5] C.C. Enz; E.A. Vittoz; F. Krummenacher, "A cmos chopper amplifier," *IEEE Journal of Solid-State Circuits*, vol. 22, no. 3, pp. 335–342, June 1987.
- [6] C.C. Enz; G.C. Temes, "Circuit techniques for reducing the effects of op-amp imperfections," *Proceedings of the IEEE*, vol. 84, no. 11, pp. 1582–1614, November 1996.
- [7] C. Enz; F.K. Krummenacher; E.A. Vittoz, "An analytical mos transistor model valid in all regions of operation and dedicated to low-voltage and low-current applications," *Analog Integrated Circuits and Signal Processing*, no. 8, pp. 83–114, 1995.
- [8] F. Silveira; D. Flandre; P.G.A. Jespers, "A g_m/i_d based methodology for the design of cmos analog circuits and its application to the synthesis of a silicon-on-insulator micropower ota," *IEEE Journal of Solid State Circuits*, vol. 31, no. 9, pp. 1314–1319, Sep. 1996.

- [9] A.Arnaud; M.Baru; G.Picun, "Design of a micropower conditioning circuit for an acceleration sensor," Proyecto de fin de carrera, Facultad de Ingenieria, 1997.
- [10] F. Krummenacher; N. Joehl, "A 4-mhz cmos continuous-time filter with on-chip automatic tuning," *IEEE Journal of Solid-State Circuits*, vol. 23, no. 3, pp. 750-758, June 1988.
- [11] A.Kaiser, "Continuous time filters," Session 3.1 - Interfacing Microsystems Course. Iberchip 2001, March 2001.