

**VII Jornadas de Jóvenes Investigadores**  
**Asociación de Universidades del Grupo Montevideo**

Universidad: Universidad de la República.  
Facultad: Facultad de Ingeniería  
Departamento: Instituto de Ingeniería Eléctrica.  
Dirección: Julio Herrera y Reissig 565. -11300 Montevideo - Uruguay  
Teléfono: (598 2) 7110974      Fax: (598 2) 7117435  
e-mail: [ylsi@iie.edu.uy](mailto:ylsi@iie.edu.uy)      lreyes@iie.edu.uy  
Autor: Linder Reyes.  
Título: “Diseño de un filtro pasabajos a capacitores conmutados”.  
Núcleo Disciplinario: Microelectrónica.  
Otros miembros del grupo: D. Perciante, F. Silveira.

Resumen:

La adquisición de señales biomédicas requiere de etapas de amplificación con alta ganancia y filtrado en rangos de frecuencia bajos (a lo sumo algunos kilohertz). Los circuitos a capacitores conmutados brindan una alternativa para la implementación completamente integrada de este tipo de etapas. Este trabajo presenta el diseño y construcción de un filtro pasabajos de capacitores conmutados con entrada diferencial para ser utilizado en la etapa de acondicionamiento de señal de un marcapasos cardíaco.

Las especificaciones del filtro fueron: filtro pasabajos con entrada diferencial de frecuencia de corte de 200 Hz, una ganancia diferencial de aproximadamente 50, una tensión de alimentación nominal de 2.8 V pero que puede bajar hasta 2 V y un consumo nominal de entre 0.5 y 1  $\mu$ A. El rango de señales de entrada será de 0.2 a 4 mV.

La frecuencia de muestreo utilizada en el circuito es 10 kHz.

La arquitectura final del circuito implementa técnicas llamadas de “doble muestreo correlacionado” (Correlated Double Sampling)[1], [2]. Con esto se logra minimizar el efecto del offset del amplificador operacional así como también se reduce la influencia de la ganancia finita del o los amplificadores en la transferencia total del sistema.

Fue diseñado un algoritmo simple para el cálculo del polo de un sistema discreto de primer orden a partir de los resultados de las simulaciones.

Los resultados de la Simulación fueron:

- Frecuencia de corte(polo del sistema): 203 Hz
- Ganancia: 48
- Consumo: 0.79  $\mu$ A

Actualmente se están realizando las medidas del circuito fabricado.

La tecnología utilizada para construir el circuito diseñado fue AMS08 $\mu$ m-CMOS  
El área total del circuito fue 0.25 mm<sup>2</sup>.

### **Referencias**

[1] Christian C. Enz and Gabor C. Temes “Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization,” IEEE Proceedings, VOL 84 NO. 11, NOV 1996.

[2] David A. Johns and Ken Martin “Analog Integrated Circuits Design”, Editorial John Wiley & Sons, Canadá, 1997.