

## **V Workshop de Iberchip.**

Marzo de 1999.

### **POSTER:**

## **Diseño de circuitos a capacitores conmutados para adquisición de señales biomédicas**

Autores:

Alfredo Arnaud.  
Oscar de Oliveira Madeira.  
Daniel Perciante.  
Linder Reyes.  
Conrado Rossi.  
Fernando Silveira.

Persona de Contacto:

Ing. Conrado Rossi  
Instituto de Ingeniería Eléctrica.  
Facultad de Ingeniería.  
Casilla de Correo 30.  
Montevideo, Uruguay.

email: [vlsi@iie.edu.uy](mailto:vlsi@iie.edu.uy)

# Diseño de circuitos a capacitores conmutados para adquisición de señales biomédicas

A. Arnaud, O. de Oliveira Madeira, D. Perciante, L. Reyes, C. Rossi, F. Silveira  
Instituto de Ingeniería Eléctrica, Facultad de Ingeniería  
Universidad de la República  
Montevideo - Uruguay  
email: vlsi@iie.edu.uy

La adquisición de señales biomédicas requiere de etapas de amplificación con alta ganancia y filtrado en rangos de frecuencia bajos (a lo sumo algunos kilohertz). Los circuitos a capacitores conmutados brindan una alternativa para la implementación completamente integrada de este tipo de etapas. Este trabajo presenta el diseño de dos amplificadores para señales cardíacas (frecuencia menor que 200Hz y amplitud de señal de entrada menor a 2mV). Los mismos se han diseñado para baja tensión y microconsumo, de modo que sean adecuados para su utilización en dispositivos médicos implantables alimentados a batería (tensión de alimentación 2V y consumo menor al  $\mu\text{A}$ ). A los efectos de minimizar el consumo se busca minimizar la frecuencia de transición ( $f_T$ ) de los amplificadores operacionales. En ese sentido se muestra el criterio a utilizar para seleccionar el  $f_T$  en función de la frecuencia de reloj empleada. Este criterio, en el caso de etapas con alta ganancia difiere del usual de considerar  $f_T$  mayor a 5 veces la frecuencia de reloj [1]. Todos los circuitos que se presentan fueron diseñados y fabricados en una tecnología CMOS de 0.8 micras, de doble metal y doble poly.

Los circuitos realizados son:

- Amplificador pasabanda entre 70 y 200 Hz. Ganancia a 100Hz aproximadamente 600. La estructura empleada es un “biquad” seguida de un amplificador con ganancia 10. Los amplificadores operacionales utilizados emplean una etapa de salida clase AB a los efectos de reducir el consumo. Para cada amplificador se analizó su  $f_T$  óptimo de manera tal que el consumo sea mínimo sin crear una distorsión mayor al 1% en la respuesta en frecuencia del filtro [1, 4]. El consumo total es aproximadamente 800nA.
- Amplificador con entrada diferencial y característica pasabajos a 200Hz. La estructura de este amplificador utiliza “correlated double sampling” como mecanismo de compensar el offset, reducir el ruido a baja frecuencia y la dependencia con la ganancia finita del amplificador operacional. [1, 2, 3]. El amplificador operacional es tipo Miller, con compensación RC. El consumo total es aproximadamente 700nA.

## REFERENCIAS

- [1] Roubik Gregorian and Gabor C. Temes, “Analog Integrated Circuits For Signal Processing”, Editorial John Wiley & Sons, Canadá, 1986.
- [2] Christian C. Enz and Gabor C. Temes “Circuit Techniques for Reducing the Effects of Op-Amp Imperfections: Autozeroing, Correlated Double Sampling, and Chopper Stabilization,” IEEE Proceedings, VOL 84 N° 11, NOV 1996.
- [3] David A. Johns and Ken Martin, “Analog Integrated Circuits Design”, Editorial John Wiley & Sons, Canadá, 1997.
- [4] Ken Martin and Adel S. Sedra, “Effects of the Op Amp Finite Gain and Bandwidth on the Performance of Switched-Capacitor Filters”, IEEE Transactions on Circuits and Systems, VOL. CAS-28, N° 8, August 1981.