

## **Tercer Workshop de Iberchip.**

Febrero de 1997.

### **POSTER:**

#### **Circuitos Analógicos de Microconsumo y Baja Tensión de Alimentación.**

##### Autores:

Bach. Marcelo Barú.

Bach. Gonzalo Picún.

Ing. Oscar de Oliveira.

Ing. Conrado Rossi.

Ing. Fernando Silveira.

##### Persona de Contacto:

Ing. Fernando Silveira.

Instituto de Ingeniería Eléctrica.

Facultad de Ingeniería.

Casilla de Correo 30.

Montevideo, Uruguay.

email: [vlsi@iie.edu.uy](mailto:vlsi@iie.edu.uy)

# Circuitos Analógicos de Microconsumo y Baja Tensión de Alimentación.

Marcelo Barú, Oscar de Oliveira, Gonzalo Picún, Conrado Rossi, Fernando Silveira  
Instituto de Ingeniería Eléctrica, Facultad de Ingeniería.  
Montevideo, Uruguay.  
email: vlsi@iie.edu.uy

## I. Introducción.

Este trabajo presenta algunos ejemplos de las actividades desarrolladas en el Instituto de Ingeniería Eléctrica (IIE) de la Universidad de la República en el campo de diseño de circuitos integrados analógicos de microconsumo y baja tensión de alimentación en tecnología CMOS.

La experiencia desarrollada es directamente relevante para aplicaciones tradicionales de microconsumo y baja tensión de alimentación, como los dispositivos médicos implantables. Su alcance es además más amplio debido a la creciente importancia de las aplicaciones de bajo consumo y la continua reducción de las tensiones de alimentación al disminuir las dimensiones mínimas de los dispositivos.

El trabajo realizado en el IIE en esta área comprende: la caracterización de dispositivos para la obtención de parámetros de diseño (particularmente en las regiones de inversión moderada y débil de operación del transistor MOS), el diseño de circuitos, su test y caracterización.

En la Sección II se resumen los aspectos relacionados a la caracterización de dispositivos. Las secciones III y IV presentan ejemplos de circuitos diseñados y medidos durante 1996: un amplificador operacional de transconductancia (OTA), un comparador "rail-to-rail" con nivel de referencia programable y a partir de éstos bloques un subsistema de detección de pulsos cardíacos adecuado para dispositivos cardíacos implantables. Todos estos circuitos fueron realizados en tecnología Mietec 2.4 $\mu$ m vía el servicio Iberchip. Fueron concebidos para adecuarse a la operación a partir de baterías de Litio-Iodo en dispositivos médicos implantables, lo que impone operar con tensiones de alimentación desde 2.8V hasta 2V. La metodología de diseño empleada fue la propuesta en [1], basada en la curva de la relación entre la transconductancia y la corriente de drenador ( $g_m/I_D$ ) y la corriente normalizada  $I_D/(W/L)$ . Para la simulación se empleó el modelo EKV [2].

Finalmente la sección V resume las principales conclusiones y enumera otros proyectos actualmente en curso.

## II. Caracterización de dispositivos.

### a)

Se realizaron medidas sobre series de transistores para la obtención de parámetros de diseño, particularmente en las regiones de inversión moderada y débil, de las características  $I_D, V_G$  e  $I_D, V_D$ . A partir de ellas se obtuvieron las curvas de  $g_m/I_D$  vs.  $I_D/(W/L)$ , la tensión de Early ( $V_A$ ) que caracteriza la impedancia de salida y las corrientes de fugas.

**b)**

Se diseñó un transistor bipolar compatible con tecnología CMOS.[3] Una de sus aplicaciones es su uso como diodo para una fuente de referencia integrada, sencilla y de bajo consumo.

La estructura diseñada contiene los dos transistores bipolares parásitos PNP (lateral y vertical) asociados a un transistor MOS tipo P en una tecnología pozo N.

El layout está formado por anillos concéntricos para el gate y colectores lateral y vertical, con el emisor en el centro. Esta estructura capta en los colectores la mayor cantidad de portadores inyectados por el emisor en la base, maximizando la ganancia y minimizando la acción de estos portadores sobre dispositivos adyacentes.

Se relevaron las características de entrada y salida con ambos transistores conectados en paralelo. Se obtuvo una ganancia de corriente ( $\beta$ ) entre 150 y 200, dependiendo de la corriente de colector. El dispositivo trabajando como diodo tiene una tensión umbral (para una corriente de  $10\mu\text{A}$ ) que varía entre 640 mV y 650 mV para las cinco muestras medidas.

### **III. Amplificador Operacional de Transconductancia.**

Este circuito es un OTA simétrico con un consumo total de 350nA, frecuencia de transición 50kHz con una capacidad de carga de 10pF, ganancia en bucle abierto 61dB y tensión de offset promedio en los 4 ejemplares medidos de 5.2mV.

### **IV. Comparador "Rail-to-Rail" con referencia de comparación programable.**

Este bloque está orientado a formar parte del sistema de procesamiento de señales cardíacas mencionado en la sección V. El objetivo es comparar una señal en todo el rango de alimentación con una referencia programable. Las especificaciones iniciales fueron tener un consumo menor a 500nA, un retardo máximo de 0.5ms y un offset máximo de 6mV, con una capacidad de carga de 50pF.

La operación "Rail-to-Rail" con 2V de alimentación y en la tecnología empleada, en que la máxima tensión de umbral posible es de 1V, presenta dificultades importantes. Estas dificultades fueron superadas por una parte a través de la topología seleccionada para el comparador (basada en un amplificador sin compensar, de alta ganancia, con un par diferencial n y uno p a la entrada [4]) y por otra parte a través del preciso dimensionado de los transistores para operación en inversión moderada y débil empleando el método basado en la curva de  $g_m/I_D$  vs.  $I_D/(W/L)$ .

La tensión de referencia programable fue obtenida a partir de un conversor D/A capacitivo de 5 bits.

El test del prototipo verificó los resultados estimados durante la síntesis, midiéndose un rango de modo común de entrada entre 0.1V y 1.9V con 2V de alimentación, un retardo de 200 $\mu\text{s}$ , offset menor a 2mV en todo el rango de entrada y un consumo máximo de 450nA. El conversor D/A presentó una no linealidad diferencial máxima de 6.7% de LSB y un error absoluto máximo (en el rango de interés entre 1/4 y 3/4 del fondo de escala) de 5.4% de LSB.

## V. Conclusiones.

Se diseñaron y comprobaron varios bloques básicos de microconsumo y baja tensión de alimentación compatibles con los requisitos de dispositivos médicos implantables. En los diseños presentados se resolvió el desafío de la operación a 2V de alimentación con una tecnología con tensión umbral máxima de 1V. Los circuitos descritos en III y IV se aplicaron, además, exitosamente en un prototipo de un subsistema de detección de pulsos cardíacos.

## Referencias.

- [1] F. Silveira, D. Flandre, P.G.A. Jespers, "A gm/ID Based Methodology for the Design of CMOS Analog Circuits and its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA", *IEEE Journal of Solid State Circuits*, Vol. 31, No. 9, Sept. 1996, pp. 1314 - 1319.
- [2] C.C. Enz, F.K. Kruppenacher and E.A. Vittoz, "An Analytical MOS Transistor Model Valid in All Regions of Operation and Dedicated to Low-Voltage and Low-Current Applications", *Analog Integrated Circuits and Signal Processing*, No. 8, pp. 83 - 114, 1995
- [3] E.Vittoz, "MOS Transistors operated in the lateral bipolar mode and their application in CMOS technology", *IEEE J. Solid-State Circuits*, vol.SC-18, pp.273-279, June 1983.
- [4] M. Barú, O. de Oliveira, F. Silveira, "A 2V Rail-to-Rail Micropower CMOS Comparator", *Proceedings of the XI Conference of the Brazilian Microelectronics Society*, Aguas de Lindoia, Brasil, July 29 - August 2, 1996, pp. 121 - 126.