



UNIVERSIDAD DE LA REPÚBLICA
FACULTAD DE INGENIERÍA



Carburo de Silicio: del cristal al convertidor

MEMORIA DE PROYECTO PRESENTADA A LA FACULTAD DE
INGENIERÍA DE LA UNIVERSIDAD DE LA REPÚBLICA POR

Santiago Eizaguirre, Andrés Seré.

EN CUMPLIMIENTO PARCIAL DE LOS REQUERIMIENTOS
PARA LA OBTENCIÓN DEL TÍTULO DE
INGENIERO ELECTRICISTA.

TUTOR

César Briozzo* Instituto de Ingeniería Eléctrica

TRIBUNAL

Gonzalo Casaravilla* Instituto de Ingeniería Eléctrica
Virginia Echinope* Instituto de Ingeniería Eléctrica
Ricardo Marotti** Instituto de Física
Fernando Silveira*** Instituto de Ingeniería Eléctrica

* Dpto. de Potencia

** Grupo Física del Estado Sólido

*** Dpto. de Electrónica

Montevideo
miércoles 16 agosto, 2017

Carburo de Silicio:
del cristal al convertidor, Santiago Eizaguirre, Andrés Seré..

Esta tesis fue preparada en L^AT_EX usando la clase iietesis (v1.1).
Contiene un total de 176 páginas.
Compilada el miércoles 16 agosto, 2017.
<http://iie.fing.edu.uy/>

What I cannot create, I do not understand.

RICHARD PHILLIPS FEYNMAN

Esta página ha sido intencionalmente dejada en blanco.

Agradecimientos

Aprovechamos este espacio para agradecer brevemente a quienes estuvieron de una manera u otra colaborando con mucho entusiasmo, e hicieron más ameno este camino tan importante para nosotros. Agradecemos y reconocemos especialmente la colaboración de Mariana Siniscalchi, Isabel Briozzo y Gabriel Eirea así como la presencia invaluable de familia y amigos.

Finalmente queremos mencionar la colaboración de vital importancia de Christopher Rocneanu en conjunto con United Silicon Carbide Inc. (USCi) así como la del Programa de Apoyo a la Investigación Estudiantil (PAIE) y del Instituto de Ingeniería Eléctrica (IIE).

Esta página ha sido intencionalmente dejada en blanco.

Resumen

En los últimos años se ha incrementado a nivel mundial el interés en el carburo de silicio (SiC), semiconductor que posee numerosas ventajas frente al silicio (Si) en cuanto a la construcción de llaves de electrónica de potencia. Algunas de ellas son menores tiempos de conmutación, menor resistencia térmica, mayor tolerancia a la temperatura y mayor energía de *gap*.

A la luz de esta nueva tecnología surge el interés de incorporar la física de estado sólido al entendimiento y profundización en semiconductores de potencia. En los pocos años que lleva el carburo de silicio en el mercado ha demostrado superar los límites teóricos ya conocidos para el silicio, motivando aún más la investigación de un material sin antecedentes en el país.

Se resumen, en primera instancia, las propiedades más importantes del carburo de silicio como semiconductor, relacionándolas con sus características físicas.

Posteriormente, y como eje central, se propone diseñar y construir un convertidor DC-DC didáctico y modular (es decir que tiene la flexibilidad de poder modificar su topología a cualquiera de los tipos *Buck*, *Boost* y *Buck-Boost*). La llave utilizada será un JFET de carburo de silicio en configuración *cascade*, del cual se muestra su operación a 500 kHz . Se trata que no sólo constituya una herramienta de aprendizaje para el estudiantado sino que además sirva de insumo para otros proyectos del Laboratorio de Electrónica de Potencia.

Esta página ha sido intencionalmente dejada en blanco.

Prefacio

El presente documento trata de plasmar el trabajo continuo durante más de un año en el marco de nuestro proyecto de fin de carrera. Se comenzó y terminó con mucho entusiasmo pese a que los resultados y los aspectos abarcados distaron mucho de las expectativas iniciales.

Ante todo se tomó provecho de una característica intrínseca al proyecto de fin de carrera; permite estudiar elementos con una profundidad que difícilmente se pueda igualar en otro momento de nuestra vida profesional. Nos dimos entonces el lujo de profundizar de forma, quizás atípica, en ciertos temas por el simple hecho de que se puede, consideramos que es el momento para hacerlo y tenemos gran interés en ello. Fuimos conscientes, en todo momento, de las posibles consecuencias de cronograma que podían acarrear estas decisiones, pero lo hicimos bajo la firme convicción de que el objetivo subyacente, ante todo, es enriquecer nuestra formación académica.

Está claro que exponer en estas páginas el trabajo realizado durante más de un año no es tarea sencilla; trae aparejada una toma de decisiones respecto a la jerarquía de los temas que, evidentemente, se encuentra sesgada por la subjetividad.

Los autores.

Esta página ha sido intencionalmente dejada en blanco.

Tabla de contenidos

Agradecimientos	III
Resumen	V
Prefacio	VII
1. Introducción	1
2. Del Silicio al Carburo de Silicio	5
3. Convertidores DC-DC no aislados	11
3.1. Enfoque generalizado	11
3.2. Convertidor <i>buck</i>	14
3.2.1. Ecuaciones generales	14
3.2.2. Modo de conducción discontinua	15
3.2.3. Modo de conducción continua	15
3.2.4. Análisis armónico	16
3.3. Convertidor <i>boost</i>	16
3.3.1. Ecuaciones generales	17
3.3.2. Modo de conducción discontinua	18
3.3.3. Modo de conducción continua	18
3.3.4. Análisis armónico	18
3.4. Convertidor <i>buck-boost</i>	19
3.4.1. Ecuaciones generales	19
3.4.2. Modo de conducción discontinua	20
3.4.3. Modo de conducción continua	21
3.4.4. Análisis armónico	21
4. Modularidad	23
4.1. Motivación y primera aproximación	23
4.2. Enfoque <i>power pole</i>	25
5. Dimensionado del Convertidor - Aplicaciones y Objetivos	29
5.1. Posibles aplicaciones del convertidor	29
5.1.1. Aplicaciones para el estudio de los convertidores <i>buck</i> , <i>boost</i> y <i>buck-boost</i>	30

Tabla de contenidos

5.1.2. Otras aplicaciones	32
5.2. Otras consideraciones de diseño	34
5.3. Resumen de requerimientos	35
6. Llave	37
6.1. <i>Cascode</i>	37
6.1.1. Elección de componentes	39
6.2. Cálculo de pérdidas	40
6.3. <i>Snubbers</i>	40
6.4. Dimensionado térmico	45
6.5. Comando	45
7. Inductor	49
7.1. Dimensionado del inductor	49
7.2. Diseño del inductor	52
7.2.1. Elección del núcleo	52
7.2.2. Bobinado	56
7.2.3. Pérdidas en el núcleo	59
7.2.4. Pérdidas en el cobre	63
7.2.5. Disipación térmica	65
7.2.6. Diseño de inductor a 500 <i>kHz</i>	66
7.3. Construcción y ensayos	69
7.3.1. Placa	69
7.3.2. Ensayo a 50 <i>Hz</i>	69
7.3.3. Ensayo a 50 <i>kHz</i>	71
8. Condensadores	73
8.1. Motivación	73
8.2. Método	75
8.2.1. Reconstrucción y fenómeno de Gibbs	77
8.2.2. Soluciones de compromiso y resultados	78
8.3. Implementación	80
8.4. Carga suave - Módulo de entrada	80
9. Teoría de control y diseño de compensadores	85
9.1. Respuesta dinámica	85
9.1.1. Transferencias en lazo abierto	88
9.2. Diseño del compensador en tiempo continuo	89
9.3. Pasaje a tiempo discreto y truncamiento	92
9.4. Evaluación de desempeño	96
10. Módulo de control	99
10.1. Diseño de placa de control	100
10.1.1. Generador de señal modulada por ancho de pulso	101
10.1.2. Variado de frecuencia de conmutación	103
10.1.3. Variado de ciclo de trabajo	106

Tabla de contenidos

10.1.4. Comunicación serie	109
10.1.5. Otras funcionalidades consideradas	110
10.1.6. Microcontrolador	112
10.2. Sensado de tensión y corriente a la salida	116
10.2.1. Sensado de corriente	117
10.2.2. Sensado de tensión	119
10.3. Sensado de corriente por la llave	128
10.4. Firmware	136
11. Conclusiones y Trabajos a Futuro	141
11.1. Conclusiones	141
11.2. Trabajos a Futuro	142
A. Análisis armónico	145
B. Esquemáticos de circuitos realizados en KiCad	147
C. Documentación generada por Doxygen	149
Referencias	151
Índice de tablas	155
Índice de figuras	156

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 1

Introducción

El crecimiento demográfico, el desarrollo de las tecnologías de la información y la comunicación, la preocupación creciente por el cambio climático y la proliferación de medios de transporte basados en la conversión electroquímica de energía son solo algunos de los argumentos para que tanto la academia como la industria se embarquen en la empresa de convertir más energía con mayor eficiencia tratando de reducir no sólo los costos de fabricación sino también el volumen ocupado por los convertidores.

La necesidad de un desarrollo sostenible, pasar de los combustibles fósiles a las energías renovables y, en términos generales, mantener la armonía con el ambiente, está intrínsecamente ligado a la búsqueda de nuevos materiales semiconductores, su entendimiento y apropiación, así como a los desarrollos menos fragmentados y más integrados de las soluciones tecnológicas, con una perspectiva amplia que exceda los límites estrictos de una única disciplina.

A la luz de las nuevas tecnologías emergentes en la electrónica de potencia, tales como el carburo de silicio (SiC) o el nitruro de galio (GaN), surge el interés de incorporar la física de estado sólido al entendimiento y profundización en semiconductores de potencia. Estos dos materiales son conocidos hace varias décadas pero recién están llegando a la madurez necesaria para la producción comercial. En los pocos años que lleva el carburo de silicio en el mercado ha demostrado superar los límites teóricos ya conocidos para el silicio, motivando aún más la investigación de un material sin antecedentes en el país.

Lo que se propone entonces, en primera instancia, es introducir el carburo de silicio como semiconductor de gran energía de *gap*, exponiendo sus propiedades más importantes y relacionándolas con algunas de sus características físicas. La idea en este punto es más que nada presentar al semiconductor y el capítulo correspondiente es fundamentalmente de carácter motivacional.

Luego de esta breve introducción en el semiconductor, se pasará al dimensionado, diseño y construcción de un convertidor de corriente continua a corriente continua (DC-DC) utilizando esta tecnología. El objetivo central será obtener un convertidor DC-DC que pueda adoptar las topologías *buck*, *boost* y *buck-boost*, tendrá un enfoque principalmente didáctico a la vez que tratará de constituir una demostración del uso de SiC a altas frecuencias. El convertidor se utilizará co-

Capítulo 1. Introducción

mo material didáctico para la enseñanza de convertidores DC-DC, razón por la cual se tendrán numerosas consideraciones durante todo su diseño. Los capítulos subsiguientes desarrollan con especial profundidad el contenido de cada parte del convertidor.

Luego de una presentación básica de las topologías no aisladas (capítulo 3) con las que se trabajará, exponiendo un enfoque más general que el habitual y con el que se trabajará a lo largo de este documento, se indaga sobre una característica especial que se impone como requisito: la modularidad del convertidor. Se analiza el problema de poder obtener las tres topologías con la mayor simpleza, robustez, seguridad y elegancia posible, convergiendo en una propuesta concreta basada en un *power-pole*.

Si bien a esa altura ya se estará en condiciones de comenzar el desarrollo de cada módulo, será necesario hacer en el capítulo 5 una revisión general de aplicaciones y traducción a objetivos más específicos.

El capítulo 6 presenta la llave utilizada, un cascode basado en un transistor de efecto de campo de juntura (JFET por sus siglas en inglés) de carburo de silicio. Se explica su funcionamiento, y el de circuitos que mitigan el efecto no deseado de las componentes parásitas. Una vez hecho esto se hace un cálculo detallado de las pérdidas, dimensionando el disipador a colocar.

Luego, en el capítulo 7 comienza con el dimensionando del inductor a construir, estipulando las características deseadas para el mismo. Se hace un relevamiento de las distintas opciones para su construcción, deduciendo cuál es la más apropiada. Un estudio detallado de las pérdidas tanto en el cobre como en el núcleo terminan determinando sus límites de funcionamiento, caracterizando completamente su funcionalidad. Por último se exponen algunas mediciones realizadas sobre los inductores construidos.

Sigue el otro componente pasivo de importancia, el condensador o, mejor dicho, la batería de condensadores, en el capítulo 8. Se expone el problema general de tratar las no idealidades de los condensadores a la hora de dimensionar un convertidor con ciertos requerimientos de *ripple*. En ese contexto se presenta un *software* desarrollado durante el trabajo con el fin de resolver el problema numéricamente, brindando al usuario un conjunto óptimo de condensadores, incluyendo distintas tecnologías.

Comenzando con el tema del control del convertidor, se desarrolla en el capítulo 9 el diseño de compensadores. Primero se presenta en líneas generales el modelado de la dinámica en baja frecuencia para luego aplicarlo a deducir qué compensador se necesita. Por último, se hace el pasaje a un compensador digital, pues esta será la manera en que se implementará. Parte de la didáctica es que el estudiante pueda estudiar el impacto que tiene el diseño de estos compensadores en el comportamiento del sistema. Por ello resulta sumamente interesante la posibilidad de que el compensador se pueda cambiar simplemente reprogramando sus constantes en memoria.

Luego, en el capítulo 10, se detalla la implementación del sistema de control, una placa separada que posee un microcontrolador el cual implementa el compensador digital. Recibe una medición aislada de la tensión y corriente de salida del

convertidor la cual procesa y transforma en señal de ciclo de trabajo. El comando no se hace directo, sino a través de un controlador de PWM especialmente dedicado a esto. La señal se termina transmitiendo por una fibra óptica la cual brinda la aislación necesaria con la parte de potencia. Se abordan problemas de filtrado, amplificación y sincronización de señales, de desarrollo de un sistema embebido así como también aspectos específicos de cómo trabajar con un controlador PWM moderno de alta frecuencia. También se expone en este capítulo el diseño de un circuito de protección contra sobrecorrientes en la llave de potencia que, si bien se encuentra gran parte en la placa de potencia, también se extiende hacia la placa de control y su compatibilización con el controlador PWM.

Por último, en el capítulo 11, se hace una evaluación general del trabajo, explicitando los trabajos a futuro.

Este documento constituye una memoria de proyecto y, como tal, no pretende ser una referencia exhaustiva de cada detalle de diseño, desarrollo e implementación; sino más bien una exposición del trabajo realizado, destacando las ideas más relevantes y mostrando algunos trayectos de importancia. Gráficas y esquemas no pretenden ser una copia fiel de la realidad sino una simple herramienta ilustrativa que contendrá aquello que se quiere mostrar y no más.

El proyecto trató, constantemente, de regirse por algunas ideas generales como ser el carácter didáctico, la reproducibilidad de los resultados por parte del lector, la robustez del dispositivo y, por sobre todas las cosas, la formación académica de los autores. En esas líneas se optó por trabajar, la mayoría de las veces, utilizando *software libre*¹, en una dinámica iterativa que generalmente comenzaba con cierto modelado en *Octave*, realizando luego simulaciones en *SPICE* y finalmente volviendo a *Octave* para procesar los datos generados en la simulación.

¹La única excepción a esto fue la utilización del software *LTSpice* para aquellos casos donde *ngspice* daba problemas de convergencia o simplemente los modelos disponibles no eran compatibles.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 2

Del Silicio al Carburo de Silicio

A partir del descubrimiento de la juntura p-n^[22,34,40] a principios de la década de 1940, y de la invención del transistor de juntura bipolar^[40] a finales de la misma, las válvulas de vacío dieron paso a dispositivos de estado sólido y los semiconductores de potencia tomaron un rol dominante utilizando el silicio como base, desarrollándose así, durante los años 50, los primeros dispositivos bipolares de potencia: transistores de juntura bipolar y tiristores^[3]. Dadas las ventajas de los semiconductores frente a las válvulas de vacío, las décadas subsiguientes fueron de gran desarrollo tecnológico y profundización en el conocimiento de la operativa física de estos dispositivos incrementando así la frecuencia máxima de conmutación y la potencia manejable por los mismos logrando así que la tecnología de dispositivos bipolares alcance un alto grado de madurez^[4]. Posteriormente, el desarrollo de la tecnología *metal-óxido semiconductor* (MOS por sus siglas en inglés) permitió hacia la década de 1970 la creación de *transistores de efecto de campo metal-óxido semiconductor* (MOSFET por sus siglas en inglés) como dispositivos para la conmutación de potencia de relativa baja tensión, dando lugar, una década después, al desarrollo del *transistor bipolar de compuerta aislada* (IGBT por sus siglas en inglés) con aplicaciones desde algunos Watts hasta algunas centenas de megawatts^[3].

El objetivo de los dispositivos de potencia, ya sea transistores de juntura bipolar (BJT por sus siglas en inglés), MOSFETs, tiristores, transistores de juntura de efecto de campo (JFET por sus siglas en inglés), transistores de super juntura (SJT por sus siglas en inglés) o IGBTs, es esencialmente el mismo. Se trata de lograr tener dos estados bien definidos y conmutar rápidamente entre ellos. Uno de los estados es el de encendido donde idealmente la resistencia en conducción es nula, mientras que el otro estado es el de apagado donde son capaces de bloquear cualquier tensión sin entrar en avalancha. Este compromiso entre una alta tensión de bloqueo y una baja resistencia en conducción pueden formalizarse en un límite teórico, dado, para dispositivos unipolares¹, como es el caso de un MOSFET, por

¹Se denomina dispositivos unipolares a aquellos en los que interviene un sólo tipo de portadores en la conducción, como por ejemplo el diodo Schottky y los transistores MOSFET y JFET.

Capítulo 2. Del Silicio al Carburo de Silicio

	<i>4H – SiC</i>	<i>GaN</i>	$\beta - Ga_2O_3$	Diamante	<i>GaAs</i>	<i>Si</i>
E_g (eV)	3.26	3.4	4.7–4.9	5.5	1.4	1.1
ϵ_s	9.7	9.0	10	5.5	13.1	11.8
μ_n (cm^2/Vs)	900	900	300	1 900	8500	1430
E_c (MV/cm)	3.0	3.3	8	10	0.4	0.3
BFOM relativa	517	852	3371	22 937	16	1

Tabla 2.1: Algunas propiedades comparativas de semiconductores. Los valores de BFOM se exponen relativos al correspondiente para el silicio. Tomado de [24].

la relación^[24]

$$R_{DSon} = \frac{4V_{BD}^2}{\epsilon_s \mu E_c^3} \quad (2.1)$$

donde R_{DSon} es la resistencia en conducción (por unidad de área), V_{BD} es la tensión de ruptura (*breakdown*), ϵ_s la constante dieléctrica del material, μ la movilidad de portadores (usualmente electrones cuando se trata de dispositivos de potencia) y E_c el campo eléctrico crítico. Si bien esta relación se desprende de un análisis del diodo Schottky vertical de potencia, es una buena medida del desempeño^[24] de cualquier material semiconductor aplicado a dispositivos unipolares para electrónica de potencia. Debe quedar claro que esto no implica que no se puedan obtener dispositivos con menor resistencia de conducción para una misma tensión de bloqueo; avances en el desarrollo de dispositivos han logrado estructuras para las cuales la relación de la ecuación 2.1 ya no es válida.

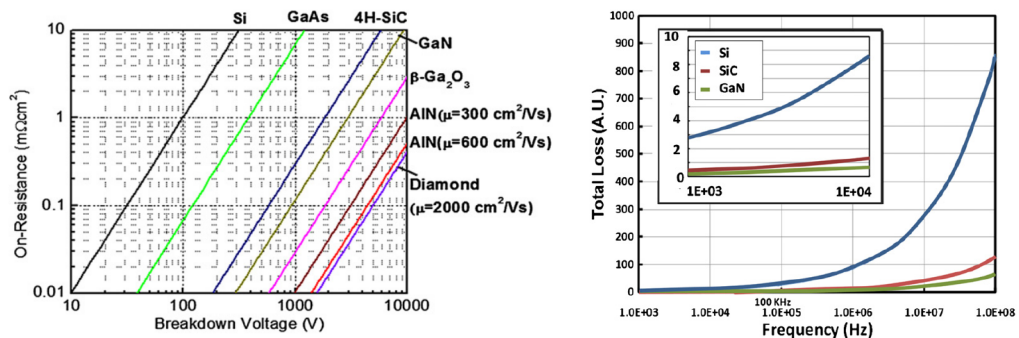
Los desarrollos realizados en silicio (Si) respecto a semiconductores de potencia están llegando -si no lo hicieron ya- a los límites teóricos de desempeño. La búsqueda de mejores dispositivos, que permitan un menor tamaño de convertidores junto a una mayor eficiencia ha llevado a la búsqueda de otros materiales semiconductores, en particular con mayor energía de *gap*^[25].

El denominador de la ecuación 2.1 es utilizado con frecuencia como un elemento cualitativo para comparar el desempeño de semiconductores para aplicaciones de potencia y se suele hacer referencia a él como *Baliga figure of merit* (BFOM)^[4]. En la tabla 2.1 se exponen algunos valores de la ecuación 2.1 tanto para el silicio como para otros materiales que han despertado el interés tanto de empresas como de universidades en la última década.

En el contexto de una llave unipolar, como podría ser un MOSFET, conmutando una carga inductiva clampeada, la relación con la frecuencia máxima de conmutación, tanto de la tensión de bloqueo como de la resistencia en conducción, no es tan sencilla, y está dada por la ecuación que minimiza las pérdidas totales de un dispositivo unipolar^[18]:

$$P_{dis} = 2I_{rms} \sqrt{\frac{V_D I_D f}{\bar{i}_g}} \sqrt{R_{DSon} Q_{GD}} \quad (2.2)$$

donde P_{dis} es la potencia disipada total, I_{rms} es la corriente cuadrática media por la llave, V_D e I_D son tensión y corriente al momento de la conmutación, \bar{i}_g la corriente media por el *gate* y Q_{GD} la carga de *gate-drain* por unidad de área. A su



(a) Límites teóricos relativos a resistencia en conducción y tensión de bloqueo. (b) Límites teóricos relativos a potencia disipada en el dispositivo respecto a la frecuencia de conmutación.

Figura 2.1: Comparación de límites teóricos de algunos semiconductores de relevancia. Tomado de [9].

vez, el área óptima del chip que minimiza las pérdidas depende de estos parámetros de la siguiente manera^[18]:

$$A_{opt} = \frac{I_{rms}}{\sqrt{\frac{V_D I_D f}{i_g}}} \sqrt{\frac{R_{DSon}}{Q_{GD}}} \quad (2.3)$$

Las ecuaciones 2.1, 2.2 y 2.3, evaluadas para distintos materiales semiconductores, se grafican en las figuras 2.1a y 2.1b.

Como se adelantó en la introducción a este trabajo, las últimas décadas han sido de importantes desarrollos científicos en nuevos materiales semiconductores, como carburo de silicio (SiC) y nitruro de galio (GaN). En este trabajo se optó por experimentar con el primero, dado que es el que se encuentra en un estado más maduro, y del cual se dispone de dispositivos comerciales.

Los tiempos de vida media de portadores minoritarios, a bajos niveles de impurezas, son considerablemente menores para el carburo de silicio ($10^{-9} \sim 10^{-7}$ segundos)^[19] que para el silicio ($\sim 10^{-3}$ segundos)^[4], haciendo que inicialmente se opte por el desarrollo de dispositivos unipolares^[3], al menos en una primera etapa ya que posteriormente se desarrollarán tecnologías para revertir estas condiciones^[24] logrando, de hecho, algunos dispositivos comerciales².

Por otro lado, la fabricación de dispositivos MOS en carburo de silicio tampoco fue trivial al comienzo de los desarrollos en esta tecnología; no solo fue necesaria investigación profunda en la interfaz óxido-semiconductor y su tecnología asociada, sino que hizo falta rediseñar las estructuras existentes para MOSFETs de potencia, como ser la D-MOSFET y la U-MOSFET^[3].

²Un ejemplo de esto son los *transistores de juntura de carburo de silicio* fabricados por GeneSiC (<http://www.genesicsemi.com/commercial-sic/sic-junction-transistors/>).

Capítulo 2. Del Silicio al Carburo de Silicio

Si bien podría pensarse que dejar de lado tanto a los dispositivos MOS como a los dispositivos bipolares haría inútil la electrónica de potencia basada en carburo de silicio, esta nueva tecnología va a traer al frente al diodo Schottky y al transistor JFET, elementos ya existentes en la electrónica de baja tensión pero desconocidos para el bloqueo de tensiones mayores a $100 \sim 200$ voltios.

Respecto a los diodos Schottky de silicio, el incremento en tensión de bloqueo trae aparejado una alta caída de tensión en conducción cuyo valor podría reducirse ampliando el área de la juntura pero con la contrapartida de incrementar la corriente de fugas^[58]. Este compromiso entre tensión de bloqueo, caída de tensión en conducción y corriente de fugas hace que este tipo de dispositivos, a partir de los $100 V$ no posea ventajas frente a los diodos de juntura p-n, a menos que se requieran grandes velocidades de conmutación.

Suele mencionarse que el transistor JFET no es utilizado en la electrónica de potencia por su característica normal abierto^[3], sin embargo existen numerosas configuraciones que permiten sobrellevar este inconveniente, ya sea utilizando *drivers* más complejos^[28,30] o colocando al JFET en configuración *cascode*^[23].

En mayo de 2016 se evaluó la oferta de dispositivos de SiC disponibles en el mercado obteniendo un listado de cuatro fabricantes de MOSFET (Cree, Microsemi, ROHM y ST), dos fabricantes de JFET (Infineon³ y United Silicon Carbide Inc.) y un fabricante de BJT (GeneSiC). Considerando el interés didáctico y académico de la propuesta así como la novedad de la aparición del JFET en la electrónica de potencia y la robustez aparente del mismo, se optó por utilizar un JFET de carburo de silicio como dispositivo central del convertidor a construir. Dado que los transistores que ofrecía Infineon contenían un diodo antiparalelo que no iba a ser utilizado en el proyecto, se optó por la adquisición de dispositivos de la empresa United Silicon Carbide Incorporated (USCi).

La empresa USCi ofrecía tanto transistores JFET discretos como *cascode*s integrados pero, una vez más, el interés didáctico y académico del proyecto hizo decantar por la opción de componentes discretos, aún cuando el resultado final iba a ser una configuración *cascode*. Esta empresa ofrecía el JFET sólo con tensiones de bloqueo de $1200 V$. Se adquirieron, entonces, JFETs de carburo de silicio modelo UJN1208K, diseñados para soportar una tensión en bloqueo de $1200 V$ y con la menor capacidad de corriente disponible ($13 A@25 ^\circ C$).

En la figura 2.2 se muestra esquemáticamente la estructura interna de un JFET de potencia donde se han resaltado con pequeños diodos las junturas p-n. El funcionamiento general es muy sencillo, cuando la tensión de *gate-source* es muy pequeña o nula, el canal (*channel*) permite la conducción franca de corriente de *drain* a *source*. En caso que la tensión de *gate* sea suficientemente menor que la tensión de *source* (unos $7 V$), la juntura p-n *gate-source* queda en inversa y la zona de deplexión obstruye el canal impidiendo el paso de la corriente.

El JFET es un dispositivo que posee ciertas ventajas frente al MOSFET -

³A mediados de 2016 Infineon decidió dejar de fabricar estos dispositivos y actualmente está comenzando a ofrecer MOSFETs de SiC.

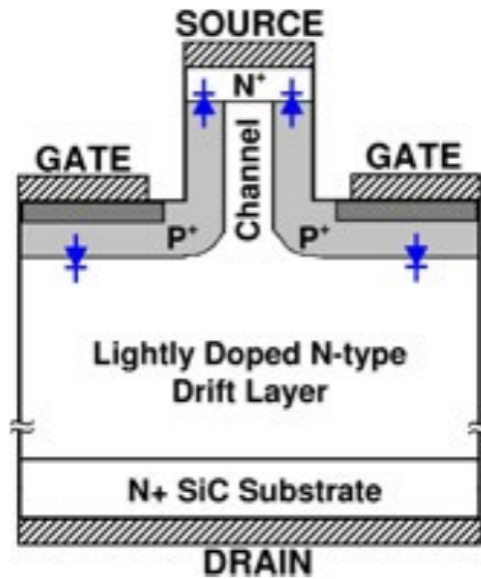


Figura 2.2: Estructura del transistor de efecto de campo de juntura. Tomado de [7].

dispositivo muy utilizado en convertidores DC-DC como el que se pretende construir y consiste en la ausencia de juntura óxido-semiconductor, convirtiéndolo en un componente más robusto y muy utilizado en sistemas de protección debido a que soporta condiciones adversas de sobrecarga y temperatura^[6,29,33].

Por último, es necesario destacar que la resistencia a altas temperaturas (mayores a $800\text{ }^{\circ}\text{C}$) así como la alta conductividad térmica son aspectos destacables del carburo de silicio en general, aunque aún, las tecnologías utilizadas en la construcción de dispositivos hacen que estos no puedan operar, en general, a más de $250\text{ }^{\circ}\text{C}$ ^[23,60].

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 3

Convertidores DC-DC no aislados

En este capítulo se desarrolla un nuevo enfoque matemático para modelar el funcionamiento de los convertidores DC-DC no aislados (buck, boost y buck-boost), independizándose del modo de conducción en el que se encuentra.

Si bien los circuitos a estudiar cuentan con un reducido número de componentes, el análisis algebraico completo conllevaría una importante complejidad, más aún si se tuviesen en cuenta las no idealidades de los dispositivos. Es por lo anterior que en esta sección se limitará a un estudio muy general, realizando unas cuantas aproximaciones, con el objetivo de obtener resultados más bien cualitativos que constituyan una base para realizar una elección primaria de los componentes. Posteriormente el diseño se refinará a través de simulaciones en Spice.

En una primer aproximación se omitirá el sistema de control, el cual se estudiará más adelante.

3.1. Enfoque generalizado

Los circuitos a estudiar se muestran en la figura 3.1. En todos ellos la llave S es operada por un sistema de control que la mantiene encendida durante un tiempo δT ($\delta < 1$) y la apaga durante un tiempo $(1 - \delta)T$, ajustando el parámetro δ para lograr la salida deseada, ya sea en tensión o en corriente¹.

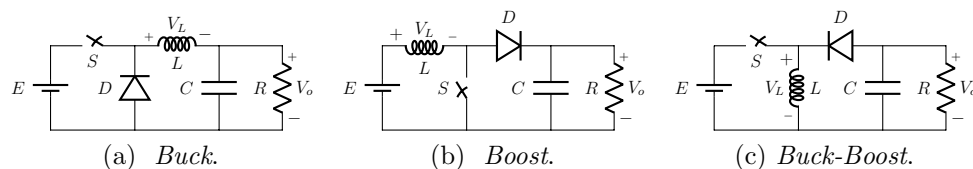


Figura 3.1: Convertidores DC-DC no aislados.

¹El desarrollo resultará más práctico utilizando el período T aunque para futuros capítulos resultará más útil exponer los resultados finales en función de la frecuencia f .

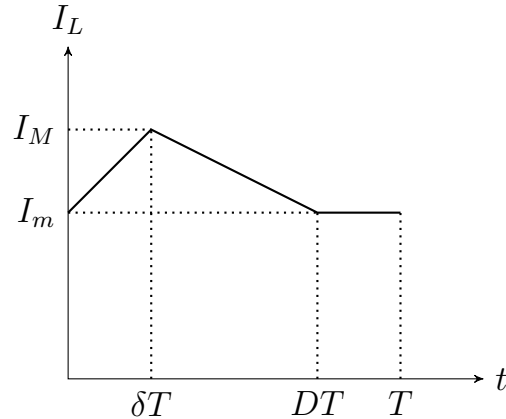


Figura 3.2: Diagrama general de la corriente por el inductor.

El análisis partirá del supuesto que el condensador C es lo suficientemente grande como para considerar constante la tensión de salida v_o -y por ende la corriente por el resistor R -; luego se analizará el ripple en esta tensión a partir de la variación de corriente en el condensador.

Se denominará *conducción continua* al modo de funcionamiento en que la corriente por el inductor nunca se anula a lo largo del período T . En caso contrario se dirá que se está en modo de *conducción discontinua*.

A efectos prácticos, se buscará realizar un desarrollo que permita analizar simultáneamente ambos modos de funcionamiento: *conducción continua* y *conducción discontinua*. Para ello, se considerará, por el inductor L de cada convertidor, una corriente con la forma que se muestra en el gráfico de la figura 3.2. Nunca se dará una corriente con esa forma, simplemente se la considerará como un caso general, luego se puede trabajar con una modalidad de hipótesis y verificación en forma análoga a la que se trabaja con diodos ideales:

- **Modo de conducción continua:** $\begin{cases} \text{Hipótesis:} & D = 1 \\ \text{Verificación:} & I_m \geq 0 \end{cases}$
- **Modo de conducción discontinua:** $\begin{cases} \text{Hipótesis:} & I_m = 0 \\ \text{Verificación:} & D \leq 1 \end{cases}$

En todos los casos se considerará una llave ideal encendida (cortocircuito) un tiempo δT y apagada (circuito abierto) un tiempo $(1 - \delta)T$; de igual forma, para el semiciclo $0 - \delta T$ el diodo se considerará cortado y la bobina incrementando su flujo (*cargándose*) mientras que en el semiciclo $\delta T - (D - \delta)T$ el diodo estará conduciendo y la bobina reduciendo su flujo (*descargándose*). En el último tramo, entre DT y T no circulará corriente ni por el diodo ni por el inductor.

Debido a las consideraciones antes realizadas, la pendiente de corriente por el inductor, en cualquiera de los tres convertidores, y para cada tramo de funcionamiento, es constante;

$$\frac{di}{dt} = \frac{v_L(t)}{L} = cte \quad (3.1)$$

3.1. Enfoque generalizado

siendo $v_L(t)$ la tensión en bornes de la bobina.

Una condición importante a utilizar en el análisis es el hecho de que, en régimen, la tensión media sobre el inductor debe ser nula; de otro modo la corriente por el mismo diverge:

$$i_L(t)|_{t=T} - i_L(t)|_{t=0} = \int_0^T \frac{v_L(\tau)}{L} d\tau = \frac{T}{L} \langle v_L \rangle = 0 \quad (3.2)$$

La ecuación 3.1 implica que la tensión sobre el inductor es constante a tramos, mientras que la condición 3.2 exige que la tensión media sobre el inductor sea nula. Tomando en cuenta ambas condiciones, se tiene que la suma de las tensiones a tramos aplicadas sobre el inductor, ponderadas por el período en que se aplican, debe ser nula, es decir

$$V_L|_{0:\delta T}(\delta T - 0) + V_L|_{\delta T:DT}(DT - \delta T) + V_L|_{DT:T}(T - DT) = 0$$

siendo $V_L|_{\tau_1:\tau_2}$ el valor de la tensión sobre el inductor -constante- entre los tiempo τ_1 y τ_2 . Sin embargo la tensión sobre el inductor en el último tramo es nula, por lo que se llega a una relación más simple y que se utilizará posteriormente:

$$V_L|_{0:\delta T}\delta + V_L|_{\delta T:DT}(D - \delta) = 0 \quad (3.3)$$

Debe tenerse en cuenta la convención de signos ya que en todos los casos $V_L|_{0:\delta T} > 0$ y $V_L|_{\delta T:DT} < 0$. Esto puede verse en la figura 3.2 ya que la tensión sobre el inductor divide la inductancia es la pendiente de la curva de corriente por el mismo.

Resulta de interés estudiar el espectro de corriente por el inductor, ya que permitirá un análisis más completo al momento de diseñarlo. Utilizando la ecuación A.1 del apéndice A y aplicando propiedades de las Series de Fourier, se tienen los coeficientes del espectro:

$$\begin{cases} I_{L_n} = \frac{V_L|_{0:\delta T}}{L} \delta T (c_n^\delta + c_n^{D-\delta}) e^{-j2\pi n\delta} \\ I_{L_0} = I_m + \frac{V_L|_{0:\delta T}}{L} \delta T (c_0^\delta + c_0^{D-\delta}) \end{cases}$$

Sustituyendo por los valores correspondientes de c_n^a se obtiene:

$$\begin{cases} I_{L_n} = \frac{V_L|_{0:\delta T}}{L} \frac{\delta}{4\pi^2 n^2 f} \left(\frac{1 - e^{j2\pi n\delta}}{\delta} + \frac{1 - e^{-j2\pi n(D-\delta)}}{D - \delta} \right) \\ I_{L_0} = I_m + \frac{V_L|_{0:\delta T}}{L} \frac{\delta D}{2f} \end{cases} \quad (3.4)$$

Es importante notar que el término entre paréntesis de los armónicos I_{L_n} se encuentra acotado por $\frac{2}{\delta} + \frac{2}{D-\delta} = \frac{2D}{\delta(D-\delta)}$, por lo que el módulo de I_{L_n} se encuentra acotado de la siguiente manera:

$$|I_{L_n}| \leq \frac{V_L|_{0:\delta T}}{L} \frac{1}{2\pi^2 n^2 f} \frac{D}{D - \delta}$$

Capítulo 3. Convertidores DC-DC no aislados

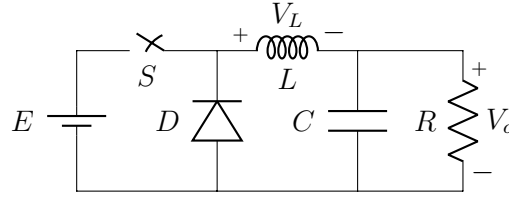


Figura 3.3: Convertidor *buck*.

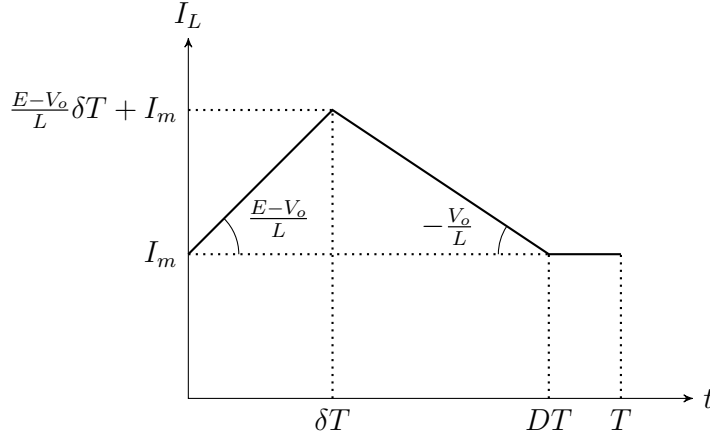


Figura 3.4: Convertidor *buck*: corriente por el inductor.

Si se despeja $D - \delta$ de la ecuación 3.3 y se sustituye en la ecuación anterior, se tiene finalmente

$$|I_{L_n}| \leq \frac{1}{L} \frac{1}{2\pi^2 n^2 f} (-V_L |_{\delta T:DT}) \delta D \quad (3.5)$$

La cual constituye una cota positiva ya que el término $V_L |_{\delta T:DT}$ es negativo en todos los casos.

3.2. Convertidor *buck*

En la figura 3.3 se muestra el esquemático del convertidor *buck*. Se trata de un convertidor reductor de tensión donde la corriente por el inductor coincide con la corriente de salida.

3.2.1. Ecuaciones generales

La condición expresada por la ecuación 3.3 impone

$$(E - V_o)\delta = V_o(D - \delta) \Rightarrow \delta E = DV_o \quad (3.6)$$

donde se tomó en cuenta el signo negativo en el segundo semiciclo de trabajo.

La pendiente de carga -en corriente- del inductor es $\frac{E-V_o}{L}$ y la de descarga es simplemente $\frac{-V_o}{L}$, por lo que el valor máximo de la corriente es $I_M = \frac{E-V_o}{L} \delta T + I_m$.

3.2. Convertidor *buck*

En la figura 3.4 se muestran estos parámetros. El valor medio de la corriente (correspondiente a la corriente de salida) es el promedio del área bajo la curva:

$$\langle i_L \rangle = \frac{1}{T} \left[I_m T + \frac{1}{2} D T \frac{E - V_o}{L} \delta T \right]$$

donde se calculó por separado el área del rectángulo inferior y la del triángulo superior. Sustituyendo ahora δ por el calculado en la ecuación 3.6, se obtiene la ecuación más general para el convertidor *buck*:

$$\frac{V_o}{R} = I_o = \langle i_L \rangle = I_m + V_o \left(1 - \frac{V_o}{E} \right) \frac{D^2}{2Lf} \quad (3.7)$$

El límite entre conducción continua y conducción discontinua se obtiene imponiendo $D = 1$ e $I_m = 0$:

$$I_{Lccd} = V_o \left(1 - \frac{V_o}{E} \right) \frac{1}{2Lf} = \frac{E}{2Lf} \delta(1 - \delta) \quad (3.8)$$

3.2.2. Modo de conducción discontinua

Imponiendo $I_m = 0$ en la ecuación 3.7, se obtiene

$$D^2 = \frac{2L}{T} \frac{E}{V_o(E - V_o)} I_o$$

la cual se puede sustituir en la ecuación 3.6 obteniendo la relación

$$\delta^2 = \frac{2L}{T} \frac{V_o}{E(E - V_o)} I_o \quad (3.9)$$

3.2.3. Modo de conducción continua

Si en la ecuación 3.6 se impone $D = 1$ se llega a la transferencia

$$\delta = \frac{V_o}{E} \quad (3.10)$$

Además se puede hallar el valor de corriente mínima, I_m , determinando $D = 1$ en la ecuación 3.7:

$$I_m = I_o - V_o \left(1 - \frac{V_o}{E} \right) \frac{1}{2Lf} \quad (3.11)$$

También es posible obtener expresiones para el valor de pico de corriente por el inductor, la llave y el diodo

$$I_p = I_o + \frac{E}{2Lf} \delta(1 - \delta) = I_o + \frac{1}{2Lf} \frac{V_o}{E} (E - V_o), \quad (3.12)$$

Capítulo 3. Convertidores DC-DC no aislados

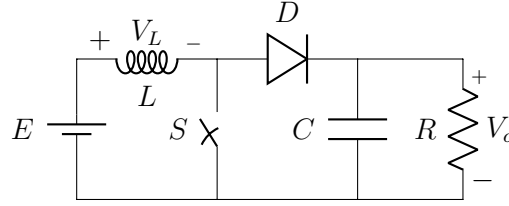


Figura 3.5: Convertidor *boost*.

el valor cuadrático medio (*rms*) de la corriente por la llave:

$$I_{LLrms} = \sqrt{\left[I_o^2 + \frac{1}{12f^2L^2} \frac{V_o^2}{E^2} (E - V_o)^2 \right]} \frac{V_o}{E} \quad (3.13)$$

y el valor medio de la corriente por el diodo

$$\langle i_D \rangle = I_D = I_o \frac{E - V_o}{E} \quad (3.14)$$

3.2.4. Análisis armónico

Para estudiar el espectro de la corriente por el inductor, la cual coincide con la corriente hacia el filtro de salida, se sustituye la ecuación 3.6 en la ecuación 3.5 obteniendo

$$|I_{L_n}| \leq \frac{E}{L} \frac{1}{2\pi^2 n^2 f} \delta^2 \quad (3.15)$$

El armónico de continua no presenta mayores complicaciones; al coincidir $i_L(t)$ con $i_o(t)$ es evidente que

$$I_{L_0} = I_o \quad (3.16)$$

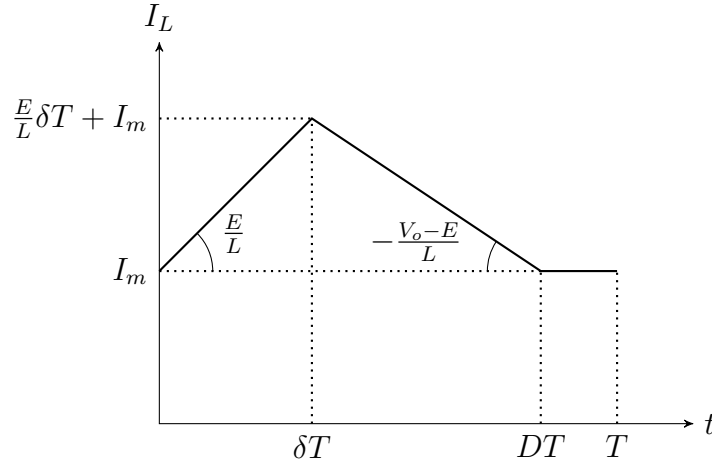
Para el tratamiento de las corrientes armónicas en los condensadores de entrada y salida se hace uso de las ecuaciones del apéndice A, obteniéndose los resultados:

$$\begin{cases} I_{C_n}^{entrada} = I_m C_{\Pi n}^\delta + \Delta I_L \bar{C}_{\Delta n}^\delta e^{-j2\pi n \delta} \\ I_{C_n}^{salida} = I_m + \Delta I_L e^{-j2\pi n \delta} (\bar{C}_{\Delta n}^\delta + C_{\Delta n}^{D-\delta}) \end{cases} \quad (3.17)$$

siendo ΔI_L el ripple de corriente por el inductor.

3.3. Convertidor *boost*

En la figura 3.5 se muestra el esquemático del convertidor *boost*. Se trata de un convertidor elevador de tensión donde la corriente por el inductor coincide con la corriente hacia el filtro de salida sólo en el segundo semiciclo (cuando la llave está abierta).

Figura 3.6: Convertidor *boost*: corriente por el inductor.

3.3.1. Ecuaciones generales

La condición de la ecuación 3.3 impone

$$E\delta + (E - V_o)(D - \delta) = 0 \Rightarrow \delta = D \frac{V_o - E}{V_o} \quad (3.18)$$

donde se tomó en cuenta el signo negativo en el segundo semiciclo de trabajo.

La pendiente de carga -en corriente- del inductor es $\frac{E}{L}$ y la de descarga es $\frac{E - V_o}{L}$, por lo que el valor máximo de la corriente es $I_M = \frac{E}{L}\delta T + I_m$. En la figura 3.6 se muestran estos parámetros, donde se ha explicitado en la pendiente de descarga del inductor la característica de elevador de tensión del convertidor por lo que V_o es mayor a E .

La corriente hacia el filtro de salida coincide con I_L en el segundo semiciclo, entre los tiempos δT y DT , siendo nula en el resto del período. Para calcular entonces el valor medio de corriente a la salida se debe integrar la corriente por el inductor en ese intervalo:

$$\langle i_o \rangle = I_o = \frac{1}{T} \int_{\delta T}^{DT} i_L(t) dt = (D - \delta)I_m + \frac{1}{2}(D - \delta)\frac{E}{L}\delta T$$

donde se calculó por separado el área del rectángulo inferior y la del triángulo superior. Sustituyendo ahora δ por el calculado en la ecuación 3.18, se obtiene la ecuación más general para el convertidor *boost*:

$$\frac{V_o}{R} = I_o = D \frac{E}{V_o} \left[I_m + \frac{DT}{2L} \frac{E}{V_o} (V_o - E) \right] \quad (3.19)$$

El límite entre conducción continua y conducción discontinua se obtiene imponiendo $D = 1$ e $I_m = 0$:

$$I_{Lccd} = \frac{E^2}{V_o^2} (V_o - E) \frac{1}{2Lf} = \frac{E}{2Lf} \delta (1 - \delta) \quad (3.20)$$

3.3.2. Modo de conducción discontinua

Imponiendo $I_m = 0$ en la ecuación 3.19, se obtiene

$$D^2 = \frac{2L}{T} \frac{V_o^2}{E^2} \frac{1}{V_o - E} I_o$$

la cual se puede sustituir en la ecuación 3.18 obteniendo la relación

$$\delta^2 = \frac{2L}{T} \frac{V_o - E}{E^2} I_o \quad (3.21)$$

3.3.3. Modo de conducción continua

Si en la ecuación 3.18 se impone $D = 1$ se llega a la transferencia

$$\delta = \frac{V_o - E}{V_o} \quad (3.22)$$

Además se puede hallar el valor de corriente mínima, I_m , determinando $D = 1$ en la ecuación 3.19:

$$I_m = \frac{V_o}{E} I_o - \frac{E}{V_o} (V_o - E) \frac{1}{2Lf} \quad (3.23)$$

También es posible obtener expresiones para el valor de pico de corriente por el inductor, la llave y el diodo

$$I_p = \frac{I_o}{1 - \delta} + \frac{E}{2Lf} \delta = \frac{V_o}{E} \left[I_o + \frac{1}{2Lf} \frac{E^2}{V_o^2} (V_o - E) \right], \quad (3.24)$$

el valor cuadrático medio (rms) de la corriente por la llave:

$$I_{LLrms} = \sqrt{\left[I_o^2 \frac{V_o^2}{E^2} - \frac{5}{12L^2 f^2} \frac{E^2}{V_o^2} (V_o - E)^2 \right] \frac{V_o - E}{V_o}} \quad (3.25)$$

y el valor medio de la corriente por el diodo es sencillamente la corriente de salida

$$\langle i_D \rangle = I_D = I_o \quad (3.26)$$

3.3.4. Análisis armónico

Para obtener una cota del espectro de la corriente por el inductor, se sustituye la ecuación 3.18 en la ecuación 3.5

$$|I_{L_n}| \leq \frac{E}{L} \frac{1}{2\pi^2 n^2 f} \frac{\delta^2}{1 - \delta} \quad (3.27)$$

mientras que para el armónico de continua se pueden utilizar las ecuaciones 3.19 y 3.4, pero es más simple observar que la corriente por el inductor coincide con

3.4. Convertidor *buck-boost*

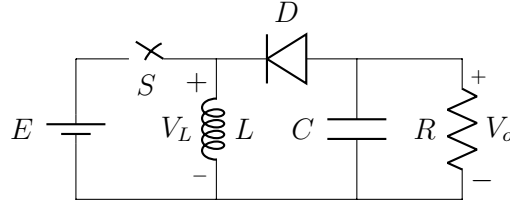


Figura 3.7: Convertidor Buck-Boost.

la corriente que entrega la fuente E , por lo tanto, igualando potencias medias de entrada y salida se tiene una relación muy sencilla:

$$\langle P_i \rangle = \langle P_o \rangle \Rightarrow EI_{L_0} = V_o I_o \Rightarrow I_{L_0} = I_o \frac{V_o}{E} = \frac{I_o}{1 - \delta} \quad (3.28)$$

Por otra parte, el espectro de corriente hacia el filtro de salida se puede calcular utilizando las ecuaciones A.1 y A.2

$$\begin{cases} I_{o_n} = \left[I_m c_{\Pi n}^{D-\delta} + \frac{E}{L} \delta T c_{\Delta n}^{D-\delta} \right] e^{j2\pi n \delta} \\ I_{o_0} = I_m c_{\Pi 0}^{D-\delta} + \frac{E}{L} \delta T c_{\Delta 0}^{D-\delta} \end{cases}$$

Para el tratamiento de las corrientes armónicas en los condensadores de entrada y salida se hace uso de las ecuaciones del apéndice A, obteniéndose los resultados:

$$\begin{cases} I_{C_n}^{entrada} = I_m + \Delta I_L e^{-j2\pi n \delta} \left(\bar{C}_{\Delta n}^\delta + C_{\Delta n}^{D-\delta} \right) \\ I_{C_n}^{salida} = e^{-j2\pi n \delta} \left(I_m C_{\Pi n}^{D-\delta} + \Delta I_L C_{\Delta n}^{D-\delta} \right) \end{cases} \quad (3.29)$$

siendo ΔI_L el ripple de corriente por el inductor.

3.4. Convertidor *buck-boost*

En la figura 3.7 se muestra el esquemático del convertidor *buck-boost*. Se trata de un convertidor que puede tanto reducir como incrementar la tensión. Al igual que en el convertidor *boost*, la corriente por el inductor coincide con la corriente hacia el filtro de salida solo en el segundo semiciclo (cuando la llave está abierta).

3.4.1. Ecuaciones generales

La condición de la ecuación 3.3 impone

$$E\delta - V_o(D - \delta) = 0 \Rightarrow \delta = D \frac{V_o}{E + V_o} \quad (3.30)$$

La pendiente de carga -en corriente- del inductor es $\frac{E}{L}$ y la de descarga es $-\frac{V_o}{L}$, por lo que el valor máximo de la corriente es $I_M = \frac{E}{L} \delta T + I_m$. En la figura 3.8 se muestran estos parámetros.

Capítulo 3. Convertidores DC-DC no aislados

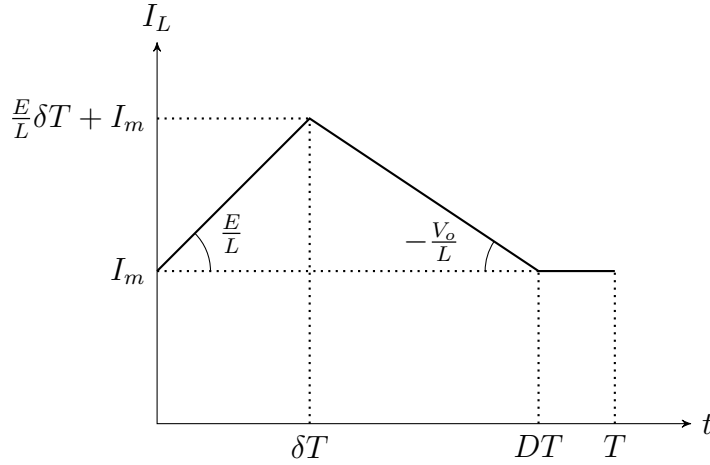


Figura 3.8: Convertidor *buck-boost*: corriente por el inductor.

La corriente hacia el filtro de salida coincide con I_L en el segundo semiciclo, entre los tiempos δT y DT , siendo nula en el resto del período. Para calcular entonces el valor medio de corriente a la salida se debe integrar la corriente por el inductor en ese intervalo:

$$\langle i_o \rangle = I_o = \frac{1}{T} \int_{\delta T}^{DT} i_L(t) dt = (D - \delta) I_m + \frac{1}{2} (D - \delta) \frac{E}{L} \delta T$$

donde se calculó por separado el área del rectángulo inferior y la del triángulo superior. Sustituyendo ahora δ por el calculado en la ecuación 3.30, se obtiene la ecuación más general para el convertidor Buck-Boost:

$$\frac{V_o}{R} = I_o = D \frac{E}{E + V_o} \left[I_m + \frac{DT}{2L} \frac{E V_o}{E + V_o} \right] \quad (3.31)$$

El límite entre conducción continua y conducción discontinua se obtiene imponiendo $D = 1$ e $I_m = 0$:

$$I_{Lccd} = \frac{E^2 V_o}{(E + V_o)^2} \frac{T}{2L} = \frac{E}{2Lf} \delta (1 - \delta) \quad (3.32)$$

3.4.2. Modo de conducción discontinua

Imponiendo $I_m = 0$ en la ecuación 3.31, se obtiene

$$D^2 = \frac{2L (E + V_o)^2}{T E^2 V_o} I_o$$

la cual se puede sustituir en la ecuación 3.30 obteniendo la relación

$$\delta^2 = \frac{2L V_o}{T E^2} I_o \quad (3.33)$$

3.4.3. Modo de conducción continua

Si en la ecuación 3.30 se impone $D = 1$ se llega a la transferencia

$$\delta = \frac{V_o}{E + V_o} \quad (3.34)$$

Además se puede hallar el valor de corriente mínima, I_m , determinando $D = 1$ en la ecuación 3.31:

$$I_m = \frac{E + V_o}{E} I_o - \frac{V_o E}{E + V_o} \frac{1}{2Lf} \quad (3.35)$$

También es posible obtener expresiones para el valor de pico de corriente por el inductor, la llave y el diodo

$$I_p = \frac{I_o}{1 - \delta} + \frac{E}{2Lf} \delta = \frac{E + V_o}{E} \left[I_o + \frac{1}{2Lf} \frac{E^2 V_o}{(E + V_o)^2} \right], \quad (3.36)$$

el valor cuadrático medio (rms) de la corriente por la llave:

$$I_{LLrms} = \sqrt{\left[I_o^2 \left(\frac{E + V_o}{E} \right)^2 - \frac{5}{12L^2 f^2} \left(\frac{E V_o}{E + V_o} \right)^2 \right] \frac{V_o}{E + V_o}} \quad (3.37)$$

y el valor medio de la corriente por el diodo es sencillamente la corriente de salida

$$\langle i_D \rangle = I_D = I_o \quad (3.38)$$

3.4.4. Análisis armónico

Para obtener una cota para el espectro de la corriente por el inductor, se sustituye la ecuación 3.30 en la ecuación 3.5:

$$|I_{L_n}| \leq \frac{E}{L} \frac{1}{2\pi^2 n^2 f} \frac{\delta^2}{1 - \delta} \quad (3.39)$$

De forma similar, para obtener el armónico de continua se trabaja con las ecuaciones 3.4, 3.30 y 3.31

$$\begin{aligned} I_{L_0} &= I_m + \frac{\delta DT}{2L} E \\ &= I_m + \frac{D^2 T}{2L} \frac{E V_o}{E + V_o} \\ &= I_m + D \left[I_o \frac{E + V_o}{E} \frac{1}{D} - I_m \right] \\ &= I_o \frac{E + V_o}{E} + I_m (1 - D) \end{aligned}$$

Capítulo 3. Convertidores DC-DC no aislados

El término $I_m(1 - D)$ siempre es nulo, por lo que se llega al resultado general:

$$I_{L0} = I_o \frac{E + V_o}{E} = \frac{I_o}{1 - \delta} \quad (3.40)$$

Por otra parte, el espectro de corriente hacia el filtro de salida se puede calcular utilizando las ecuaciones A.1 y A.2

$$\begin{cases} I_{o_n} = \left[I_m c_{\Pi n}^{D-\delta} + \frac{E}{L} \delta T c_{\Delta n}^{D-\delta} \right] e^{j2\pi n \delta} \\ I_{o_0} = I_m c_{\Pi 0}^{D-\delta} + \frac{E}{L} \delta T c_{\Delta 0}^{D-\delta} \end{cases}$$

Para el tratamiento de las corrientes armónicas en los condensadores de entrada y salida se hace uso de las ecuaciones del apéndice A, obteniéndose los resultados:

$$\begin{cases} I_{C_n}^{entrada} = I_m C_{\Pi n}^{\delta} + \Delta I_L \bar{C}_{\Delta n}^{\delta} e^{-j2\pi n \delta} \\ I_{C_n}^{salida} = e^{-j2\pi n \delta} \left(I_m C_{\Pi n}^{D-\delta} + \Delta I_L C_{\Delta n}^{D-\delta} \right) \end{cases} \quad (3.41)$$

siendo ΔI_L el ripple de corriente por el inductor.

Capítulo 4

Modularidad

En este capítulo se indaga en cómo obtener la característica de modularidad deseada y se presenta una solución concreta de módulos y su interconexión.

4.1. Motivación y primera aproximación

Como se expuso en el capítulo 5 se busca obtener un convertidor capaz de configurarse en cualquiera de las tres topologías no aisladas. Es claro además que debe ser con los mismos componentes que simplemente se reconectan de una forma distinta por el usuario. Para lograr este objetivo se evaluó, en primera instancia, asociar un módulo a cada uno de los componentes expuestos en la figura 3.1: condensador de entrada, diodo, llave, inductor y condensador de salida; teniendo que agregarse además módulos que simplemente son un cortocircuito u otros como un módulo de medición de tensión y corriente de salida. En este enfoque se podrían reproducir las topologías con una correspondencia geométrica total entre el convertidor y el esquema en que clásicamente se las dibuja. A modo ilustrativo se muestra en la figura 4.1 el ejemplo de cómo se implementaría el convertidor *buck*. Como se puede ver, la geometría octogonal de cada módulo permitiría la reconexión en cualquier otra topología.

La didáctica que posee esta propuesta inicial es extremadamente valiosa. Se llegó a construir el módulo llave para unas primeras pruebas que resultaron una muy provechosa experiencia, particularmente para detectar otros problemas de diseño y entender el comportamiento de la llave utilizada. Sin embargo esta opción tiene también dos inconvenientes que llevaron a la decisión de abandonarla. El primero es que debido a que cada módulo debería tener una dimensión del orden de entre 10 *cm* y 15 *cm*, las inductancias parásitas serían demasiado grandes. En cualquiera de las topologías existen lazos de conmutación que contienen a la

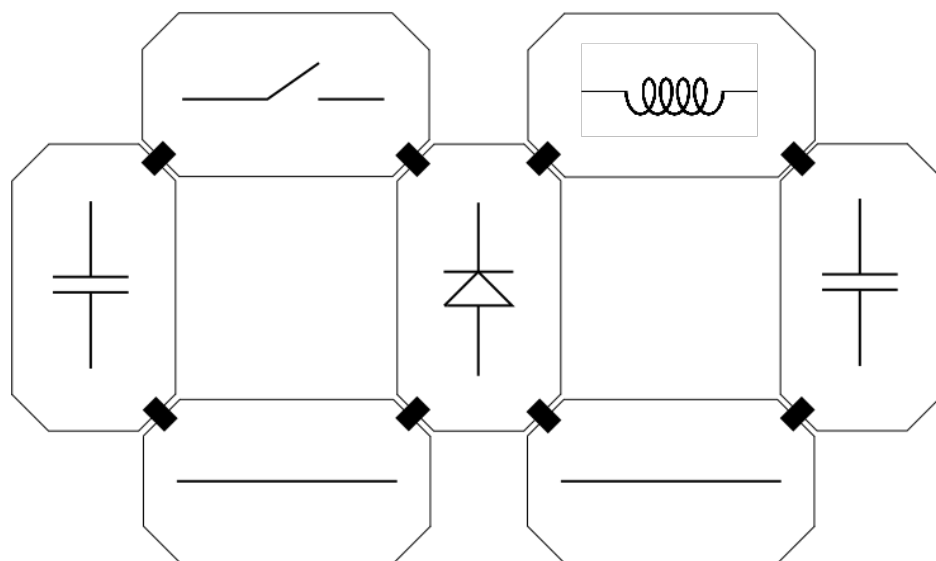


Figura 4.1: Idea inicial para la implementación de la modularidad. Caso *buck*.

llave, al diodo y por lo menos un condensador, y tienen derivadas de corriente extremadamente altas; para la llave utilizada se obtienen derivadas del orden de $1 A/ns$ en las conmutaciones. Dichos lazos alcanzarían decenas de centímetros, lo cual lleva a algunas centenas de nH de inductancia parásita¹. Esto es claramente inaceptable para la presente aplicación pues una rápida cuenta da del orden de algunas centenas de voltios de caída al momento de la conmutación. Más aún, la energía almacenada por estas inductancias parásitas es también elevada y si se pretende llegar a operar el convertidor a frecuencias altas implicaría grandes potencias disipadas en *snubbers* (superando los $100 W$ en algunos casos); frente a esto se consideró la posibilidad de colocar *snubbers* no disipativos. Se analizaron algunas propuestas como la expuestas en [57] pero luego de analizarlas y simular algunas configuraciones resultó claro que un buen diseño de un *snubber* de este tipo requiere un trabajo que excede los objetivos de este proyecto.

Por otro lado, sucede que tanto las opciones de circuitos regenerativos (no disipativos) como la necesidad de otros *snubbers* como ser el de *clamp* de sobretensión requieren acceso a la fuente de *clamp*. La misma no está siempre accesible desde el módulo llave, donde deberían estar los *snubbers*, siendo ésta la segunda y última razón que llevó a descartar la opción de un módulo por cada elemento.

De considerar la opción ya expuesta resultó claro que sea cual sea la propuesta de modularidad deberá tener muy poca inductancia parásita en los lazos de conmutación. En la figura 4.2 se resaltan en rojo los lazos, para cada convertidor, en donde se dan derivadas de corriente altas. El lazo crítico es siempre el que cierra el diodo, la llave y alguno o ambos condensadores. Resulta entonces necesario que

¹Se utilizó la formula para la inductancia de una pista desarrollada por Terman en [48].

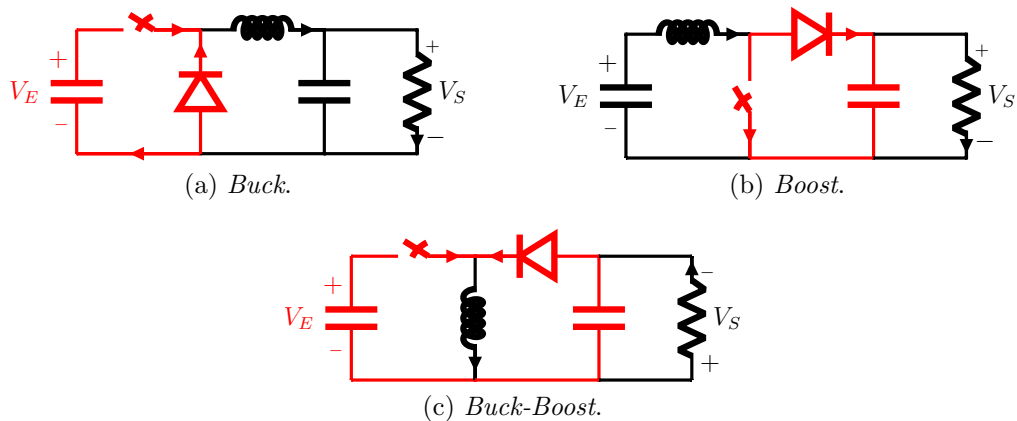


Figura 4.2: Lazos de derivadas de corriente altas.

ambos condensadores, diodo y llave estén muy próximos entre sí, es decir en un mismo módulo.

4.2. Enfoque *power pole*

Las tres topologías se pueden dibujar en torno a un *power pole* como se muestra en la figura 4.3. En los casos *buck* y *buck-boost* el cátodo del diodo está conectado al *source* de la llave, mientras que en el caso *boost* el ánodo del diodo está conectado al *drain* de la llave. Para que esto no implique cambiar el diodo de lugar, se propone colocar dos diodos cortocircuitando el que corresponda. Restan los condensadores, cuya configuración es siempre distinta. Luego de algunas iteraciones, que no aporta exponerlas aquí, se llegó a una propuesta que se esquematiza en la figura 4.4.

Con esta conexión se puede configurar la topología con una llave de un polo/dos vías para determinar la conexión de los condensadores, y dos de un polo/una vía que cortocircuitan los diodos (uno a la vez), eligiendo así la topología deseada. Estas llaves se implementaron con chapas de aluminio que el usuario coloca entre alambres de cobre cortocircuitándolos, como se muestra en la figura 4.5. Para el caso de los diodos se dispone de una sola chapa, primero porque no son necesarias dos, y segundo por tener la seguridad intrínseca de impedir que el usuario cortocircuite ambos diodos simultáneamente. En el caso de las chapas de configuración de condensadores, los dos contactos del medio son el mismo nodo y corresponden a $A-$ mientras que los extremos son $C3a$ y $C3b$ (correlacionar con diagrama de la figura 4.4).

Las condensadores A y B intercambian sus roles de entrada y salida para las distintas topologías. Observando la figura 4.3 se puede determinar la correspondencia que se resume en la tabla 4.1, donde se explicita para cada topología cuál condensador corresponde a la entrada, cuál a la salida, cómo se deben conectar las chapas de configuración y dónde se debe conectar el módulo inductor. En los bornes A y B se conectarán entonces el módulo de entrada (encargado de cargar

Capítulo 4. Modularidad

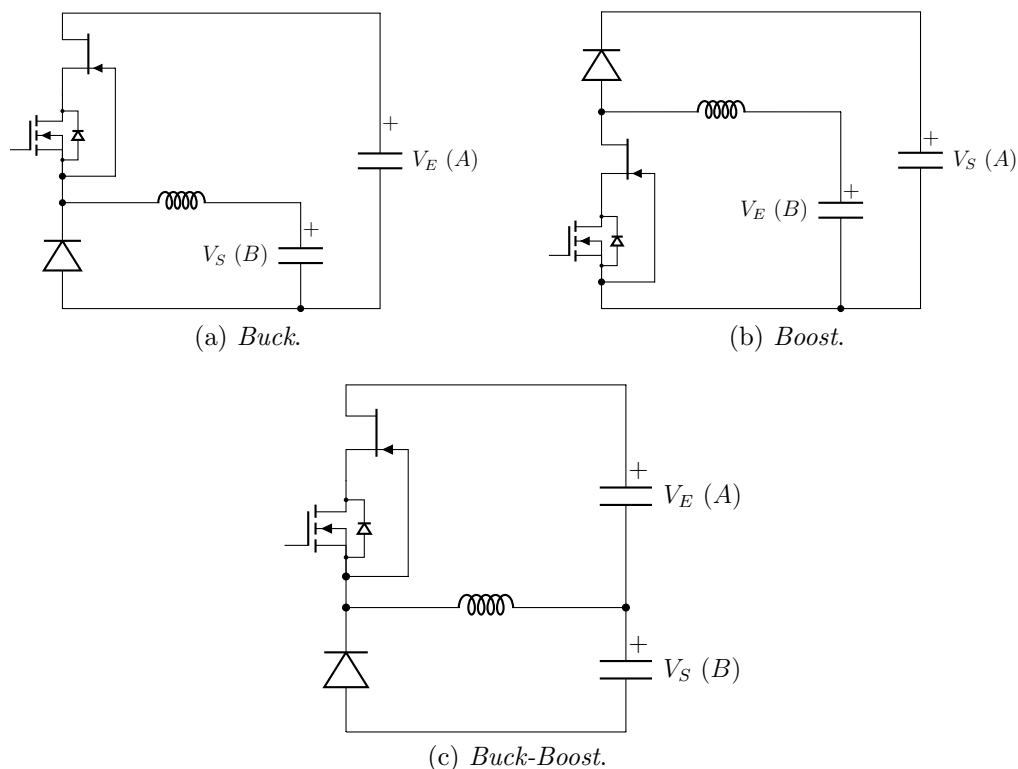


Figura 4.3: Topologías esquematizadas a partir de un *power pole*.

	Entrada	Salida	Chapa condensadores	Chapa diodos	Inductor
<i>Buck</i>	<i>A</i>	<i>B</i>	<i>C3a</i>	<i>C1</i>	<i>S</i>
<i>Boost</i>	<i>B</i>	<i>A</i>	<i>C3a</i>	<i>C2</i>	<i>D</i>
<i>BuckBoost</i>	<i>A</i>	<i>B</i>	<i>C3b</i>	<i>C1</i>	<i>S</i>

Tabla 4.1: Posición de chapas e inductor para cada topología. Se muestra además en las primeras dos columnas cuál condensador cumple el rol de entrada y cuál el de salida.

inicialmente en forma suave los condensadores) y el módulo de salida (encargado de medir la corriente y tensión de salida del convertidor).

Notar, a partir de la figura 4.3, que el inductor está siempre conectado al borne positivo del condensador *B*, mientras que en el otro borne se conecta siempre al *source* o *drain* de la llave. Por esto se disponen los bornes *D*, *B+* y *S* en ese orden de modo de que el inductor se pueda conectar fácilmente entre cualquiera de las dos parejas (*D*, *B+*) o (*B+*, *S*), simplemente teniendo sus bornes con la misma separación que los anteriores.

Refiriendo nuevamente a la figura 4.4, se ve una clara división de componentes de izquierda a derecha, que es unida por tres conexiones. En cualquier topología circula por ellas o bien la corriente por el inductor, o bien la corriente por la llave, o bien la corriente por el diodo que esté operativo. Son entonces excelentes posi-

4.2. Enfoque *power pole*

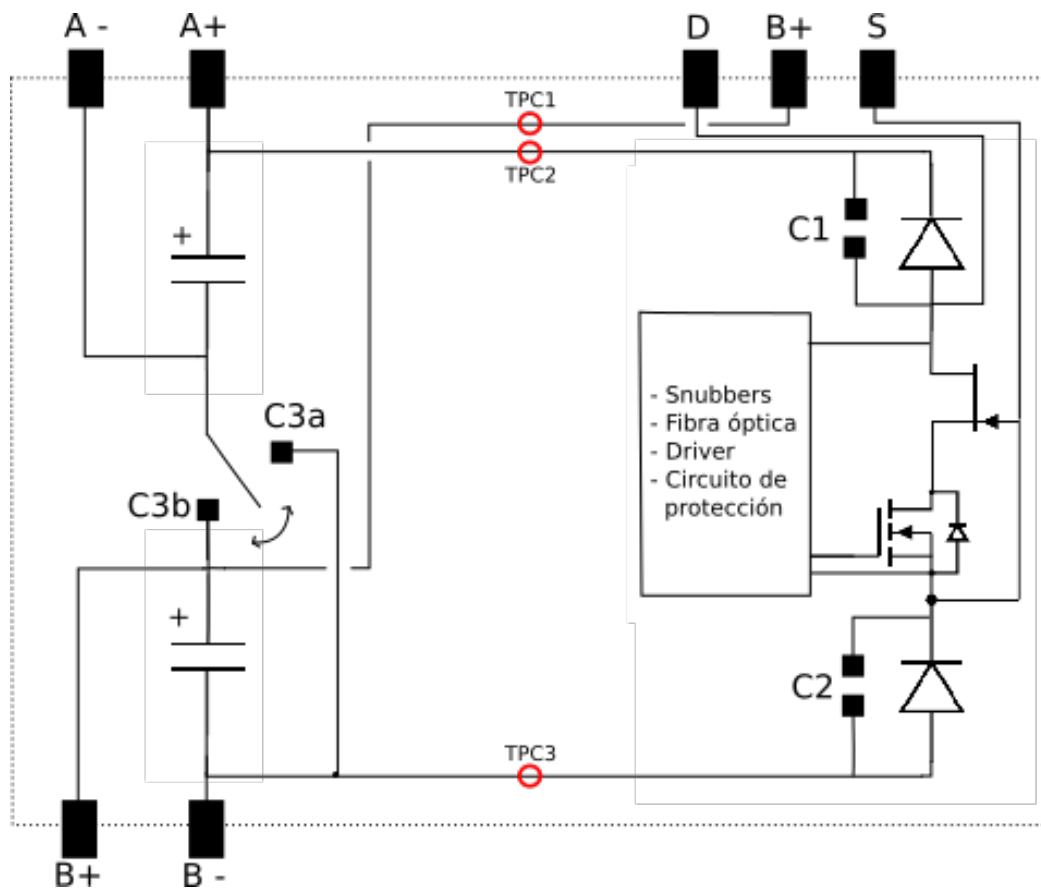


Figura 4.4: Propuesta de conexionado.



(a) Chapas de condensadores.



(b) Chapas de diodos. Sobre los costados de la imagen.

Figura 4.5: Implementación de chapas de configuración.

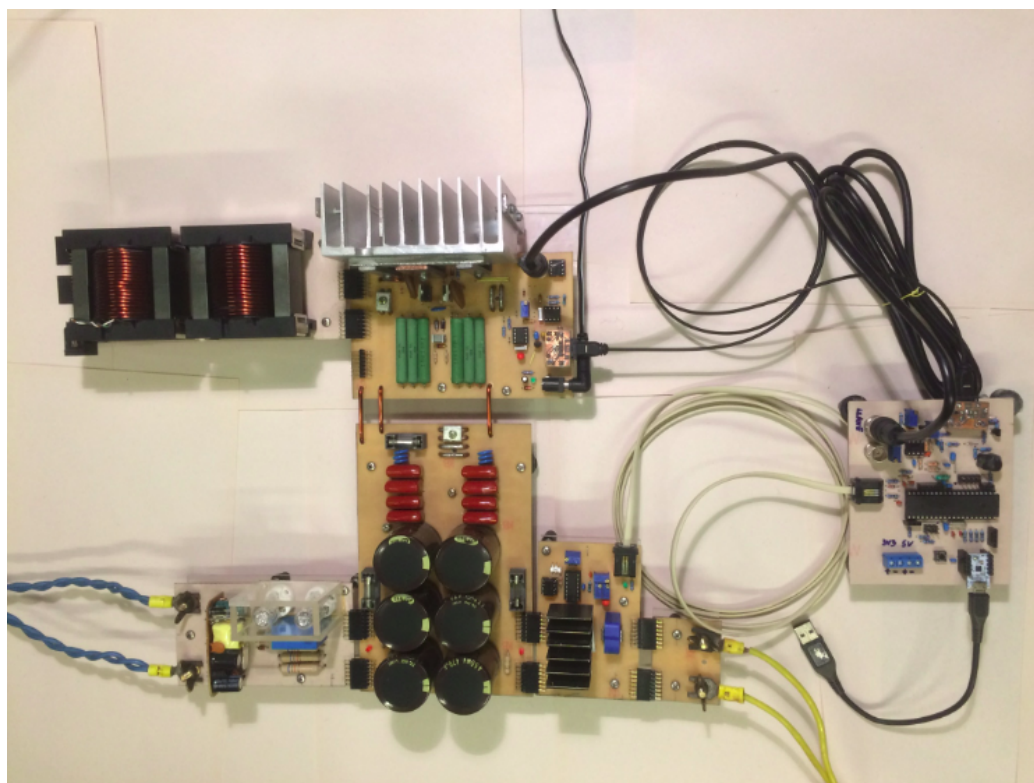


Figura 4.6: Convertidor completo conectado como *buck*.

ciones para colocar puntos de medición para estas corrientes de suma importancia didáctica. Se indican en el esquema por *TPC1*, *TPC2* y *TPC3*. El *TPC1* siempre mide la corriente por el inductor mientras que los otros alternan la corriente por la llave y por el diodo. Se dejó espacio físico suficiente como para que entre la pinza de efecto hall disponible en el Laboratorio (Tektronix A6302).

Finalmente se muestra en la figura 4.6 al sistema completo armado en topología *buck*. Sobre el eje central se encuentra el módulo con el *power pole* arriba y los condensadores abajo. A la izquierda arriba se tiene el módulo inductor, mientras que abajo se tiene el módulo de entrada. Conectado sobre la derecha se aprecia el módulo de salida. Sobre el borde derecho de la imagen se encuentra el módulo de control al cual le llega la medición de tensión y corriente de salida desde el módulo de salida (cable blanco) y la medición de corriente por la llave (cable coaxial negro) desde el módulo de potencia. Además desde el módulo de control se envía el comando de encendido y apagado de la llave mediante fibra óptica, hacia el de potencia. También se conecta por puerto serial (cable USB) a una computadora desde donde se configura el sistema y se interactúa con el usuario.

Capítulo 5

Dimensionado del Convertidor - Aplicaciones y Objetivos

La idea a continuación es presentar algunas aplicaciones posibles que puede tener el convertidor a construir y en base a ellas se desarrollan los requerimientos necesarios para satisfacerlas. Posteriormente se tienen en cuenta algunas características adicionales para, finalmente, culminar el capítulo con un resumen de requerimientos técnicos.

5.1. Posibles aplicaciones del convertidor

En lo que respecta a las aplicaciones del convertidor, se dividirán en dos grupos. Por un lado las aplicaciones para el estudio de convertidores *buck*, *boost* y *buck-boost* con fines didácticos, las cuales forman parte de los objetivos del presente proyecto. Por otro lado, pueden existir otras aplicaciones del mismo producto que, si bien no aportan al estudio de dichos convertidores, resultan de gran interés para el contexto en que se sitúa el trabajo, el Laboratorio de Electrónica de Potencia. Contemplar en el presente diseño a este tipo de aplicaciones puede ser gran utilidad para futuros trabajos. Debido a esto, y siempre y cuando no implique cambios sustanciales en la línea de trabajo, se las tendrá presente a la hora del diseño, y se las tiene en consideración en esta sección.

En lo que resta se listan dichas aplicaciones junto a una explicación y resumen de los requerimientos que imponen sobre el diseño. Para el lector no interesado en leer todo el detalle, se resumen a continuación.

- Aplicaciones para el estudio de los convertidores *buck*, *boost* y *buck-boost*:
 - Formas de onda en los dos modos de conducción.
 - Impacto de la frecuencia de conmutación en el tamaño del convertidor.
 - Impacto de la frecuencia en las pérdidas.

Capítulo 5. Dimensionado del Convertidor - Aplicaciones y Objetivos

- Eficiencia en función de la carga.
- Dinámica de la planta.
- Otras aplicaciones:
 - Otras topologías.
 - Banco de prueba para llaves.
 - Fuente regulada con entrada de control.
 - Alimentación de inversor.
 - Control de motor DC.
 - Emulador de curva V-I arbitraria.
 - Corrector de factor de potencia.

5.1.1. Aplicaciones para el estudio de los convertidores *buck*, *boost* y *buck-boost*

■ Formas de onda en los dos modos de conducción:

Una de las principales aplicaciones del convertidor. Se podrán observar las curvas características de corriente y tensión, verificar transferencias, *ripples*, modos de operación y el efecto de componentes parásitas para las tres topologías propuestas.

Requerimientos:

- *Testpoints* de corriente y tensión para inductor, condensador, diodo, y llave.

■ Impacto de la frecuencia de conmutación en el tamaño del convertidor:

Con el objetivo de evidenciar los beneficios e inconvenientes de aumentar la frecuencia de conmutación se puede colocar a una (o varias) de las topologías construidas a operar en dos frecuencias lo suficientemente distintas (a mismas condiciones de tensión y corriente). Si se dispone de más de un inductor dimensionado al límite (es decir no sobredimensionado), se observará entonces la diferencia de tamaño y costos asociados.

Requerimientos:

- Que todo el convertidor sea capaz de operar en un amplio rango de frecuencias (por lo menos un orden de magnitud).
- El controlador debe ofrecer alguna interfaz al usuario para seleccionar la frecuencia.
- Diseño justo e implementación de al menos dos inductores.

■ **Impacto de la frecuencia en las pérdidas:**

Hacer un barrido de la frecuencia de conmutación en el mayor rango previsto, relevando potencia de entrada, de salida y disipada en los componentes (por lo menos en la llave). Para ésta a su vez se podrá distinguir entre pérdidas de conmutación y de conducción, quedando en evidencia el aumento de las primeras conforme aumenta la frecuencia. Como agregado, útil no sólo para este punto, se puede disponer un resistor variable con la temperatura (RTD, por su sigla en inglés) adosado al disipador de la llave en un punto cercano a la misma de modo de, luego de una eventual calibración, obtener una imagen térmica; los bornes de este RTD se pueden dejar accesibles al exterior del módulo llave de forma de allí conectar el circuito que acondicionará la señal de temperatura. La misma idea aplica para el diodo y el inductor.

Requerimientos:

- Igual al caso anterior en cuanto a la variación de frecuencia.
- RTDs adosados a los disipadores de la llave y el diodo y, dentro de lo posible, en algún punto en el interior del bobinado del inductor. En todos los casos los bornes deberán estar accesibles al usuario.
- Placa de medición de temperatura. Debe poder conectarse con los distintos RTDs, obtener una señal que represente bien cada temperatura en un rango desde ambiente hasta por lo menos unos $175\text{ }^{\circ}\text{C}$ ¹. Adicionalmente podrá proveer de una señal de alarma cuando alguna de las temperaturas supere un cierto valor que deberá poder fijarse. Podrá formar parte de la placa de control.

■ **Eficiencia en función de la carga:**

Para una frecuencia de operación fija, se hará un barrido de la carga en todo el rango posible. Midiendo potencias de entrada y salida se podrá obtener la curva de eficiencia en función de la carga para las distintas topologías. Se podrán dar entonces las correspondientes discusiones sobre qué afecta a que no sea plana, dónde se da el punto de máxima eficiencia y de qué depende su lugar. No se requiere algo en especial que no se haya nombrado en los puntos anteriores.

■ **Dinámica de la planta:**

Proveer de más de un inductor y, para por lo menos dos distintos, relevar y verificar con lo calculado, en lazo abierto, las transferencias en valores promediados² tensión de entrada/tensión de salida, ciclo de trabajo/tensión de salida, corriente pico/tensión de salida y corriente de salida/tensión de salida. Con esta información, para un punto de funcionamiento definido, y para por lo menos un convertidor, diseñar una red de compensación para satisfacer ciertas especificaciones de rechazo a *ripple* de entrada, respuesta

¹En general los componentes no soportan más de esta temperatura.

²Se desarrollará este tema en el capítulo 9.

Capítulo 5. Dimensionado del Convertidor - Aplicaciones y Objetivos

a escalón de carga, tiempo de levantamiento, sobretiro y oscilaciones para el encendido. Puede aprovecharse este momento para mostrar los efectos del *soft-start*.

Requerimientos:

- La placa de control deberá permitir al usuario abrir el lazo e imponer el ciclo de trabajo. Esto último se puede hacer mediante una entrada analógica normalizada (por ejemplo entre 0 V y 5 V). De la misma forma deberá permitir, también en lazo abierto, comandar la llave en modo de control de corriente imponiendo al usuario el pico de corriente mediante una señal de entrada normalizada.
- Se requerirá también el uso del *soft-start* y que el mismo pueda deshabilitarse por el usuario.
- El usuario deberá poder seleccionar el modo de control; a saber modo de control por modulación de ancho de pulso (PWM, por su sigla en inglés) o modo de control por corriente³.
- Asimismo el usuario deberá poder seleccionar que se controle tensión o corriente constante a la salida, indicando no sólo el valor objetivo sino también el valor máximo admisible por la variable no controlada.
- Se debe implementar la medición de corriente de carga ya sea con un resistor *shunt* o con un sensor de efecto Hall.
- Redes de compensación configurables por el usuario.

5.1.2. Otras aplicaciones

■ Otras topologías:

Como línea futura de trabajo, siguiendo el punto anterior, se pueden construir otras topologías. Por un lado es posible agrandar la familia de convertidores no aislados con topologías como la *Ćuk* o SEPIC así como incorporar topologías aisladas. Por otro lado, se puede estudiar la implementación de convertidores resonantes con conmutación de corriente nula y tensión nula (ZCS y ZVS, por sus siglas en inglés) lo cual deja abierta una gran línea de trabajo en este aspecto. Sería necesario la fabricación de otros módulos, no se requiere ninguna consideración especial para el diseño actual.

■ Banco de prueba para llaves:

El carácter modular del convertidor a construir permite que se pueda reemplazar la llave utilizada simplemente implementando el módulo asociado que consiste en la llave propiamente dicha y su circuito de comando. Como se verá más adelante, en el presente trabajo se utiliza un cascode de un JFET

³Este tipo de control es similar al control por ancho de pulso, difiriendo en que la rampa para la generación del comando es la señal de corriente por la llave.

5.1. Posibles aplicaciones del convertidor

de potencia con un MOSFET de baja tensión y alta corriente, pero fácilmente se podrían utilizar otras con tecnologías distintas. De esta forma el proyecto serviría como banco de prueba para llaves de potencia, pudiendo someter a la llave ensayada a condiciones repetibles para otras y a su vez controlables en lo que refiere a tensiones, corrientes y frecuencias de trabajo. Se podrán observar tantas curvas de interés como lo permita el diseño del correspondiente módulo.

■ Fuente regulada con entrada de control:

Aunque muy evidente sea, no es poco importante decir que de este proyecto se obtiene una fuente de continua regulada. La salida se podrá elegir dentro de un amplio rango de valores. Para explotar esta característica más allá de utilizarla simplemente como fuente configurable manualmente en el laboratorio, se puede proveer sin mucho esfuerzo extra una señal de entrada que determine el valor de la tensión o corriente (según se configure), al cual el convertidor responderá modificando su salida. Esto permite construir una enorme variedad de sistemas en lazo cerrado, alguno de los cuales se comentan en los siguientes puntos.

Requerimientos:

- Entradas analógicas para el control de corriente o tensión de salida.

■ Alimentación de inversor controlado:

En muchas aplicaciones de inversores, el control de su tensión de continua es necesario, como por ejemplo, en un variador de frecuencia o un inversor con eliminación activa de armónicos y/o control de fundamental. Para la demostración de todas estas situaciones se puede usar el convertidor alimentando a uno de los inversores disponibles en el laboratorio, implementando externamente un lazo de control. No se requiere ninguna consideración que no se haya mencionado anteriormente.

■ Control de motor DC:

En caso de usar el convertidor como fuente de corriente, se la puede utilizar en una máquina de continua para controlar directamente el par. El lazo de control ya estaría implementado en el convertidor, teniendo simplemente que comunicarle a éste el valor objetivo de par, lo cual se puede lograr a través de una entrada analógica como la ya mencionada para tal fin. Más aún, si se mide velocidad y se implementa el controlador asociado (no requiere de un sistema muy complejo), se puede hacer también un control de velocidad de la máquina DC. La desventaja es que, al menos con los tres convertidores a construir en este proyecto, se podría operar la máquina solamente en un cuadrante a la vez. Si se dispone de más de un módulo llave se podrá trabajar en cuatro cuadrantes.

Requerimientos:

- Lo ya mencionado en cuanto a las entradas analógicas para el control.

Capítulo 5. Dimensionado del Convertidor - Aplicaciones y Objetivos

- Un primer requerimiento sobre los valores de tensión y corriente manejados por el convertidor. Las máquinas de continua disponibles en el laboratorio son máquinas de tensión nominal de 220 V y corriente nominal de 20 A. La primera cantidad da una idea de un valor mínimo que se debería cubrir. Respecto a la segunda no es mandatorio que se llegue a entregar esa corriente, puede ser menos sin que la aplicación se vea afectada. Simplemente sirve a modo de referencia.

■ Emulador de curva V-I arbitraria:

El convertidor podría ofrecer en sus bornes de salida una característica tensión corriente a configurar por el usuario. Esto se podría implementar simplemente con una placa de control digital, midiendo corriente y luego extrapolando en una tabla previamente guardada en su memoria, de forma de obtener la tensión objetivo e imponerla en la entrada ya mencionada. Para facilitar más aún esta tarea se podría ofrecer una salida del controlador del convertidor donde se dé una señal proporcional a la medición de corriente que de todas formas se debe hacer para su funcionamiento. De esta forma se le puede cargar en memoria, por ejemplo, la curva de un panel fotovoltaico para cierta potencia lumínica, y el convertidor emularía entonces a tal panel. Por último, esto podría alimentar un inversor conectado a la red (alguno de los disponibles en el laboratorio) sobre el cual se puede evaluar el desempeño de distintas técnicas del seguimiento del punto de máxima potencia (MPPT, por su sigla en inglés). No se requiere ninguna consideración que no se haya mencionado anteriormente.

■ Corrector de factor de potencia:

Haciendo uso del convertidor en su configuración boost, se pueden implementar algunas de las técnicas básicas de corrección de factor de potencia (PFC). Sería necesario que un sistema externo pueda afectar directamente el ciclo de trabajo, lo cual es posible con los requerimientos ya explicitados.

5.2. Otras consideraciones de diseño

En esta sección se agregan elementos condicionantes para el diseño del convertidor en general.

En cuanto a los valores de tensión deberán ser, por lo menos para el caso de boost y buck-boost, tales que permitan observar claramente un factor de elevación de tensión. Algunas de las aplicaciones enumeradas en la sección anterior necesitan tensiones de salida de hasta 400 V; no se ha encontrado la necesidad de tensiones superiores y por lo tanto ésta será la tensión máxima de diseño. Para poder apreciar un factor de elevación de por lo menos 2 (un valor con clara elevación) se necesita entonces una tensión de entrada menor a 200 V. Con el fin de tener una simple solución para este caso se tomará la tensión de una red de 115 Vca rectificadas, obteniendo entonces un rango de tensión de entrada para el boost y buck-boost de $\frac{3}{\pi} \times 115 V \times \sqrt{2} \times (1 \pm 0,1) = [140 V, 171 V]$.

5.3. Resumen de requerimientos

En cuanto al buck, éste es el más apropiado para las aplicaciones de mayor corriente de salida (debido básicamente a que la corriente por el inductor coincide con la de salida). Para contemplar la aplicación del motor DC, y utilizarlo a la mayor potencia posible, la tensión de 115 *Vca* rectificada no es suficiente. Con esto presente, y manteniendo la simpleza, se elige para el caso del buck simplemente una tensión de red de 230 *Vca* rectificada, resultando entonces un rango de entrada de $\frac{3}{\pi} \times 230 V \times \sqrt{2} \times (1 \pm 0,1) = [280 V, 342 V]$.

Habiendo determinado las tensiones de entrada se tienen los valores máximos que deberá tener el ciclo de trabajo para los casos boost y buck-boost, siendo⁴:

$$\delta_{\max}^{Boost} = 1 - \frac{V_{i\min}}{V_{o\max}} = 1 - \frac{140 V}{400 V} = 0,65$$
$$\delta_{\max}^{Buck-Boost} = \frac{V_{o\max}}{V_{o\max} + V_{i\min}} = \frac{400 V}{400 V + 140 V} = 0,74$$

De aquí en más $\delta_{\max} = 0,74$.

En cuanto al diseño del inductor se buscará además que:

- permita apreciar claramente ambos modos de conducción en todos los convertidores. Esto es simplemente por el carácter didáctico que se desea explorar.
- dentro de lo posible no sea una limitante de funcionamiento. Se priorizará utilizar la llave al máximo y por esto se buscará que ésta sea la que limite los puntos de funcionamiento del convertidor.

En cuanto a los aspectos de seguridad para el usuario se procurará usar una fuente aislada de la red (disponible en el Laboratorio de Electrónica de Potencia), con protección termomagnética en su salida adaptada a los niveles de corriente que el diseño final determine. El módulo inductor será provisto también de un fusible adecuadamente dimensionado. Fuera de los aspectos ya mencionados se tendrá la seguridad, menos robusta y confiable pero no menos importante, del propio sistema de control; la medición de tensión y corriente de salida podrá actuar de modo de inhibir el sistema de comando de la llave.

5.3. Resumen de requerimientos

Requerimientos de dimensionado:

- Frecuencias de trabajo entre 50kHz y 500kHz.
- Para el inductor: que permita ver claramente los dos modos de conducción y que no implique limitantes en los puntos de funcionamiento (la llave o diodo serán los que limiten).
- Dos inductores ajustadas a cada extremo de frecuencia (50kHz y 500kHz respectivamente) con requerimientos equivalentes de desempeño.

⁴Ver capítulo 3 para un desarrollo de las transferencias de las topologías utilizadas.

Capítulo 5. Dimensionado del Convertidor - Aplicaciones y Objetivos

Requerimientos en la construcción de módulos:

- *Testpoints* de corriente en inductor, condensador, diodo y llave.
- *Testpoints* de tensión en inductor, diodo y llave.
- RTDs adosados a disipadores de llave y diodo así como al bobinado del inductor.
- Medición de corriente de carga.

Requerimientos del módulo de control:

- Permitir seleccionar frecuencia de trabajo.
- Permitir trabajo en lazo abierto.
- Ofrecer *soft-start* opcional.
- Permitir elegir control por PWM o por corriente.
- Controlar tensión o corriente a la salida.
- Permitir modificar la red de compensación.

Otros requerimientos:

- Placa de medición de temperatura.
- Seguridad: fuente aislada y con salida protegida. Fusible en módulo inductor. Inhibición del comando de la llave por medición de corrientes de entrada o salida excesivas.

Capítulo 6

Llave

En este capítulo se presenta la llave utilizada, sus características principales y el circuito de disparo asociado. Se expone el diseño de un snubber de clamp para la llave y otro amortiguador para el diodo de potencia, realizando luego el dimensionado térmico correspondiente. Por último se exhiben algunas muestras experimentales de las formas de onda de conmutación.

6.1. Cascode

Como se expuso en el capítulo 2, es de gran interés académico trabajar con una determinada llave de potencia: el transistor de juntura de efecto de campo o JFET, por sus siglas en inglés. El mismo tiene la naturaleza de ser normal cerrado, lo cual acarrea el problema de no tener seguridad intrínseca frente a una falla de la fuente de comando. Además, un detalle no menor es que el *gate* se debe poner a un potencial negativo respecto al *source* para apagar la llave.

Una solución a este problema se obtiene implementando un *cascode* con el JFET y un MOSFET de silicio de baja tensión y alta corriente, cuyo esquemático se muestra en la figura 6.1. Cuando el MOSFET se enciende, baja la tensión *gate-source*¹ del JFET, encendiéndolo, mientras que cuando se apaga, la tensión *gate-source* del JFET se vuelve negativa (al subir la tensión *drain-source* del MOSFET), momento en el cual se logra apagar la llave.

En el caso más general, un *cascode* es una etapa amplificadora en *source* común, con un seguidor de corriente a la salida (*current buffer*)^[38] implementado con una etapa en *gate* común. Para la implementación del circuito de la figura 6.1, la etapa en *source* común correspondería al MOSFET, mientras que la de *gate* común correspondería al JFET.

Otras implementaciones del cascode se obtienen en el ámbito de la Electrónica de Potencia como por ejemplo en [8]. En este trabajo, que tiene múltiples características en común con el presente, se implementa un comando de un transistor

¹A no ser que se explicita lo contrario, se considerará el valor absoluto.

Capítulo 6. Llave

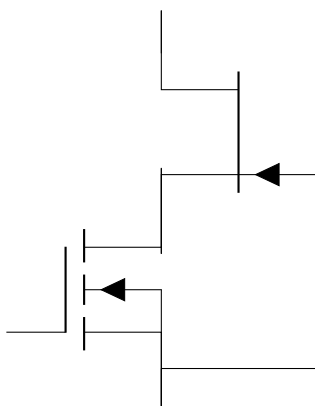


Figura 6.1: Esquema del *cascode* utilizado.

bipolar de potencia con un MOSFET de baja tensión y alta corriente, conectando de forma análoga al *cascode* presentado para el JFET, con la salvedad de que en la base del transistor bipolar se tiene una fuente que permite su encendido. De cualquier manera cumple con la definición de *cascode*. Es interesante notar cómo hace casi tres décadas se utiliza un MOSFET para hacer más rápida a una llave de potencia de la época, y hoy se vuelve a utilizar un MOSFET de baja tensión y alta corriente en una configuración análoga, pero para brindarle la característica de normal abierto a una llave de potencia que en aquella época no existía. Hoy existe gracias a la aparición de un nuevo semiconductor, el Carburo de Silicio. Aquel *cascode* de la década del 90 se presentaba como una llave de alta frecuencia. Los tiempos de conmutación obtenidos con el *cascode* presentado en este trabajo son aproximadamente treinta veces menores.

De un primer análisis de cómo funciona el *cascode* propuesto para el JFET, surge naturalmente la pregunta de cómo se reparten las tensiones en el estado abierto. La repartición queda determinada por la intersección de las características tensión de bloqueo/corriente de fugas, para ambas llaves, con el agregado de que la tensión de bloqueo del MOSFET determina qué tan abierto se encuentra el JFET (pues determina su tensión *gate-source*). En las hojas de datos no hay información para determinar directamente este punto de corte. Se recurrió a simulaciones con los modelos más completos disponibles² encontrándose que en régimen la tensión *drain-source* del MOSFET permanece acotada en una tensión del entorno de los 15 V. Si bien esto da cierta seguridad, no impide que durante el transitorio de encendido o apagado, no se llegue a tensiones que dañen los componentes. De hecho, al incluir en el modelo las inductancias parásitas de las pistas, aparecen tensiones de más de 30 V, haciendo mandatoria la presencia de algún circuito de protección contra estas sobretensiones, el cual se expone más adelante en este

²Para el MOSFET finalmente usado, el AOI514, no se encontró modelo *SPICE* con lo cual se trabajó con modelos de MOSFETs de características principales similares, como ser el NTMFS4C08N, el NTD5867NL, el NTD4906N y el FDD6796 siendo estos últimos dos los más utilizados.

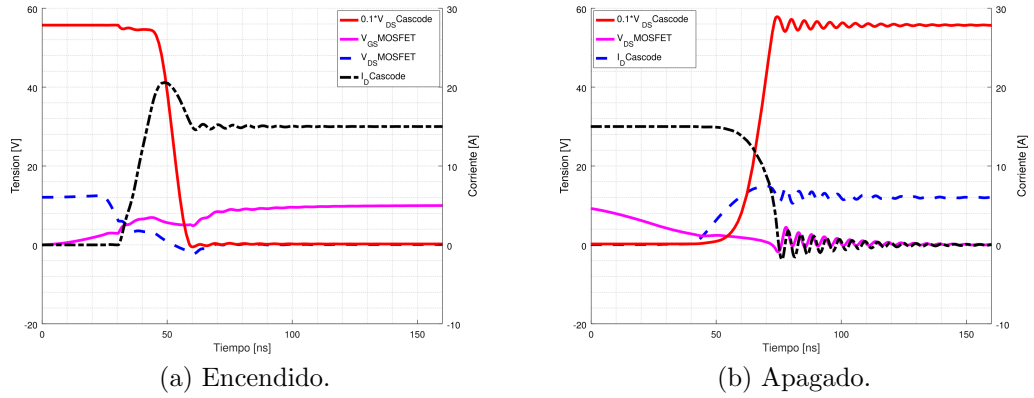


Figura 6.2: Formas de onda de conmutación simuladas para el *cascode*. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (magenta liso), V_{DS}^{MOSFET} (azul a trazos), I_D (negro punteado a trazos)

capítulo.

En la figura 6.2 se puede apreciar las formas relevantes simuladas en el encendido y apagado del *cascode* sin ninguna componente parásita. La corriente conmutada es de 15 A y la tensión de 555 V (la cual se encuentra dividida entre 10 para que resulte comparable al resto).

6.1.1. Elección de componentes

Respecto al JFET de SiC no se tuvieron demasiadas opciones al momento de realizar las compras; los únicos oferentes encontrados fueron las empresas *Infineon* y *United Silicon Carbide Inc.* (USCI). De los disponibles, sólo existían con tensiones de bloqueo de 1200 V, y el de menor corriente era de 21 A. Debido a que no se necesitaban mayores tensiones ni corrientes se eligió éste, el UJN1208K^[52], donado por USCI. El resto del diseño del convertidor terminó adaptándose a la llave para, dentro de lo posible, lucir sus características. En la tabla 6.1 se exponen las principales características del dispositivo.

La oferta de diodos en SiC es considerablemente mayor. Sin embargo se decidió usar el mismo proveedor que para el JFET por uniformidad y por disponer de buena información (modelos *SPICE*). De los que ofrece USCI se adquirieron dos tipos de diodos Schottky de igual tensión que el JFET (1200 V); uno de ellos de corriente de 15 A (UJ2D1215T^[53]) y otro de 20 A (UJ2D1220K^[54]). Si bien éste segundo es a primera vista más compatible con el JFET elegido, se terminó utilizando el primero pues las limitantes que impone sobre los puntos de funcionamiento posibles para el convertidor son similares a las que impone el JFET, como se verá más adelante en este capítulo.

Respecto al MOSFET se requiere que posea baja resistencia en conducción sin necesitar grandes valores de tensión de bloqueo (del orden de 30 V sería suficiente, pues la juntura *gate-source* del JFET tolera hasta 22 V). También es deseable que los tiempos de conmutación sean despreciables frente a los del JFET de modo que no degraden su velocidad de conmutación. Se debe cuidar que intentar

Capítulo 6. Llave

Dispositivo	I_D (A) $T_c = 25\text{ }^\circ\text{C}$	V_{DSmax} (V)	r_{DSon} (m Ω) $T_j = 25\text{ }^\circ\text{C}$	t_{rise} (ns)	t_{fall} (ns)	Q_{gate} (nC)
A0I514	46	30	5,9	10,5	5	18
UJN1208K	21	1200	80	30	26	62

Tabla 6.1: Características principales de las llaves utilizadas.

cumplir estos requerimientos no implique tener grandes cargas de *gate*, pues esto podría dificultar el comando. La gran oferta de MOSFETs en silicio permite cumplir sobradamente estos requerimientos. Luego de un relevamiento del mercado se encontró como candidato al A0I514 de *Alpha & Omega semiconductor*, cuyas características relevantes se resumen en la tabla 6.1.

6.2. Cálculo de pérdidas

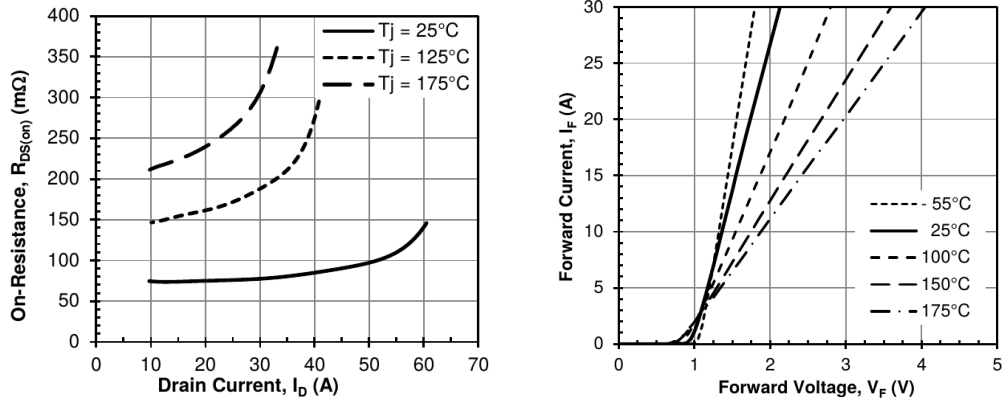
Debido a la diversidad de puntos de funcionamiento a los que se pretende operar, resultó necesario parametrizar el cálculo de pérdidas tanto de conducción como de conmutación. De este modo además quedarán claros los límites de funcionamiento impuestos por un determinado dimensionado térmico.

Entonces se procedió, mediante *scripts* en *Octave*, a obtener el valor de las pérdidas de conducción, corrientes y tensiones de encendido y apagado, para cada topología y como función del punto de operación. Para las pérdidas de conducción del MOSFET, se consideró una resistencia de conducción constante de 7,4 m Ω correspondiente a una temperatura de juntura de 150 $^\circ\text{C}$, pues es prácticamente independiente de la corriente. Sin embargo para la resistencia de conducción del JFET se consideró el impacto que tiene la corriente en ella, tal cual se muestra en la figura 6.3a, usándose la curva más conservadora en temperatura. Para el caso del diodo se consideró de forma similar la variación de la caída en conducción con la corriente conducida, característica que se muestra en la figura 6.3b.

Por otro lado, se sistematizaron las simulaciones de modo que, para cada circuito simulado (con y sin elementos parásitos, con y sin *snubbers*), se generara la información de energías de conmutación para distintas tensiones y corrientes de conmutación. Esta información es luego usada por los mencionados *scripts* pudiendo finalmente asociarle a cada punto de funcionamiento de cada topología, las pérdidas en el diodo y en la llave, desglosando incluso entre las de conmutación y conducción.

6.3. Snubbers

Antes de la consideración de incorporar *snubbers* para disminuir las pérdidas de conmutación, fue necesario mitigar los efectos de las componentes parásitas, tomando un punto de operación típico como referencia. El efecto de 250 nH (aproximación en base al tamaño del convertidor que se espera tener) de inductancia



(a) Variación de la resistencia de conducción del JFET con la corriente y con la temperatura. Extraída de su hoja de datos [52].
 (b) Variación de caída en conducción del diodo utilizado. Extraída de su hoja de datos [53].

Figura 6.3: Variación de la resistencia de conducción del JFET y de la tensión de conducción del diodo.

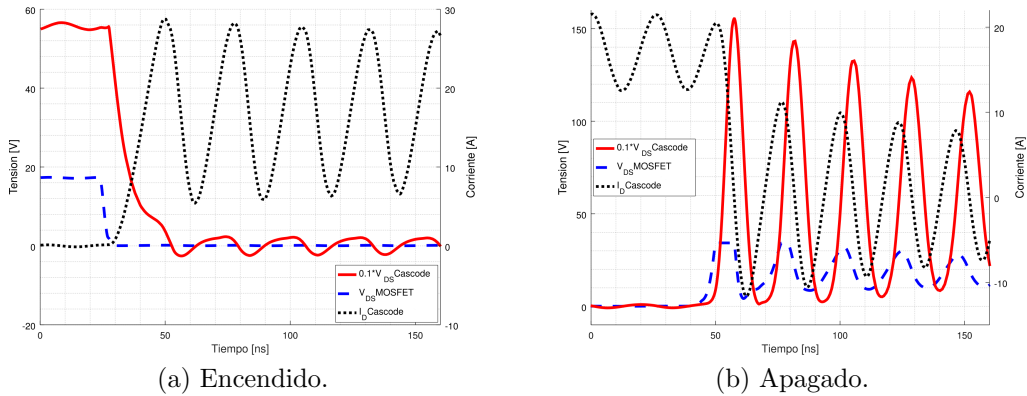


Figura 6.4: Formas de onda de conmutación simuladas para el cascode con 250 nH de inductancias parásitas de las pistas y sin snubbers. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).

parásita de las pistas se puede apreciar tanto para el encendido como para el apagado en la figura 6.4. Se producen sobretensiones y sobrecorrientes que son claramente inaceptables, producto de la resonancia entre dicha inductancia y las capacitancias parásitas de los componentes. A continuación se exponen los pasos seguidos para la atenuación de los efectos de las componentes parásitas, basados en la evaluación de simulaciones.

La primera medida tomada es limitar la tensión del *drain* del JFET. Esto se implementa con un *snubber* de *clamp* de tensión. El dimensionado de la capacitancia se hace en base a la energía almacenada en la inductancia parásita y de modo de que no se obtenga una sobretensión mayor a 50 V. En la figura 6.5 se puede ver la

Capítulo 6. Llave

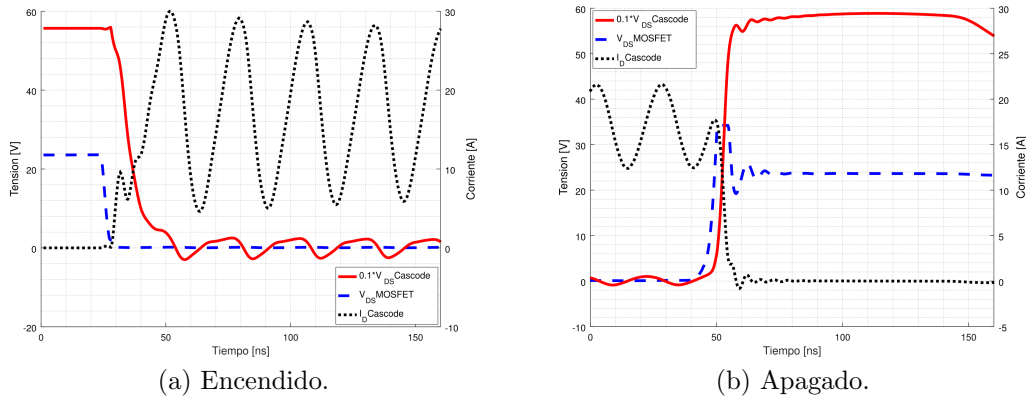


Figura 6.5: Formas de onda de conmutación simuladas para el *cascode* con *snubber* de clamp. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), y I_D (negro punteado).

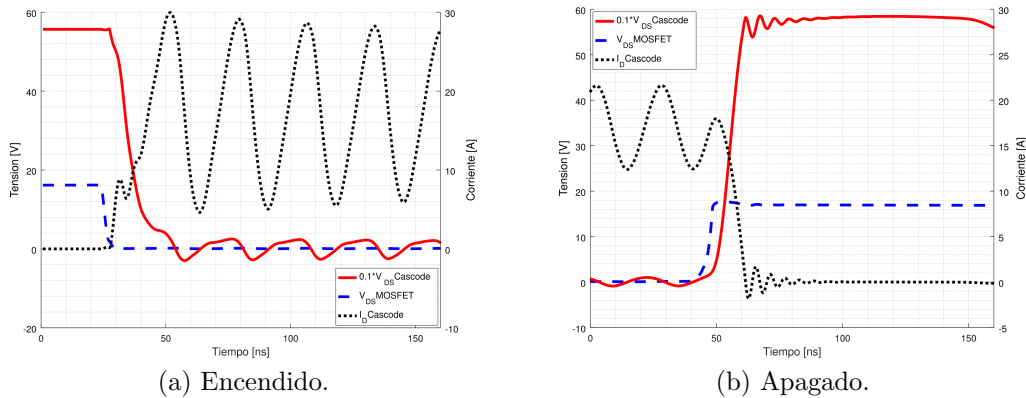


Figura 6.6: Formas de onda de conmutación simuladas para el *cascode* con *snubber* de clamp para el *cascode* y para el MOSFET. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).

mejora obtenida al agregarlo y, cómo efectivamente la tensión del *drain* del JFET no sobrepasa los 600 V.

Luego de colocar el limitador de tensión del *drain* del JFET se observa igualmente que en el transitorio de apagado, la tensión del *drain* del MOSFET supera los 30 V, valor que dañaría tanto el MOSFET como la junta *gate-source* del JFET. Frente a esto se coloca entre *drain* y *source* del MOSFET un *snubber* de *clamp* análogo al otro pero con la diferencia de que el condensador se lo carga en régimen a una tensión de 15 V mediante la correcta polarización de un diodo Zener en paralelo con el condensador. Se puede ver en la figura 6.6 cómo se logra exitosamente de esta manera limitar la tensión del *drain* del MOSFET.

Se notó también que luego del encendido, las capacitancias parásitas de los componentes resuenan con la inductancia parásita de las pistas, manteniéndose una oscilación de corriente de gran amplitud y muy poco amortiguada. Se solucionó este problema con el agregado de un circuito *RC-serie* en paralelo con el diodo

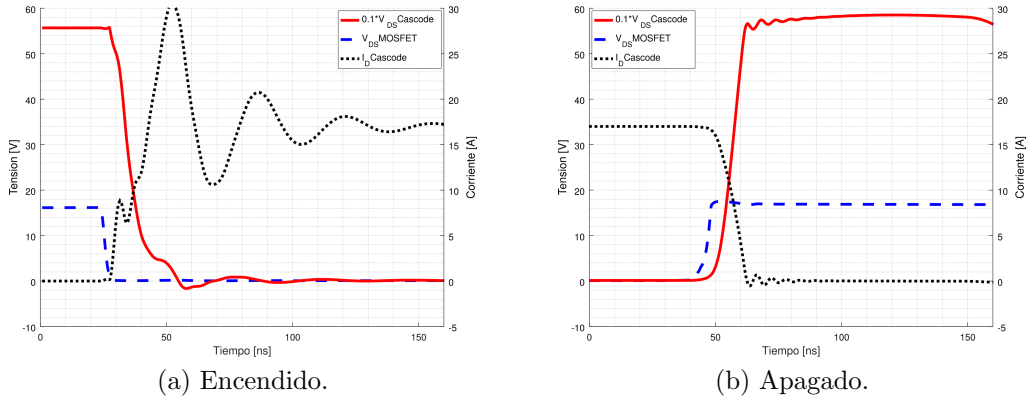


Figura 6.7: Formas de onda de conmutación simuladas para el *cascode* con *snubber* de clamp para el *cascode*, para el MOSFET y *snubber* amortiguador para el diodo. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).

Componente	Valor/Modelo
R_{11}, R_{12}	75 Ω /20 W
R_{21}, R_{22}	10 Ω /10 W
R_{31}, R_{32}	10 M Ω /0,25 W
C_{11}, C_{12}	56 pF
C_2	10 nF
C_3	470 nF
$D_{11}, D_{12}, D_{21}, D_{22}$	UJ2D1215T
D_{31}, D_{32}	1N4007
D_3	1N4744A

Tabla 6.2: Lista de componentes asociados a los *snubbers*.

de modo de amortiguar las oscilaciones. En la figura 6.7 se muestra finalmente el efecto del agregado de este circuito amortiguador.

Todos los circuitos agregados se deben hacer compatibles con la conexión propuesta en el capítulo 4, en la que el *cascode* se conecta en serie con dos diodos, cortocircuitando el que corresponda para la topología que se busque. Esto implica que los circuitos se deben hacer por duplicado. En la figura 6.8 se muestra una solución compatible con lo antedicho. El *snubber* de clamp del *cascode* se implementa con D_{22} , R_{22} y C_2 o bien con D_{21} , R_{21} y C_2 . El de *clamp* para el MOSFET se implementa con D_{32} , R_{32} , D_3 y C_3 o bien con D_{31} , R_{31} , D_3 y C_3 . Por último, el *snubber* amortiguador se compone de R_{12} y C_{12} o bien R_{11} y C_{11} . Los valores de los componentes se exponen en la tabla 6.2. Las potencias necesarias para cada caso fueron extraídas de las simulaciones considerando un peor caso de corrientes conmutadas de 17 A y operando a 500 kHz; si bien esto puede resultar un dimensionado excesivo, se buscó que estos *snubbers* no impliquen una limitante de puntos de funcionamiento.

Respecto al diseño de *snubbers* para disminuir las pérdidas de conmutación se

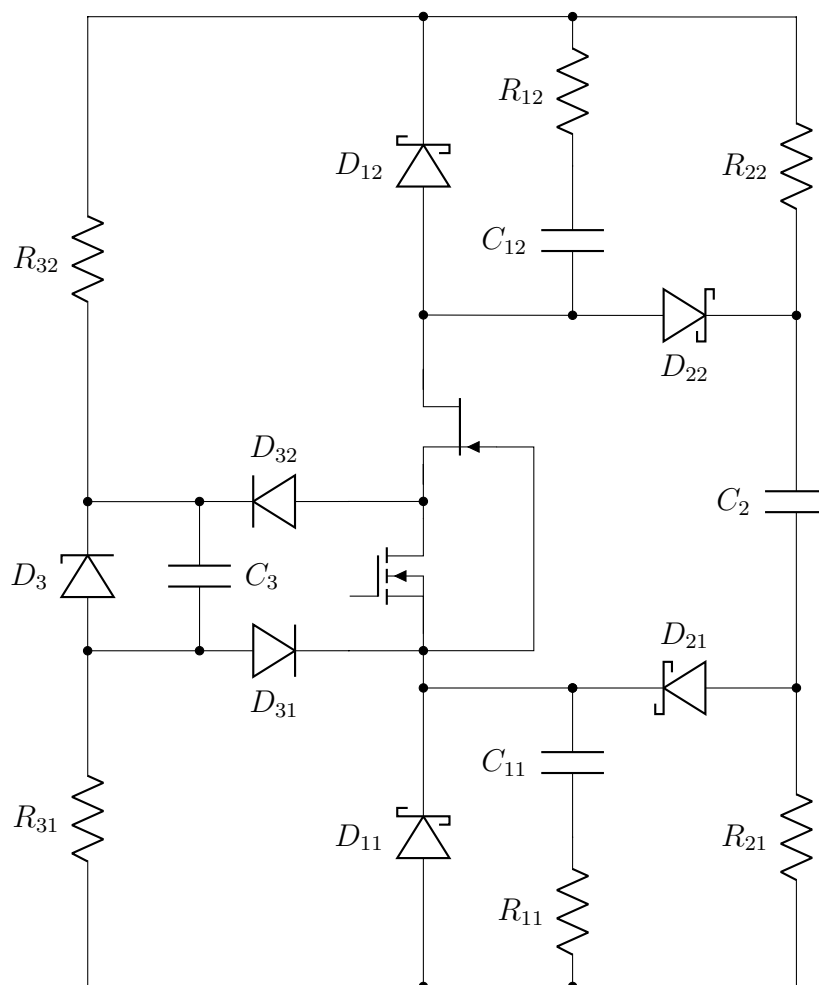


Figura 6.8: Cascode y diodos con los *snubbers* implementados para cualquiera de las topologías.

empezó considerando uno disipativo para el apagado. Se encontró, mediante simulaciones, que las formas de onda se alejan considerablemente del comportamiento ideal de dicho *snubber* y que la mejora en las pérdidas de apagado es despreciable, encontrándose además que crecen las de encendido. En cuanto a un *snubber* para disminuir las pérdidas de encendido, se notó que las mismas inductancias parásitas modeladas alcanzan para disminuir prácticamente al mínimo a las pérdidas de encendido. En vista de lo dicho se descartó la opción del agregado de *snubbers* disipativos. Se investigaron algunas alternativas no disipativas como las expuestas en [57] pero rápidamente quedó claro que un correcto tratamiento del tema adaptándolo a la presente aplicación, requiere un trabajo que excede los objetivos del presente proyecto.

6.4. Dimensionado térmico

Por razones de seguridad se buscó que exista aislación entre los dispositivos y los disipadores. Para esto se utilizó el asilante SilPad-400 de Bergquist^[5]. Dado que entonces habrá aislación, se colocan tanto los diodos de potencia como el JFET en el mismo disipador.

En este diseño no se tiene el requerimiento estricto de tener que operar el convertidor en cierto punto de funcionamiento. Con la elección del disipador se están fijando, naturalmente, ciertos límites. Se procedió a evaluar éste límite para distintos valores de resistencia térmica del disipador, determinando un entorno de valores que implican un límite de zona de operación aceptable. Las pérdidas se calcularon de acuerdo a lo expuesto en 6.2 y las resistencias térmicas fueron extraídas de las correspondientes hojas de datos (dispositivos y aislante). Los cálculos fueron realizados con una temperatura ambiente máxima de 40 °C. Se encontró que con un disipador de 2,69 °C/W para el JFET, otro igual para el diodo y con el MOSFET sin disipador (con su resistencia térmica juntura-ambiente) se obtienen unas potencias máximas respectivamente de 18,7 W, 16,8 W y 2,2 W, correspondientes a una temperatura de juntura de 150 °C para todos los casos. Los límites de la zona de funcionamiento asociados a estos valores se muestran en la figura 6.9, y resultan ser ampliamente satisfactorios para operar las distintas topologías en clara conducción continua y discontinua.

Luego se procedió a buscar el perfil y tamaño adecuado para el disipador, evaluando si se necesita o no ventilación forzada. Se encontró un perfil de aluminio con separación de aletas de unos 10 mm y una altura de aletas de 40 mm que, luego de realizar el cálculo estimado de su resistencia térmica³, se determinó el tamaño necesario, sin necesidad de utilizad ventilación forzada. El mismo fue de unos 75 mm × 100 mm, considerando el montaje del JFET y diodo en el mismo disipador. En la figura 6.10 se muestra una imagen del montaje realizado.

6.5. Comando

En la placa de potencia, la señal de comando de la llave es recibida por la fibra óptica plástica desde la placa de control. Esto asegura la aislación galvánica necesaria para brindar la seguridad buscada. El transmisor utilizado es el TOTX1952(F)^[51], y el receptor el TORX1952(F)^[50], ambos de TOSHIBA. El receptor de la fibra se conecta directamente al *driver*.

Respecto al *driver* no se tuvieron requerimientos especiales, encontrando fácilmente uno capaz de comandar el MOSFET utilizado. El *driver* utilizado es el TC4427. Es de destacar que tiene un tiempo de subida de 40 ns compatible con los tiempos esperados para la conmutación del cascode.

Se dispone de una fuente externa aislada de 12 V para el *driver*. De esta misma fuente se regulan 5 V de donde se alimentan tanto el receptor de la fibra óptica

³Para esto se utilizaron calculadoras *on-line* como la ofrecida en el sitio: <http://www.myheatsinks.com/calculate/thermal-resistance-plate-fin/>.

Capítulo 6. Llave

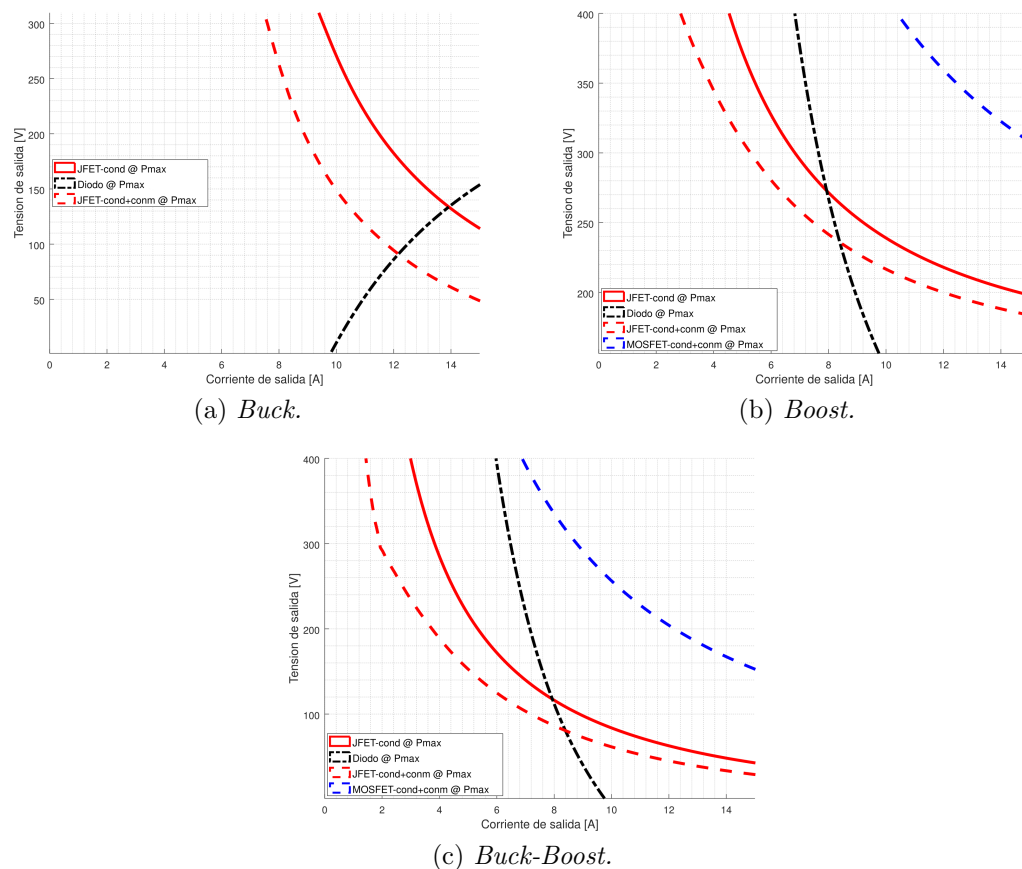


Figura 6.9: Límites de funcionamiento determinados por la disipación térmica. Por un lado se muestran los límites correspondientes a despreciar las pérdidas de conmutación (trazo continuo para el JFET) y por otro los correspondientes a considerarlas a 500 kHz (trazos a a tramos para el MOSFET y el JFET).

como los operacionales utilizados en el circuito de medición de corriente por la llave.

En una primera placa de módulo llave se implementaron las primeras pruebas con el *driver*. Para ese entonces se lo alimentó con una fuente doble; más precisamente, la alimentación negativa estaba a un potencial menor que el *source* del MOSFET. Esto se hizo para lograr un apagado más rápido. Sin embargo, durante las primeras pruebas, el *driver* se quemaba. Investigando el problema se determinó que el *source* del MOSFET, que se había diseñado como la referencia del sistema de fuente doble, resultaba tener un potencial poco firme, variando lo suficiente como para que el *driver* exceda sus especificaciones en tensión, quemándose.

El segundo (y último) diseño se implementó con una fuente positiva única, eliminando así el problema. Previo a esto se realizaron simulaciones de la conmutación del *cascode* estudiando el impacto que tienen las tensiones de *driver* en los tiempos y pérdidas de conmutación. Se concluyó que el no usar una fuente negativa para el apagado tenía una repercusión despreciable, terminando así de decidirse

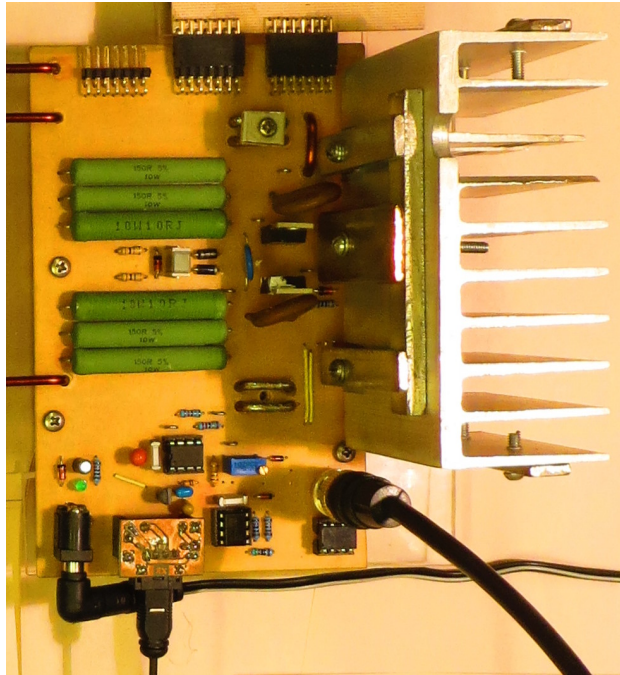


Figura 6.10: Módulo llave construido en el cual, en particular, se aprecia el disipador utilizado.

por el segundo diseño.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 7

Inductor

En este capítulo se presentan los aspectos relativos al dimensionado, diseño, construcción y ensayos de los inductores a utilizar en el convertidor.

En cuanto al dimensionado, simplemente se determinan los valores de inductancia deseados de modo que se pueda apreciar claramente conducción continua y discontinua en el rango posible de funcionamiento.

Respecto al diseño, se selecciona el núcleo y caracteriza el bobinado a construir y las pérdidas para la elección realizada. Se realiza una evaluación del impacto de los límites térmicos de los inductores en los puntos de funcionamiento posibles del convertidor en sus diferentes topologías, aspecto que será de utilidad para otras etapas de diseño.

Finalmente se presentan los resultados de los ensayos realizados para verificar que se obtuvieron efectivamente las características deseadas.

7.1. Dimensionado del inductor

En esta sección se determina el valor de la inductancia necesaria para los inductores a construir. La consigna determinante será entonces que se pueda apreciar a los convertidores operando *claramente* tanto en conducción continua como en discontinua. En otras palabras, se busca que ninguno de los modos quede en un extremo de funcionamiento, como por ejemplo sucedería si la inductancia fuera tan grande que para apreciar conducción discontinua se tenga que ir a valores extremadamente bajos de corriente en comparación con la corriente máxima de diseño. Dicha corriente máxima no es única, varía de un convertidor a otro, depende del punto de funcionamiento y quedará determinada por otros factores como ser dimensionado térmico, características de la llave utilizada, entre otros.

Lo que es posible asumir en esta etapa temprana de diseño es simplemente un orden de magnitud. Viendo los valores de corriente alcanzables por la llave y el diodo, y su relación con la corriente de salida para cada convertidor, se puede estimar que el *orden de magnitud* de corrientes máximas de salida que se obtendrán con un adecuado diseño será del orden de los 10 A (como además se podrá corro-

Capítulo 7. Inductor

borar al ver el diseño final). Debido a esto se toma como criterio que en todos los convertidores se dé el límite de conducción continua-discontinua (LCCD) cuando la corriente pico por el inductor es de $5 A$, algo que va a ser claramente visible en el rango de trabajo. Esto equivale a que el valor pico a pico de corriente del inductor sea también $5 A$. Este criterio debe ser más preciso pues el LCCD cambia según el valor que tome la tensión de salida. Se buscará entonces que el máximo *ripple* de corriente en el inductor se dé en $5 A$ para todos los convertidores.

Dicho criterio de $5 A$ se puede traducir a términos de corriente y tensión de salida para cada convertidor. Para ver esto, se observa una característica común a las tres topologías consideradas: para una misma tensión de entrada, el máximo punto del LCCD se da para un mismo ciclo de trabajo y, más aún, corresponde a la misma corriente de salida. Esto se desprende de las ecuaciones 3.8, 3.20 y 3.32 que, expresadas en función del ciclo de trabajo, quedan iguales para las tres topologías y tienen el factor $\delta(1 - \delta)$ que se maximiza en $\delta = \frac{1}{2}$ y vale $\frac{1}{4}$. Se tiene entonces que para los tres convertidores

$$I_{LCCD}^{max} = \frac{E\delta T}{2L} \frac{1}{2} \Big|_{\delta=0,5} = \frac{E}{8Lf} \quad (7.1)$$

siendo I_{LCCD}^{max} la corriente de salida y E la tensión de entrada. Si bien estos máximos de corriente de salida valen lo mismo para los tres convertidores, los correspondientes valores de pico (o, equivalentemente, *ripples* en el inductor) son distintos. Para el caso del *buck* es el doble pues la corriente del inductor es la misma que la de salida, mientras que para los otros dos casos es cuatro veces la corriente de salida, pues la misma coincide con la del inductor sólo en la segunda mitad del período. Se tiene entonces que, si las tres topologías comparten el mismo inductor, se necesitará que la tensión de alimentación sea el doble en el *buck* que en los otros casos para que el pico de corriente se dé en todos los casos en $5 A$. Esto ya es logrado por lo estipulado en el capítulo 5: el *buck* se alimenta con el *doble* de tensión que el *boost* y *buck-boost*. En estas condiciones se tendrá entonces:

$$I_{LCCD}^{max} = \begin{cases} 2,5 A & , \text{ para el } buck. \\ 1,25 A & , \text{ para el } boost. \\ 1,25 A & , \text{ para el } buck\text{-}boost. \end{cases} \quad (7.2)$$

En cuanto a la variación de la tensión de red, la misma afectará, aunque levemente, a este máximo, pues afecta en igual proporción a la tensión E . En cuanto a cómo considerar esta variación se pueden tomar dos caminos; uno asegurando que para máxima tensión de red se esté en los $5 A_{pp}$, lo cual frente a eventuales bajas tensiones de red reduce la zona para apreciar la conducción discontinua, aumentando la zona de conducción continua. En el caso de asegurar los $5 A_{pp}$ para tensión de red mínima, se obtiene lo contrario. Se optó por esta última alternativa, sin necesidad de mayores justificaciones; recordar que el valor de $5 A_{pp}$ fue una elección basada simplemente en un orden de magnitud ($10 A$), por lo cual carece de sentido discutir por esta variación de $\pm 10\%$ a esta altura del diseño.

Se está en condiciones ahora de ver cómo afecta lo desarrollado hasta aquí en los valores de inductancia necesarios. Más que la inductancia, se determina el

7.1. Dimensionado del inductor

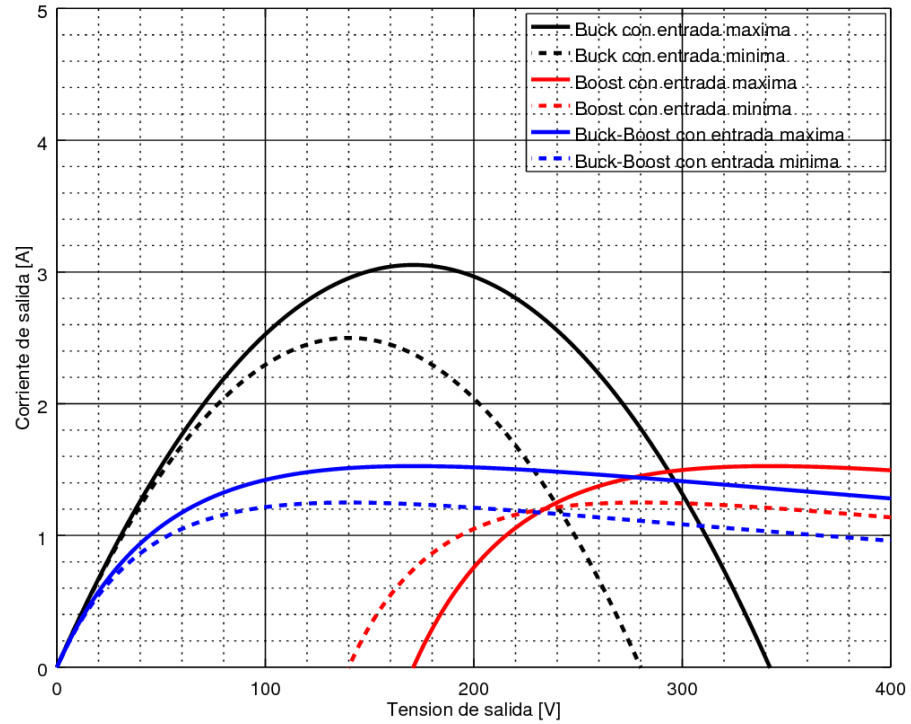


Figura 7.1: Límite de conducción continua-discontinua en función de la tensión de salida, para las tres topologías y contemplando la variación de la tensión de entrada. Se muestra el caso donde $Lf = 14 \Omega$.

producto Lf , luego de lo cual se desprende un valor de inductancia para cada frecuencia. Una última consideración será que, por el interés de poder variar la inductancia para ver su impacto en la dinámica de la planta, se decide conformar el inductor necesario por dos inductores L_c en serie con la mitad del valor de L necesario, es decir $L = 2L_c$. Se tiene entonces, a partir de 7.1 y 7.2, que:

$$Lf = 2L_c f = \frac{1}{8} \left(\frac{E}{I_{LCCD}^{max}} \right) = 14 \Omega$$

donde el cociente $\frac{E}{I_{LCCD}^{max}}$ es constante en los tres convertidores. Se tienen finalmente las inductancias de los inductores a construir para ambos extremos de frecuencias:

$$L_c = \begin{cases} 140 \mu H & , \text{ para } f = 50 \text{ kHz} \\ 14 \mu H & , \text{ para } f = 500 \text{ kHz} \end{cases}$$

En la figura 7.1 se pueden apreciar las curvas finales del LCCD en el plano de corriente - tensión de salida para $Lf = 14 \Omega$.

7.2. Diseño del inductor

El inductor propuesto en la sección 7.1 es considerablemente atípico por lo que no sólo sería difícil de adquirir en el mercado, sino que su diseño y construcción no resultan para nada triviales. Este convertidor no pretende ser fabricado en grandes cantidades ni utilizarse para aplicaciones críticas; por lo tanto la filosofía a seguir consistió en utilizar componentes o materiales disponibles en plaza y/o en distribuidores de venta por internet para lograr acercarse lo más posible a los requerimientos, evaluando eventualmente la posibilidad de no satisfacerlos completamente.

El procedimiento para el diseño de este dispositivo fue largo y tedioso con sucesivas iteraciones cuya narración aporta poco a esta documentación y la empresa en sí excede los objetivos propuestos para el proyecto.

A continuación se desarrolla brevemente la teoría detrás del diseño de inductores, a lo largo de la cual se van evaluando los resultados para el diseño del inductor *grande* (de aquí en más L_1) de $L_c = 140 \times 10^{-6} H$. Finalmente, en la sección 7.2.6 se vuelven a evaluar las ecuaciones obtenidas con el objetivo de diseñar el inductor *pequeño* (de aquí en más L_2) de $L_c = 14 \times 10^{-6} H$.

En ambos casos el diseño se rige por los valores deseados de inductancia ($140 \mu H$ y $14 \mu H$ respectivamente), las curvas límite de funcionamiento de la llave y el diodo (expuestas en la sección 6.4)¹ y, por supuesto, las características intrínsecas a los convertidores *buck*, *boost* y *buck-boost* expuestas en el capítulo 3.

Como se ha mencionado en secciones anteriores, el inductor de $140 \mu H$ será el inductor *principal*. Utilizando dos en serie será el módulo inductor que deberá desempeñarse *aceptablemente* en todos los puntos de funcionamiento permitidos por la llave y el diodo. El inductor de $14 \mu H$, por otra parte, será diseñado exclusivamente para funcionar a $500 kHz$, también utilizando dos en serie y en todos el plano V-I permitido por los dispositivos de estado sólido.

7.2.1. Elección del núcleo

La elección del núcleo consta esencialmente de dos características: Material y geometría, incluyendo en esta última las características del gap de aire necesario para determinar la reluctancia del circuito magnético.

Material del núcleo

Existen diversos materiales utilizados para la construcción de núcleos, tanto de transformadores como de inductores, a saber:

- **Aire:** Simplemente se construye con un carrete plástico para darle forma al bobinado y no se rellena su interior con material alguno. Se utiliza en aplicaciones de radiofrecuencia para lograr valores pequeños de inductancia;

¹Dado el cronograma de trabajo, no pudieron ser tomadas en cuenta las curvas *reales* luego de diseñado y simulado los *snubber*.

Magnitud	Símbolo	Valor
Densidad	ρ_m	4850 kg/m^3
Frecuencia de trabajo óptima	$f_{min} - f_{max}$	(25 - 500) kHz
Permeabilidad magnética relativa	μ_r	2200
Densidad de flujo magnético máximo	B_{max}	300 mT

Tabla 7.1: Tabla de parámetros de la ferrita N87. Tomados de la hoja de datos del fabricante.

la baja permeabilidad magnética del núcleo exige un número alto de espiras: ambas cosas conllevan un alto flujo de dispersión o fugas.

- **Aleación metálica laminada**²: Muy utilizado en transformadores e inductores de potencia por sus altos valores de permeabilidad magnética y densidad de flujo de saturación. Si bien se lamina para disminuir las pérdidas por corrientes Foucault³, su uso es principalmente para frecuencias de red de entre 50 y 400 Hz; aún para laminados de 12,5 μm , las pérdidas a frecuencias altas son excesivamente grandes^[11].
- **Aleación metálica granulado**⁴: Constituye una variante de la anterior, utilizada principalmente en inductores y transformadores de *flyback*. Tienen la ventaja de contar con un *gap* distribuido lo que permite gran almacenamiento de energía, aunque frecuencias de trabajo del orden de 100 kHz o más implican pérdidas inaceptables debido a las corrientes de Foucault.
- **Ferrita**: se trata de una cerámica ferromagnética por lo que presenta alta resistencia a las corrientes de Foucault. Si bien no cuenta con niveles tan elevados de densidades de flujo de saturación como las aleaciones metálicas, es muy utilizada en fuentes conmutadas por su eficiencia en frecuencias de los cientos de kilociclos.

De la descripción anterior, es evidente que la elección del material converge a la ferrita, en particular a las aleaciones N87^[43] o PC47^[46] por tratarse de variantes pensadas para trabajar a frecuencias de hasta 500 kHz .

En el mercado no hay disponibles núcleos de ferrita PC47 por lo que se utilizará material N87 cuyas características se muestran en la tabla 7.1⁵.

²Comunmente denominado *hierro laminado* aunque hoy en día se utilizan aleaciones variadas.

³Jean Bernard Léon Foucault (1819-1868), físico francés. La invención del *péndulo de Foucault* así como el descubrimiento de las *corrientes de Foucault* fueron algunos de sus aportes.

⁴Se utilizará esta expresión como traducción de la denominación *powdered*, muy utilizada en la bibliografía de referencia.

⁵El valor B_{max} es un estimativo tomado de las curvas de la hoja de datos considerando temperaturas de entre 25 $^{\circ}C$ y 100 $^{\circ}C$; el parámetro B_S que frecuentan ofrecer los fabricantes es cuando la curva $B - H$ tiene derivada nula^[44] por lo que resulta poco útil a los efectos del diseño.

Capítulo 7. Inductor

Geometría del núcleo

Los núcleos de ferrita se presentan en diversas formas. Para aplicaciones de fuentes conmutadas, es deseable que el núcleo posea las siguientes características:

- Un circuito magnético cerrado de forma tal de minimizar el flujo de fugas.
- Un *gap* de aire que permite incrementar tanto la inductancia como la corriente que circula por la misma sin llegar a saturar el núcleo -ajustando correspondientemente el número de vueltas-.
- El *gap* de aire debe situarse de forma tal que el bobinado lo cubra, disminuyendo así los efectos de borde que este *gap* conlleva.
- El sector donde se realiza el bobinado, debe ser de sección circular para disminuir al largo del alambre de cobre en relación a la sección del núcleo.
- El largo de la ventana para el bobinado, es decir, el largo del perno en torno al cual se realiza el bobinado, debe ser lo más grande posible, de forma tal de disminuir la cantidad de capas que requiere el bobinado y por ende disminuir tanto el flujo de fugas como la resistencia del alambre.

Estas consideraciones decantan en utilizar núcleos de tipo E-E, en particular los ETD.

Dimensionado del núcleo

Es frecuente en la literatura^[27] encontrar diversos métodos para escoger un núcleo de dimensiones adecuadas para los requerimientos que se pretende cumplir, o al menos obtener un punto de partida desde el cual comenzar a iterar hasta encontrar el núcleo más apropiado^[12,27]. En este caso, las características del inductor que se pretende diseñar no son tan claras ya que dependen del punto de funcionamiento que se elija para el diseño. Esta peculiaridad dio lugar a una sucesión de iteraciones así como de errores cuya narración carece de sentido en el presente texto. Luego de realizar cálculos para distintos tamaños de núcleo y *gap* de aire se decidió, considerando un cierto margen de seguridad⁶, tomar el núcleo más grande de la serie ETD disponible en el mercado y tratar de obtener un inductor lo más cercano posible a los requerimientos propuestos.

Dado que una de las limitantes que se van a presentar son relacionadas a la saturación del núcleo, se escogerá, dentro de los modelos disponibles, el que posea mayor *gap* de aire⁷, aún cuando esto pueda repercutir levemente en su eficiencia.

El núcleo ETD más grande es el *ETD 59/31/22*. Se considerará con el *gap* más grande que presenta que es de *4mm* y en su versión de ferrita N87. De aquí en más

⁶Tener en cuenta que se trata de la primera vez que los autores se enfrentan a esta empresa.

⁷Va a quedar más claro en el desarrollo posterior que incrementar la reluctancia en un factor k , incrementará las vueltas en un factor \sqrt{k} y por ende disminuirá la densidad de flujo magnético de saturación en un factor \sqrt{k} .

7.2. Diseño del inductor

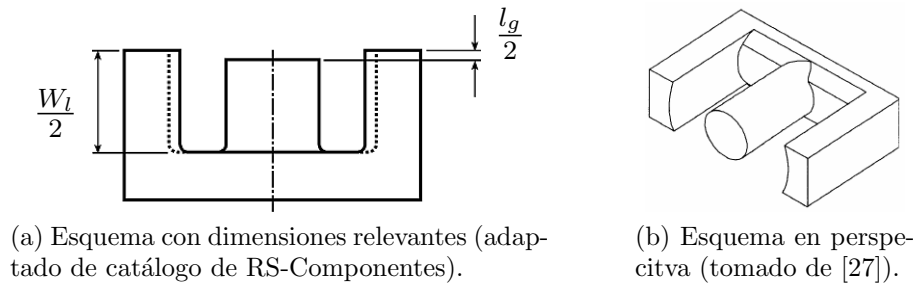


Figura 7.2: Núcleo ETD-59.

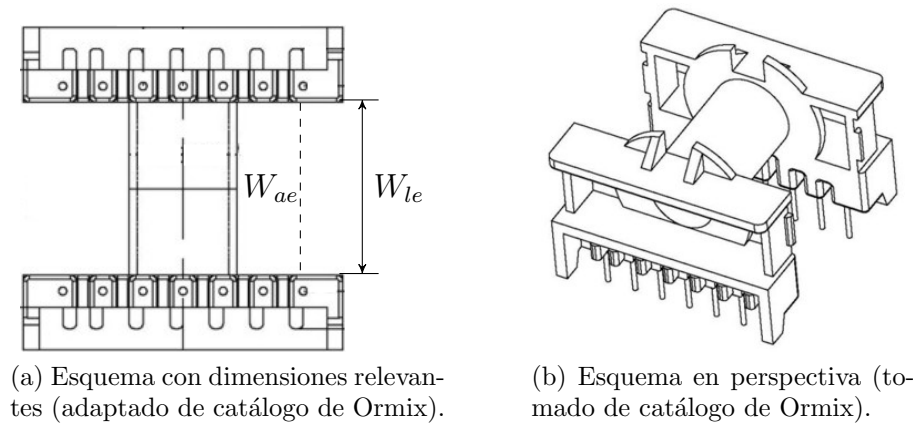


Figura 7.3: Carrete para núcleo ETD-59.

se hará referencia a él como ETD-59. Sus parámetros, tomados de la hoja de datos del fabricante^[45], se muestran en la tabla 7.2. En la misma se incluyeron algunos datos característicos del carrete plástico recomendado por el fabricante para armar el bobinado. Los esquemas de núcleo y carrete así como el diagrama de algunas dimensiones relevantes se muestran en las figuras 7.2 y 7.3.

Magnitud	Símbolo	Valor
Largo efectivo del circuito magnético	l_e	$139 \times 10^{-3} \text{ m}$
Área efectiva de ferrita	A_e	$368 \times 10^{-6} \text{ m}^2$
Masa de ferrita	M_f	$260 \times 10^{-3} \text{ kg}$
Superficie de ferrita	S_f	$163,1 \times 10^{-6} \text{ m}^2$
Área efectiva de ventana	W_a	$365,6 \times 10^{-6} \text{ m}^2$
Largo de ventana	W_l	$44,9 \times 10^{-3} \text{ m}$
Largo del carrete	W_{le}	$41,2 \times 10^{-3} \text{ m}$
Largo medio de espiras	l_{me}	$0,129 \text{ m}$
Gap de aire	l_g	$4 \times 10^{-3} \text{ m}$

Tabla 7.2: Tabla de parámetros del núcleo ETD-59. Tomados de la hoja de datos del fabricante.

Capítulo 7. Inductor

Reluctancia del circuito magnético

La reluctancia del circuito magnético ideal, en términos de los parámetros de la tabla 7.2, es la suma de dos componentes; la ferrita y el *gap* de aire:

$$\mathcal{R}_i = \mathcal{R}_g + \mathcal{R}_f = \frac{l_g}{\mu_0 A_e} + \frac{l_e}{\mu_0 \mu_r A_e} = \frac{1}{\mu_0 A_e} \left(l_g + \frac{l_e}{\mu_r} \right)$$

donde \mathcal{R}_g es la reluctancia del *gap*, \mathcal{R}_f la reluctancia del resto del circuito magnético y $\mu_0 = 4\pi \times 10^{-7} \text{ H/m}$ la permeabilidad magnética del vacío.

Debido a las no idealidades, hay líneas de flujo magnético que no recorren la totalidad del circuito magnético, ya sea porque atraviesan la ventana del núcleo o porque en las cercanías al *gap* de aire no atraviesan este *gap* en forma perpendicular a su sección. Este fenómeno disminuye la reluctancia en un factor F ^[27]:

$$F = 1 + \frac{l_g}{\sqrt{A_e}} \ln \left(\frac{2W_l}{l_g} \right) \quad (7.3)$$

Por lo que la reluctancia total resulta ser

$$\mathcal{R} = \frac{\mathcal{R}_i}{F} = \frac{1}{F \mu_0 A_e} \left(l_g + \frac{l_e}{\mu_r} \right) \quad (7.4)$$

Para el núcleo ETD-59 se tienen los siguientes valores:

$$F = 1,6308 \quad \mathcal{R} = 5,7935 \times 10^6 \text{ H}^{-1}$$

7.2.2. Bobinado

Número de espiras

El valor de la inductancia a construir (L_c) es el cociente entre el número de vueltas N al cuadrado y la reluctancia del circuito magnético, es decir

$$L_c = \frac{N^2}{\mathcal{R}} = F \frac{\mu_0 A_c N^2}{l_g + \frac{l_e}{\mu_r}}$$

donde se incluyó el factor de fugas F de la ecuación 7.3. Despejando el número de vueltas de la ecuación anterior, se obtiene:

$$N = \sqrt{\left(l_g + \frac{l_e}{\mu_r} \right) \frac{L_c}{\mu_0 A_e F}} \quad (7.5)$$

Para los parámetros del núcleo seleccionado y la inductancia deseada, el número de espiras será

$$N = 27,46 \approx 27 \text{ vueltas}$$

donde se ha redondeado N al número entero mas próximo.

Densidad de flujo magnético máximo

Por otra parte es necesario verificar que la densidad máxima de flujo magnético no supere el umbral establecido anteriormente de $B_{max} = 300 \text{ mT}$. El valor de pico máximo para la densidad de flujo de campo magnético es

$$B_p = \frac{NI_p}{\mathcal{R}A_e} = \frac{\mu_0 NF(I_{cc} + I_{pp}/2)}{l_g + l_e/\mu_r} < B_{max}$$

donde I_p es la corriente de pico sobre el inductor, I_{cc} la componente de continua e I_{pp} el valor pico a pico de la componente de alterna. Esto impone una cota para la corriente de pico:

$$I_p = I_{cc} + \frac{I_{pp}}{2} < \frac{B_{max}}{\mu_0 NF} \left(l_g + \frac{l_e}{\mu_r} \right) \quad (7.6)$$

Con los parámetros del núcleo, los valores deseados de corriente y la cota establecida para B_{max} , la ecuación 7.6 implica

$$I_p = I_{cc} + \frac{I_{pp}}{2} < 21,5 \text{ A} \quad (7.7)$$

Este límite va a acotar los rangos de tensión y corriente inicialmente propuestos.

Los valores de corriente de pico I_p para cada convertidor, en modo de conducción continua, que es donde se va a dar esta limitante, se desprenden de las ecuaciones 3.12, 3.24 y 3.36 del capítulo 3:

$$\text{Buck} \Rightarrow \begin{cases} I_{pp} = \frac{2E}{Lf} \delta(1 - \delta) = \frac{1}{Lf} \frac{V_o}{2E} (2E - V_o) \\ I_{cc} = I_o \end{cases} \quad (7.8a)$$

$$\text{Boost} \Rightarrow \begin{cases} I_{pp} = \frac{E}{Lf} \delta = \frac{1}{Lf} \frac{E}{V_o} (V_o - E) \\ I_{cc} = \frac{I_o}{1 - \delta} = I_o \frac{V_o}{E} \end{cases} \quad (7.8b)$$

$$\text{Buck-Boost} \Rightarrow \begin{cases} I_{pp} = \frac{E}{Lf} \delta = \frac{1}{Lf} \frac{EV_o}{E + V_o} \\ I_{cc} = \frac{I_o}{1 - \delta} = I_o \frac{E + V_o}{E} \end{cases} \quad (7.8c)$$

donde se ha denominado E a la tensión de alimentación prevista para los convertidores *boost* y *buck-boost* mientras que para el convertidor *buck* se prevé una tensión de alimentación de valor $2E$. En ambos casos se prevé una inductancia $L = 2L_c$ producto de colocar dos inductores de valor L_c en serie.

En los tres casos el valor de pico se maximiza a frecuencia mínima (50 kHz) por lo que se trata del caso más restrictivo. En las figuras 7.4a, 7.4b y 7.4c se muestran estos límites superpuestos a las curvas expuestas en la sección 6.4, donde se ha tomado la tensión de alimentación en su valor nominal, ya que el desvío de $\pm 10\%$ no es relevante para el análisis que se está realizando.

Capítulo 7. Inductor

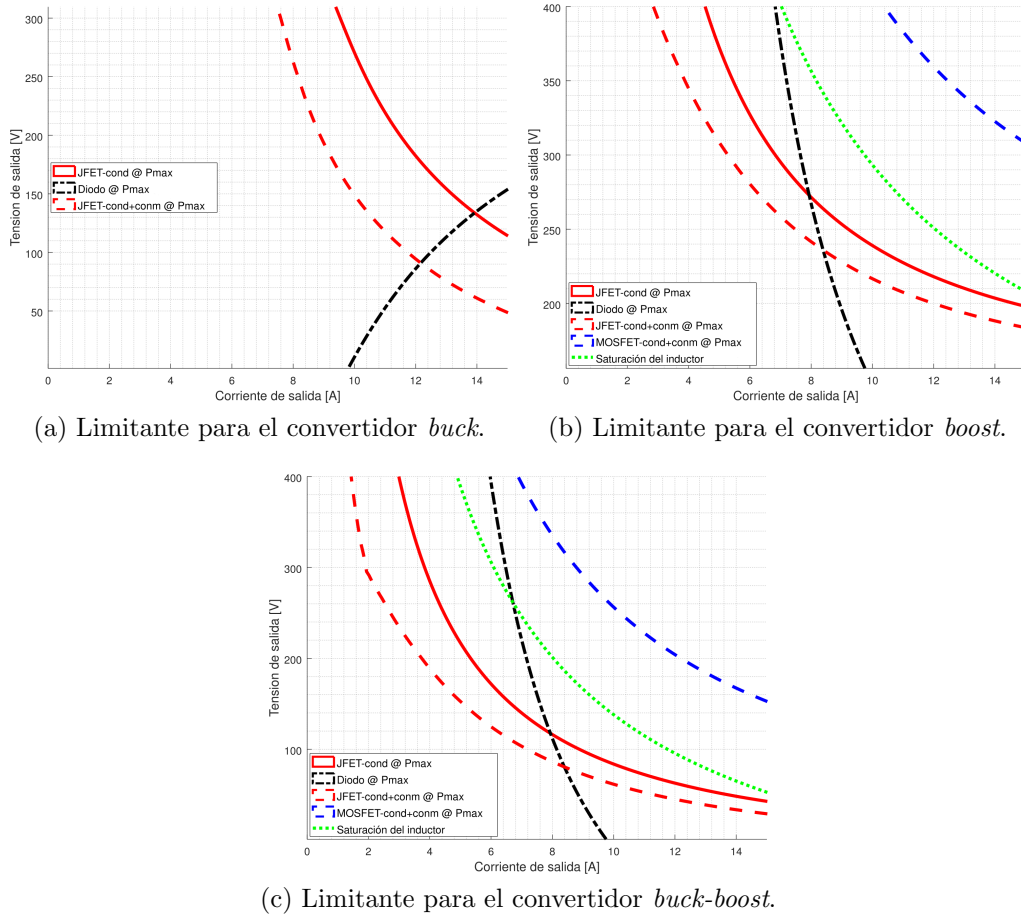


Figura 7.4: Limitante de la saturación del núcleo sobre los convertidores *buck*, *boost* y *buck-boost* considerando frecuencia de 50 kHz y tensiones nominales de alimentación. Superpuestos se encuentran los límites de funcionamiento impuestos por la disipación térmica.

Aislación entre capas

En cada capa de bobinado entran

$$N_a = \frac{W_{le}}{2r_e}$$

alambres, donde W_{le} es el largo efectivo de la ventana y r_e es el radio del alambre de cobre incluyendo el aislante. El número de capas necesarias para el bobinado es

$$N_c = \frac{n_f N}{N_a} = \frac{2r_e n_f N}{W_{le}}$$

y por lo tanto la tensión máxima entre dos capas consecutivas es

$$v_c = 2 \frac{V_{max}}{N_c} = \frac{V_{max} W_{le}}{r_e n_f N}$$

donde V_{max} es la tensión máxima en bornes del inductor (en la práctica se encontrará en el entorno de 400 V).

Este valor de v_c puede ser demasiado grande como para ser soportado por el esmalte del alambre de cobre. Aún si estuviese dentro del rango resultaría en un margen muy ajustado, por lo que el enfoque didáctico y versátil que se le ha dado al convertidor motivaría tomar medidas al respecto.

Es por lo anterior que se utiliza un aislante entre capas de bobinado. El material por el que se ha optado es el tereftalato de polietileno (Mylar®) de 0,12 mm de espesor fabricado por DuPont Teijin Films, cuya rigidez dieléctrica permite soportar al menos 3000 V en temperaturas de entre 20 °C y 150 °C.

Factor de llenado

Una cuestión no menor en el diseño del inductor consiste en verificar que el mismo sea bobinable en la práctica, es decir, que el bobinado entre en la ventana del núcleo disponible para eso.

Para esto se define el factor de llenado como el cociente entre el área de ventana utilizada por el bobinado (cobre más aislante) y el área efectiva de la ventana del núcleo:

$$K_u = \frac{n_f N s_e}{W_{ae}}$$

donde s_e es la sección del alambre utilizado sin tener en cuenta el esmalte.

Dependiendo de si el bobinado se realiza en forma cuadrada -cada espira se superpone completamente con la correspondiente a la capa anterior- o en forma hexagonal -cada espira se intercala entre dos espiras de la capa anterior-, el factor de llenado teórico se encuentra en 0,785 y 0,907 respectivamente^[27]. Lograr estos factores de llenado en un bobinado manual resulta prácticamente imposible, por lo que en general se prevé un factor de llenado de 0,61.

En este inductor, además, el bobinado hexagonal no sería posible debido a la necesidad de un aislante entre capas lo que reduce aún más el área utilizable por el cobre.

7.2.3. Pérdidas en el núcleo

El modelado de las pérdidas en el núcleo frecuenta abordarse utilizando la ecuación de Steinmetz^[42] (comunmente denominada *Ecuación Original de Steinmetz*^[56] cuya validez se limita a las excitaciones sinusoidales. Aún para las generalizaciones de este método^[56] su aplicación se limita a un entorno, en temperatura, frecuencia y densidad de flujo de campo magnético, al punto de operación sobre el que fueron calculados sus coeficientes^[59]. Dado el amplio rango de variación de frecuencia y corriente que se prevee en el convertidor, se buscó una aproximación física para modelar las pérdidas en el núcleo, de forma de tratar de predecir cómo se comportaría en cada punto de trabajo^[35,59]. Es por lo anterior que se propone desglosar las pérdidas en tres componentes: histéresis, corrientes de Foucault y exceso de corrientes de Foucault.

Capítulo 7. Inductor

Las pérdidas por histéresis se modelarán como^[36]

$$P_h = k_h f \left(\frac{B_{pp}}{2} \right)^n$$

mientras que las pérdidas por corrientes de Foucault y por exceso de corrientes de Foucault se modelarán respectivamente como^[35]

$$P_{cf} = \frac{A}{8\pi\rho} \left[\frac{dB(t)}{dt} \right]^2$$

$$P_{ex} = \sqrt{\frac{A\alpha n_0}{\rho}} \left[\frac{dB(t)}{dt} \right]^{3/2}$$

Las ecuaciones anteriores aplicadas a una excitación sinusoidal quedan de la siguiente manera:

$$P_{sin} = k_1 f \hat{B}^n + k_2 (f \hat{B})^2 + k_3 (f \hat{B})^{3/2} \quad (7.9)$$

donde k_1 , k_2 , k_3 y n son constantes a determinar, con $k_2 = \frac{A\pi}{4\rho}$ y $k_3 = 3,5\sqrt{\frac{2\pi A\alpha n_0}{\rho}}$.

En lo anterior se ha considerado que las pérdidas en el núcleo no varían al añadirle una componente de continua a la excitación. De la mano con esta hipótesis, se va a considerar también que la resistividad ρ de la ferrita no varía ni con la frecuencia de la excitación ni con la intensidad de flujo de campo magnético⁸. Estas dos consideraciones alejan al modelo de la realidad pero de otro modo este desarrollo se haría muy tedioso y excedería ampliamente el alcance propuesto.

Si bien el coeficiente k_2 sería perfectamente calculable a partir de los valores proporcionados en las hojas de datos del fabricante, se va a considerar un parámetro a determinar, fundamentalmente porque el valor de la resistividad varía con la temperatura y el fabricante no proporciona la temperatura a la cual este parámetro presenta el valor disponible en la hoja de datos⁹.

Para determinar los parámetros n , k_1 , k_2 y k_3 se relevaron 51 puntos¹⁰ del gráfico de pérdidas proporcionado por el fabricante y se estimaron los parámetros utilizando el algoritmo de mínimos cuadrados no lineal obteniendo los siguientes resultados:

$$\begin{cases} n = 2,461 \\ k_1 = 0,2856 \frac{J}{m^3 T^n} \\ k_2 = 2,2733 \times 10^{-7} \frac{Js}{m^3 T^2} \\ k_3 = 3,1683 \times 10^{-15} \frac{Js^{1/2}}{m^3 T^{3/2}} \end{cases}$$

⁸Un ejemplo de esta variación se puede ver en la figura 9, página 139 de [44].

⁹Según el fabricante^[44] la dependencia con la temperatura es exponencial de argumento $\frac{E_a}{kT}$ donde E_a es la energía de activación, k la constante de Boltzman y T la temperatura absoluta.

¹⁰Para esto se utilizó el software Engauge Digitizer (<http://markumitchell.github.io/engauge-digitizer/>).

7.2. Diseño del inductor

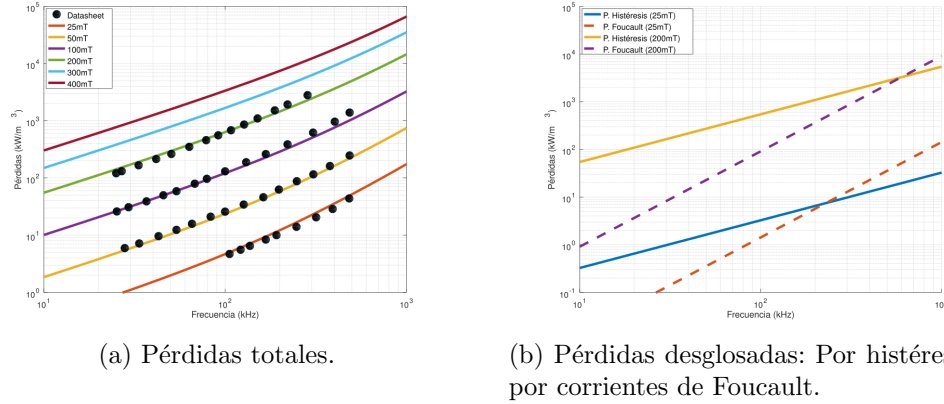


Figura 7.5: Pérdidas en el material N87 luego de realizar mínimos cuadrados no lineal sobre los puntos relevados de la hoja de datos. Se consideraron excitaciones sinusoidales.

En la figura 7.5a se superponen los puntos relevados con la ecuación 7.9 utilizando los valores de n , k_1 , k_2 y k_3 relevados anteriormente y evaluándola en 25 mT , 50 mT , 100 mT , 200 mT , 300 mT y 400 mT (notar que la hoja de datos no incluía datos a 300 mT y 400 mT).

En la figura 7.5b se muestran por separado las pérdidas por histéresis y por corrientes de Foucault considerando excitaciones sinusoidales de amplitud 25 mT y 200 mT .

Entonces, en términos generales, la potencia volumétrica (kW/m^3) disipada en el núcleo, debido a las pérdidas por histéresis, corrientes de Foucault y exceso de corrientes de Foucault, queda

$$P_N = k_1 f \left(\frac{B_{pp}}{2} \right)^n + \frac{k_2}{2\pi^2} \frac{1}{T} \int_0^T \left[\frac{dB(t)}{dt} \right]^2 d\tau + \frac{k_3}{3,5\sqrt{2\pi}} \frac{1}{T} \int_0^T \left| \frac{dB(t)}{dt} \right|^{3/2} d\tau$$

donde se puede sustituir $B = \frac{N}{\mathcal{R}A_e} I$ y $\frac{dB}{dt} = \frac{N}{\mathcal{R}A_e} \frac{dI}{dt}$ obteniendo finalmente

$$P_N = k_1 f \left(\frac{N}{\mathcal{R}A_e} \right)^n \left(\frac{I_{pp}}{2} \right)^n + \frac{k_2}{2\pi^2} \left(\frac{N}{\mathcal{R}A_e} \right)^2 \frac{1}{T} \int_0^T \left[\frac{dI(t)}{dt} \right]^2 d\tau + \frac{k_3}{3,5\sqrt{2\pi}} \left(\frac{N}{\mathcal{R}A_e} \right)^{3/2} \frac{1}{T} \int_0^T \left| \frac{dI(t)}{dt} \right|^{3/2} d\tau \quad (7.10)$$

donde \mathcal{R} es la reluctancia del circuito magnético determinada por la ecuación 7.4, N el número de vueltas del inductor, A_e el área efectiva del circuito magnético e I_{pp} la corriente pico a pico.

A carga constante, el valor pico a pico de la corriente es proporcional al período, es decir, inversamente proporcional a la frecuencia. Entonces el primer término

Capítulo 7. Inductor

de la ecuación 7.10, correspondiente a las pérdidas por histéresis, decrece como $1/f^{(n-1)}$ por lo que es mayor a frecuencias bajas.

El segundo y tercer término de la ecuación 7.10, correspondientes a las pérdidas por corrientes de Foucault y exceso de corrientes de Foucault respectivamente, son esencialmente el promedio de las derivadas de corriente en un período, por lo que es fácil ver que no dependen de la frecuencia.

En resumen, según el modelo utilizado, las pérdidas en el núcleo se van a maximizar a frecuencias bajas. Además, son independientes de la componente de continua de la corriente; sólo dependen de la componente de alterna.

Para evaluar el comportamiento de la ecuación 7.10 en las distintas topologías, se estudian los términos más relevantes; I_{pp} , $\frac{1}{T} \int_0^T \left[\frac{dI(t)}{dt} \right]^2 d\tau$ y $\frac{1}{T} \int_0^T \left| \frac{dI(t)}{dt} \right|^{3/2} d\tau$. La expresión de estos tres términos en cada una de las tres topologías, considerando conducción continua, queda de la siguiente manera:

$$\text{Buck} \Rightarrow \begin{cases} I_{pp} = \frac{E}{Lf} \delta(1 - \delta) \\ \frac{1}{T} \int_0^T \left[\frac{dI(t)}{dt} \right]^2 d\tau = \left(\frac{E}{L} \right)^2 \delta(1 - \delta) \\ \frac{1}{T} \int_0^T \left| \frac{dI(t)}{dt} \right|^{3/2} d\tau = \left(\frac{E}{L} \right)^{3/2} \delta(1 - \delta)(\sqrt{1 - \delta} - \sqrt{\delta}) \end{cases} \quad (7.11)$$

$$\text{Boost y Buck-Boost} \Rightarrow \begin{cases} I_{pp} = \frac{E}{Lf} \delta \\ \frac{1}{T} \int_0^T \left[\frac{dI(t)}{dt} \right]^2 d\tau = \left(\frac{E}{L} \right)^2 \frac{\delta}{1 - \delta} \\ \frac{1}{T} \int_0^T \left| \frac{dI(t)}{dt} \right|^{3/2} d\tau = \left(\frac{E}{L} \right)^{3/2} \delta \left(1 + \sqrt{\frac{\delta}{1 - \delta}} \right) \end{cases} \quad (7.12)$$

Los tres factores en 7.11 se maximizan en $\delta = 1/2$, mientras que los factores en 7.12 o bien se maximizan en $\delta = 1$, o bien divergen a $+\infty$ en $\delta = 1$. Por lo tanto, es fácilmente demostrable que, aún cuando la tensión de entrada en el *buck* duplica la prevista para los otros dos convertidores, es en los dos últimos donde las pérdidas en el núcleo se maximizan al imponer valores grandes de δ .

Puede afirmarse entonces, sustituyendo los parámetros del convertidor para *buck-boost* a δ máximo en las ecuaciones 7.12 y éstas en la ecuación 7.10, que

$$P_{fe} = P_N \frac{M_f}{\rho_m} < 0,7 W$$

donde se ha tenido en cuenta la densidad de la ferrita N87 y la masa del núcleo seleccionado.

7.2.4. Pérdidas en el cobre

Las pérdidas en el cobre son esencialmente pérdidas por efecto Joule; energía disipada por el paso de una corriente a través de una resistencia. Esta resistencia será desglosada en varias componentes, por un lado la resistencia vista por una corriente continua y posteriormente la resistencia vista por cada una de las componentes de corriente alterna (armónicos ya estudiados en el capítulo 3) donde se incorporará debidamente el efecto *skin*.

Armónico de continua

La resistencia de continua se expresa en forma sencilla como

$$R_{dc} = \rho \frac{Nl_{mv}}{s_{cu}n_f} \quad (7.13)$$

donde ρ es la resistividad del cobre, N el número de vueltas, l_{me} el largo medio de cada espira, s_{cu} la sección del alambre (sin esmalte) y n_f el número de filamentos en caso que se utilice un bobinado de múltiples filamentos.

La potencia disipada por el armónico de continua queda entonces

$$P_{dc} = R_{dc}I_{dc}^2 = \rho \frac{Nl_{mv}}{s_{cu}n_f} I_{dc}^2 \quad (7.14)$$

Las ecuaciones 3.16, 3.28 y 3.40 indican claramente que los peores casos para la componente de continua -el armónico 0- se da, naturalmente, a grandes corrientes de salida, por lo que se estudiará la evolución del término I_{dc} a lo largo de la cota en corriente impuesta por la saturación del núcleo.

El término I_{dc} es el primer término de la ecuación 7.7 que acota la corriente de pico por el inductor. Este término se maximiza cuando el segundo término se minimiza, es decir, cuando se minimiza I_{pp} . Según las ecuaciones 7.10, I_{pp} se minimiza en todos los convertidores para ciclos de trabajo mínimos ($\delta = 0,05$) y en particular es mínimo para los convertidores *boost* y *buck-boost*.

En definitiva, considerando sólo la cota impuesta por la densidad de flujo magnético máximo, las pérdidas en el cobre debidas al armónico de continua de la corriente se maximizan a δ mínimo y corriente de salida máxima:

$$\delta = 0,05 \quad I_o = 20,16 \text{ A}$$

Armónicos superiores

Para la resistencia vista por los distintos armónicos ($n > 0$), se debe calcular el radio del anillo por el cual circulará efectivamente la corriente:

$$r_{s_n} = \sqrt{\frac{\rho}{\mu_0 \pi n f}}$$

Capítulo 7. Inductor

donde n es el número de armónico. El área efectiva queda entonces

$$s_{e_n} = s_{cu} - \pi(r_t - r_{s_n})^2$$

donde r_t es el radio total del alambre de cobre. Finalmente, por la relación de proporcionalidad entre la resistencia y el área de cobre efectiva, la resistencia vista por cada armónico de corriente resulta

$$R_n = R_{dc} \frac{s_{cu}}{s_{e_n}}$$

Utilizando las ecuaciones anteriores se obtiene, para la potencia disipada por los distintos armónicos, la siguiente expresión:

$$P_n = R_n I_n^2 = R_{dc} \frac{s_{cu}}{s_{cu} - \pi \left(r_t - \sqrt{\frac{\rho}{\mu_0 \pi n f}} \right)^2} I_n^2 \quad (7.15)$$

Si bien puede parecer que la ecuación 7.15 tiene una dependencia creciente con la frecuencia, hay que tener en cuenta que los armónicos I_n , según la cota propuesta en la ecuación 3.5, decrecen con la misma como $I_n \sim \frac{1}{f}$; al estar este término elevado al cuadrado, resulta que las pérdidas en el cobre son máximas a frecuencia mínima (50 kHz).

De las ecuación 3.15, 3.27 y 3.39 se desprende claramente que los peores casos para la amplitud del primer armónico de corriente -y por ende para las pérdidas correspondientes a los armónicos superiores- son independientes de la corriente de salida y se dan en los convertidores *boost* y *buck-boost* a valores grandes de δ .

Teóricamente las pérdidas en el cobre quedarían determinadas por la expresión

$$P_{cu} = P_{dc} + \sum_{n=1}^{\infty} P_n$$

pero la sumatoria, si bien es convergente, carece de sentido ya que los tres primeros armónicos de corriente son más que suficientes para el dimensionado térmico^[31]. Esto resulta evidente si se tiene en cuenta que en la ecuación 7.15 el término I_n decrece como $I_n \sim \frac{1}{n^2}$ (según la ecuación 3.5), por lo que P_n decrece al menos como $P_n \sim \frac{1}{n^3}$ lo que implica que más allá del tercer armónico el error que se comete es menor al 10%. Por un análisis más exhaustivo pueden consultarse los estudios de Venkatraman^[55].

Número de filamentos

Una vez elegido el núcleo a utilizar, la potencia disipada por la componente de alterna de la corriente es prácticamente el único factor sobre el que se tiene cierto control. Esto es debido a la posibilidad de incorporar múltiples filamentos pequeños en lugar de uno solo y de gran sección. En la tabla 7.3 se muestra un comparativo de la potencia disipada por el cobre para bobinado de 1, 2 y 3 filamentos. Para la misma se eligieron dos puntos de funcionamiento de los convertidores *boost* y *buck-boost* que corresponden a los puntos donde se maximiza cada una de las dos

7.2. Diseño del inductor

n_f	K_u	Alambre		$\delta = 0,05, I_o = 20,16 A$			$\delta = 0,74, I_o = 4,52 A$		
		AWG	$s_{cu} (mm^2)$	$P_{cc} (W)$	$P_{ca} (W)$	$P_{cu} (W)$	$P_{cc} (W)$	$P_{ca} (W)$	$P_{cu} (W)$
1	0,52	9	6,63	4,02	$60,6 \times 10^{-9}$	4,02	2,70	$38,8 \times 10^{-3}$	2,74
2	0,53	12	3,31	4,03	$44,9 \times 10^{-9}$	4,03	2,71	$28,8 \times 10^{-3}$	2,74
3	0,51	14	2,08	4,27	$39,4 \times 10^{-9}$	4,27	2,87	$25,2 \times 10^{-3}$	2,89

Tabla 7.3: Comparación de potencia disipada por el cobre en dos puntos de funcionamiento de los convertidores *boost* y *buck-boost*.

componentes de potencia disipada; la correspondiente al armónico de continua y la correspondiente a los armónicos superiores.

En general se considera un buen criterio de diseño utilizar toda la ventana del núcleo y establecer un número de filamentos que equipare la potencia disipada por el armónico de continua y la potencia disipada por los armónicos superiores^[27]. En este caso, por ser despreciable la componente de los armónicos superiores, este criterio carece de sentido. Se utilizaron dos filamentos simplemente por la practicidad para bobinarlos. Estos filamentos fueron de $3,46 mm^2$ de sección y correspondieron a un factor de utilización de ventana de 0,57. En las figuras 7.6a, 7.6b y 7.6c se muestran, para estos parámetros y para cada uno de los convertidores, las curvas a potencia disipada constante considerando tanto la componente de continua como la de alterna (sin tener en cuenta las pérdidas en el núcleo).

7.2.5. Disipación térmica

Conocer el incremento de temperatura del inductor es realmente complicado (téngase en cuenta que se trata de un problema de parámetros distribuidos) y excede ampliamente el alcance del proyecto. A continuación se presentará un estimativo^[27] que asume unas cuantas simplificaciones que no serán detalladas aquí.

En primer lugar no se hará distinción sobre la fuente de calor, es decir, se considerará por igual la potencia disipada por el núcleo y por el cobre, por lo que se trabajará con la potencia disipada total:

$$P_T = P_{fe} + P_{cu}$$

En segundo lugar se considerará que el 55% de la energía se transfiere al ambiente por radiación mientras que el 45% lo hace por convección^[27].

Finalmente se simplificarán las expresiones relativas a cada medio de transferencia de calor reduciendo el incremento de temperatura a la siguiente expresión:

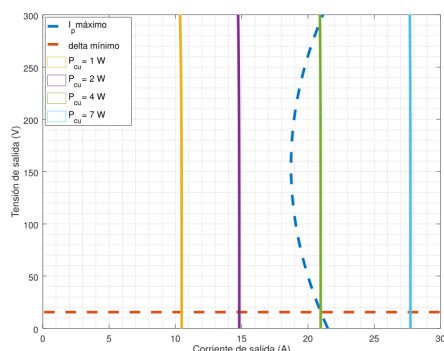
$$T_r = 0,2235\psi^{0,826}$$

donde ψ es la potencia disipada por unidad de área. Se obtiene entonces

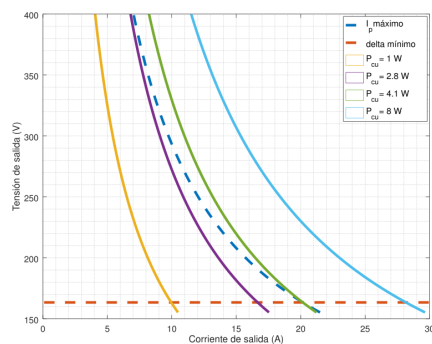
$$T_r = 0,2235 \left(\frac{P_T}{A_{fe}} \right)^{0,826} \quad (7.16)$$

donde T_r es el incremento de temperatura (en Kelvin) y A_{fe} es el área de la ferrita.

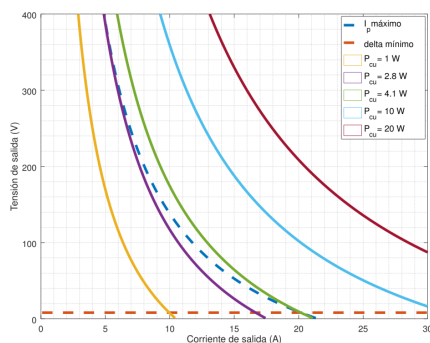
Capítulo 7. Inductor



(a) Convertidor *buck*.



(b) Convertidor *boost*.



(c) Convertidor *buck-boost*.

Figura 7.6: Curvas de equi-potencia disipada en el cobre para los distintos convertidores superpuestas a la limitante de la saturación del núcleo considerando tensión de entrada nominal y frecuencia de trabajo de 50 kHz .

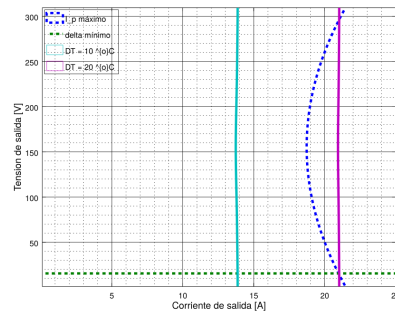
Para los parámetros del inductor propuesto, evaluando la expresión 7.16 para los convertidores *boost* y *buck-boost* en $\delta = 0,05$ e $I_o = 20,16 \text{ A}$ se tiene que el incremento de temperatura máximo es de aproximadamente $20 \text{ }^\circ\text{C}$. Este es un valor de considerable importancia; sin embargo da información de un solo punto de funcionamiento. Puede interesar conocer el andamio de incremento temperatura para todos los puntos de funcionamiento y por ello se muestran las figuras 7.7a, 7.7c y 7.7e. En ellas se pueden apreciar tres curvas de nivel para la función incremento de temperatura, para los tres convertidores y superponiendo las curvas límite por saturación del núcleo y ciclo de trabajo mínimo.

7.2.6. Diseño de inductor a 500 kHz

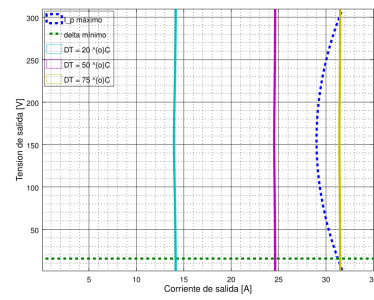
En esta sección se pretende aplicar los desarrollos realizados en secciones anteriores para diseñar un inductor análogo al que ya se diseñó pero optimizado para trabajar a 500 kHz , lo que implicará que su inductancia será de $14 \text{ } \mu\text{H}$.

Las consideraciones para el núcleo realizadas en la sección 7.2.1 siguen siendo

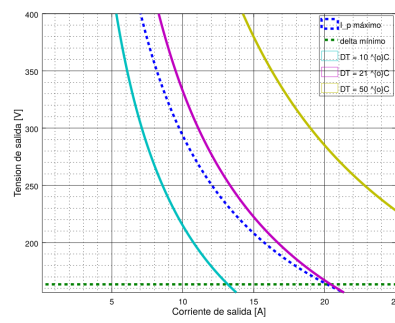
7.2. Diseño del inductor



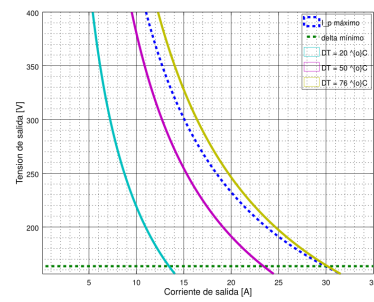
(a) Buck con L_1 .



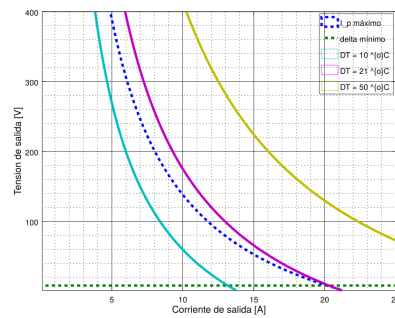
(b) Buck con L_2 .



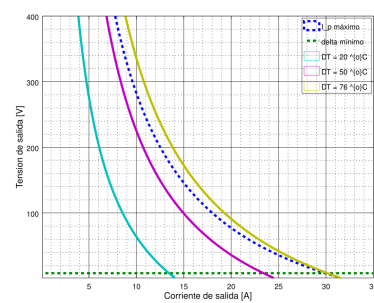
(c) Boost con L_1 .



(d) Boost con L_2 .



(e) Buck-Boost con L_1 .



(f) Buck-Boost con L_2 .

Figura 7.7: Aumento de temperatura en los inductores, con límites de saturación y δ mínimo.

Capítulo 7. Inductor

Magnitud	Símbolo	Valor
Largo efectivo del circuito magnético	l_e	$70,4 \times 10^{-3} \text{ m}$
Área efectiva de ferrita	A_e	$76,0 \times 10^{-6} \text{ m}^2$
Masa de ferrita	M_f	$28 \times 10^{-3} \text{ kg}$
Superficie de ferrita	S_f	$42,5 \times 10^{-6} \text{ m}^2$
Área efectiva de ventana	W_a	$97,0 \times 10^{-6} \text{ m}^2$
Largo de ventana	W_l	$2,14 \times 10^{-3} \text{ m}$
Largo del carrete	W_{le}	$19,4 \times 10^{-3} \text{ m}$
Largo medio de espiras	l_{me}	$52,8 \times 10^{-3} \text{ m}$
Gap de aire	l_g	$2 \times 10^{-3} \text{ m}$

Tabla 7.4: Tabla de parámetros del núcleo ETD-29. Tomados de la hoja de datos del fabricante.

vigentes para este caso. El núcleo por el que se optó para este inductor es también de material N87 pero ahora el *ETD 29/16/10*^[47] denominado de aquí en más ETD-29. En la tabla 7.4 se muestran sus características más relevantes.

Para el núcleo seleccionado, las ecuaciones 7.3 y 7.4 dan como resultado

$$F = 1,1745 \quad \mathcal{R} = 1,8115 \times 10^7 \text{ H}^{-1}$$

De la ecuación 7.5 se obtiene que el bobinado debe estar compuesto por

$$N = 13,231 \approx 13 \text{ vueltas}$$

mientras que la ecuación 7.6 impone un límite de 31,77 A:

$$I_p = I_{cc} + \frac{I_{pp}}{2} < 31,77 \text{ A}$$

El análisis realizado en la sección 7.2.3 sigue siendo válido, con la diferencia de que en este caso la disipación térmica será evaluada a 500 kHz, con lo que de la ecuación 7.10 se desprende un valor máximo para la potencia disipada en el núcleo:

$$P_{fe} = P_N \frac{M_f}{\rho_m} < 0,56 \text{ W}$$

La potencia disipada en el cobre será evaluada en dos puntos; donde se maximizan las pérdidas por la componente de continua de la corriente y donde se maximizan las pérdidas debido a los armónicos superiores. Las pérdidas por la componente de continua se maximizan -dentro de la zona de funcionamiento que impone la saturación del núcleo- en los convertidores *boost* y *buck-boost* imponiendo

$$\delta = 0,05 \quad I_o = 29,66 \text{ A}$$

mientras que las pérdidas producto de los armónicos superiores, al igual que en la sección 7.2.4 se maximizan a ciclos de trabajo máximos, es decir a $\delta = 0,74$ según los parámetros impuestos en este convertidor.

7.3. Construcción y ensayos

Para este inductor se han utilizado 3 filamentos de $0,785 \text{ mm}^2$ de sección, obteniendo para el punto en que se maximizan las pérdidas de continua:

$$P_{cc} = 4,94 \text{ W} \quad P_{ca} = 36,5 \times 10^{-9} \text{ W}$$

mientras que para el segundo caso, donde se maximizan las pérdidas relativas a los armónicos superiores se obtiene

$$P_{cc} = 3,81 \text{ W} \quad P_{ca} = 23,4 \times 10^{-3} \text{ W}$$

El incremento de temperatura máximo es de aproximadamente $76 \text{ }^\circ\text{C}$. Análogamente al otro inductor, se presentan las curvas de nivel del incremento de temperatura para el plano de puntos de funcionamiento en las figuras 7.7b, 7.7d y 7.7f.

7.3. Construcción y ensayos

De acuerdo a lo previamente desarrollado en este capítulo se construyeron ambos inductores L_1 (de $140 \mu\text{H}$) y L_2 (de $14 \mu\text{H}$).

Durante la construcción se colocó entre dos capas consecutivas de bobinado un sensor de temperatura RTD TD5A de Honeywell^[17], que se cableó hasta la placa del módulo inductor, dejando un conector RJ11 accesible para el circuito que acondicione la señal de temperatura.

7.3.1. Placa

Se bobinaron dos inductores de cada uno, poniéndolos, a cada pareja, en una misma placa. Esto permite, tener además de las opciones $14 \mu\text{H}$ y $140 \mu\text{H}$ disponer de los valores de el doble de inductancia.

Se disponen dos conectores en cada extremo de la placa con un *layout* que permite tener a los dos inductores en serie en un extremo y a un sólo inductor en el otro extremo, pudiendo así simplemente elegir el valor de inductancia por cómo se conecta la placa.

En la figura 7.8 se aprecia una fotografía de la placa con los dos inductores de $140 \mu\text{H}$.

7.3.2. Ensayo a 50 Hz

Cuando todavía se estaba lejos de tener el convertidor funcional se hizo un primer y simple ensayo a 50 Hz para medir la inductancia obtenida. Si bien dista mucho de ser un buen ensayo para medir una inductancia de este orden, sirvió como primera aproximación y verificación.

Poniendo en serie con cada inductor una resistencia de potencia (16Ω , órdenes de magnitud mayor a la impedancia del inductor a 50 Hz), y conectando el conjunto directamente a la red (o a través de un transformador para obtener aislamiento), se logra imponer una corriente prácticamente sinusoidal de 50 Hz en

Capítulo 7. Inductor

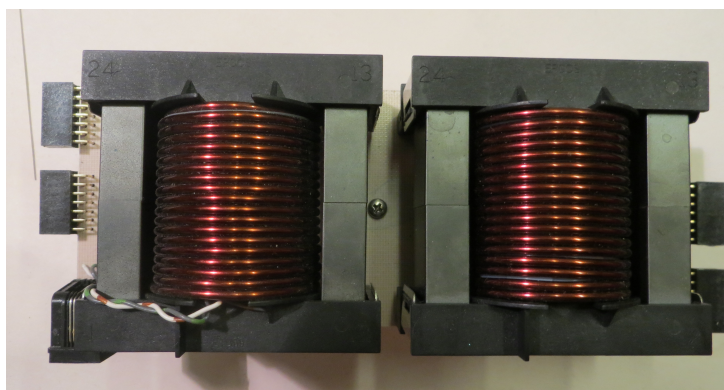


Figura 7.8: Módulo inductor implementado.

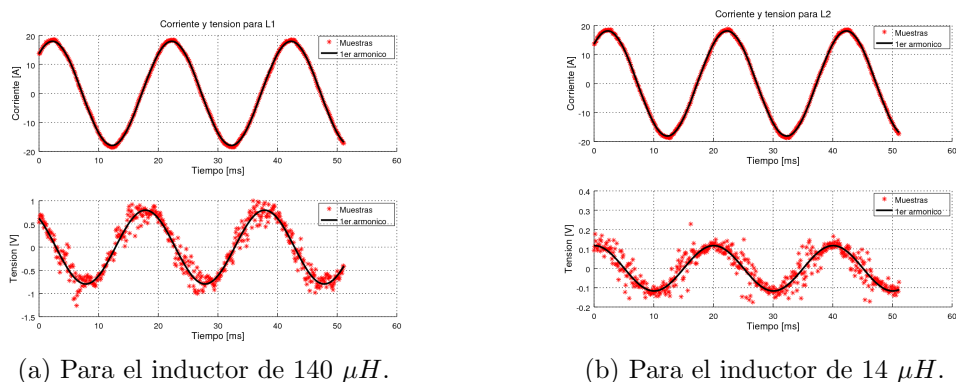


Figura 7.9: Corriente y tensión de los ensayos a $50 Hz$.

el inductor. Si esta corriente es de suficiente amplitud como para, sin sobrepasar los límites térmicos del inductor, obtener una tensión en bornes medible (es decir, con una relación señal a ruido alta), se puede obtener una buena estimación de la inductancia.

En la figura 7.9 se muestran las señales obtenidas experimentalmente (puntos rojos) para el ensayo descrito y para ambos inductores. Para cada señal se calcula el primer armónico (curva negra), el cual se usa para determinar la componente inductiva y resistiva.

En la tabla 7.5 se muestran los resultados que se dependen de las mediciones.

Inductor	L (μH)	R ($m\Omega$)
L1 ($140 \mu H$)	138,6	8,0
L2 ($14 \mu H$)	13,3	4,9

Tabla 7.5: Resultados de los ensayos a $50 Hz$.

7.3. Construcción y ensayos

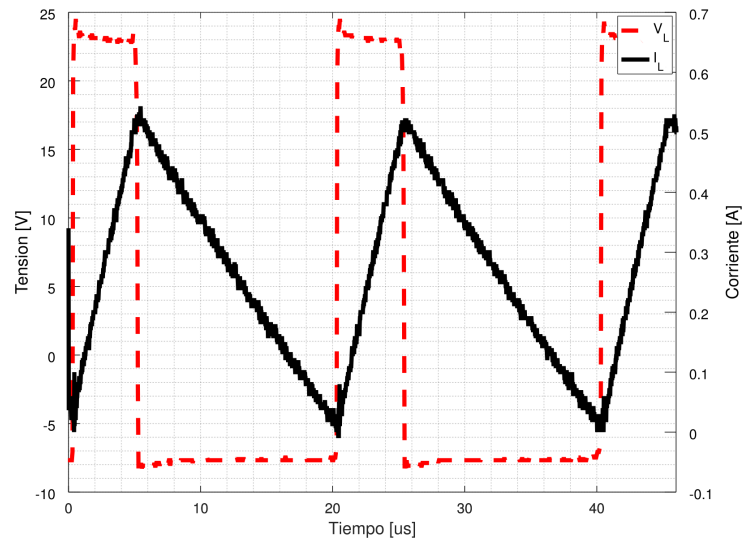


Figura 7.10: Tensión y corriente obtenida en el inductor en un *buck* operando a 50 kHz .

7.3.3. Ensayo a 50 kHz

Una vez teniendo el convertidor operativo, se puede tener una medida más real de la inductancia. En la figura 7.10 se muestra la corriente y tensión en el inductor en su configuración serie ($280\ \mu\text{H}$), en un *buck* operando a 50 kHz .

Procesando estas mediciones se puede, a partir de las pendientes de corriente y tensiones aplicadas, obtener fácilmente una medida de la inductancia. Para este caso se obtuvo una inductancia de

$$L_{buck} = 225\ \mu\text{H}$$

lo cual está un 19% apartado del valor esperado de $280\ \mu\text{H}$. No hay razones para sospechar se debe al material magnético pues se lo está operando a una frecuencia claramente dentro de su zona de operación, y con corrientes claramente menores a las de saturación. Aún se desconocen las razones para tal diferencia; se debe investigar y hacer más mediciones. De todos modos, los resultados obtenidos para 50 Hz , levantan sospechas sobre si el ensayo a 50 kHz no fue erróneo.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 8

Condensadores

En este capítulo se expone el procedimiento utilizado para la determinación de los condensadores de entrada y salida del convertidor para satisfacer ciertos requerimientos de ripple de tensión. Se muestra un método iterativo desarrollado durante el trabajo, con el objetivo de seleccionar los condensadores óptimos para cada topología.

8.1. Motivación

En muchos casos de determinación de condensadores suele ser suficiente considerar simplemente que el ripple de tensión es de naturaleza o bien puramente capacitiva o bien puramente resistiva. Se determina un peor caso de punto de funcionamiento para el cual se considera la forma de onda de corriente por el condensador en cuestión. La componente capacitiva resulta de integrar la corriente y evaluar la variación pico a pico (equivalente a calcular el flujo neto de carga). La componente resistiva es simplemente el valor pico a pico de corriente multiplicado por la resistencia serie equivalente del condensador (ESR, por sus siglas en inglés). Usualmente uno de estos dos valores es suficientemente más grande que el otro, caso en el cual se lo puede considerar como buena aproximación del total y, en base a esto, dimensionar el condensador necesario para satisfacer ciertos objetivos de ripple, ya sea determinando la resistencia serie equivalente o la capacitancia necesaria.

Si bien este método da muy buenos resultados en un amplio conjunto de casos, a veces es insuficiente para algunas aplicaciones. Fundamentalmente falla cuando las componentes en frecuencia de la corriente considerada son suficientemente altas como para que sean notorios los efectos de otra componente parásita de los condensadores reales: la inductancia serie equivalente (ESL, por sus siglas en inglés). Ésta, si bien varía de una tecnología a otra, toma valores desde pocos nH para condensadores de montaje superficial hasta algunas decenas de nH para electrolíticos de tipo bobinado por ejemplo. Típicamente se comienza a apreciar el efecto de la ESL para componentes superiores a 1 MHz . En la figura 8.1 se

Capítulo 8. Condensadores

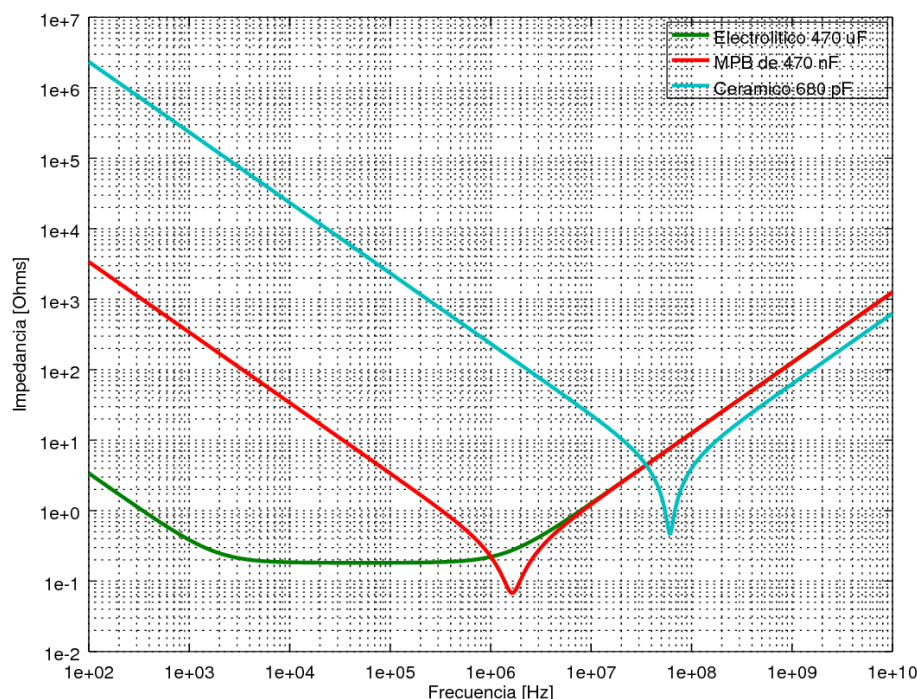


Figura 8.1: Impedancia de distintos tipos de condensadores.

muestra cómo varía la impedancia total de tres casos de tecnologías de condensadores: electrolíticos, de *film* de poliéster metalizado, y cerámicos. Se puede ver cómo se aleja del comportamiento ideal de un condensador. Con los condensadores electrolíticos son alcanzables los valores más grandes de capacitancias, estando sin embargo típicamente limitados por sus valores de ESR. Con tecnologías como los de *film* metalizado se consiguen menores resistencias serie, incluso con tensiones altas¹, con la contrapartida de menores capacitancias. Los cerámicos se pueden construir también para tensiones altas, con muy bajas resistencia serie, pero las capacitancias alcanzables son menores aún. Esto, de todas formas, los hace ideales para mostrar baja impedancia a frecuencias altas, donde resuena la capacitancia con la ESL.

En la presente aplicación se pretende utilizar frecuencias de conmutación de hasta 500 *kHz*. Las formas de onda de corriente por los condensadores tendrán entonces un fundamental de dicha frecuencia. Existirán naturalmente componentes armónicas de amplitud no despreciable en frecuencias del orden de los *MHz*. Hacer un diseño considerando tanto el impacto de la ESR como de la ESL es algo no trivial y laborioso, y puede ser cuestionable si vale la pena hacerlo en este trabajo pues puede ser perfectamente aceptable que el ripple tenga componentes de alta

¹Por ejemplo existen otras tecnologías, como los electrolíticos de tantálio, que logran bajas ESR pero sus tensiones de trabajo están muy limitadas.

frecuencia, al menos para los fines didácticos que se buscan. De todas formas se decidió abordar el problema en su versión más compleja y desarrollar un método sistemático para encontrar una solución de diseño en estas condiciones. La razón por la que se hizo esto es fundamentalmente porque tiene interés académico para el grupo; se quiere comprender cómo se resolvería el problema en el caso general y desarrollar una herramienta que puede tener utilidad futura para quien quiera trabajar en el tema.

8.2. Método

Se desarrollaron entonces un conjunto de funciones y programas en *Octave* para resolver el problema en el caso más general. Los requerimientos a cumplir serán ripples de tensión porcentuales. Se tendrán en cuenta las distintas tecnologías de condensadores y el objetivo será encontrar, para cada topología, un conjunto de condensadores de entrada y otro de salida que satisfagan ciertos requerimientos de ripple. De ahora en más denominados, respectivamente, batería de condensadores de entrada y batería de condensadores de salida. Como quedó claro en el capítulo 4, éstas van cambiando los roles de entrada y salida para las distintas topologías. Por esto, se considerarán primero los resultados obtenidos para las baterías *A* y *B* para cada convertidor, y luego se tomará el caso más restrictivo para cada una (la mayor cantidad de condensadores de cada tipo).

El detalle de implementación del *software* desarrollado no tiene sentido mostrarlo aquí, y por eso se adjuntan los códigos para el lector interesado en profundizar. A continuación se presenta la idea general de funcionamiento.

Se parte de una base de datos de 26 condensadores reales disponibles en plaza, con su información sobre resistencia e inductancia serie equivalente, capacitancia nominal y límite en corriente. Se incluyen condensadores electrolíticos, de polipropileno, poliéster, y cerámicos.

Por otro lado se resolvió en primera instancia la siguiente tarea. Para cada una de las topologías, se tiene, como se ha de ver en los distintos capítulos de este trabajo, distintas limitantes de puntos de funcionamiento. Una de ellas es la determinada por el dimensionado térmico (disipador) y las pérdidas por conducción (despreciando las de conmutación), la cual se determina en el capítulo 6; si bien puede resultar muy conservador dimensionar los condensadores para que cumplan los requerimientos de ripple en *toda* esta zona, resulta un buen punto de partida. De todos los puntos en que el convertidor puede llegar a funcionar en una topología, está claro que a los efectos de dimensionar condensadores, los peores casos se van a encontrar en conducción continua y con el mayor nivel de carga (a ciclo de trabajo constante). Entonces, en estos puntos límite de funcionamiento se puede obtener el espectro de corriente tanto en la batería de condensadores de entrada como de salida. Debe quedar claro que éstos puntos, y por lo tanto espectros, están parametrizados en la tensión de salida (o ciclo de trabajo), para cada topología. Respecto a las tensiones de entrada, se consideraron las máximas utilizadas correspondientes a 230 Vca rectificadas para el *buck* y 115 Vca rectificadas para las otras dos topologías.

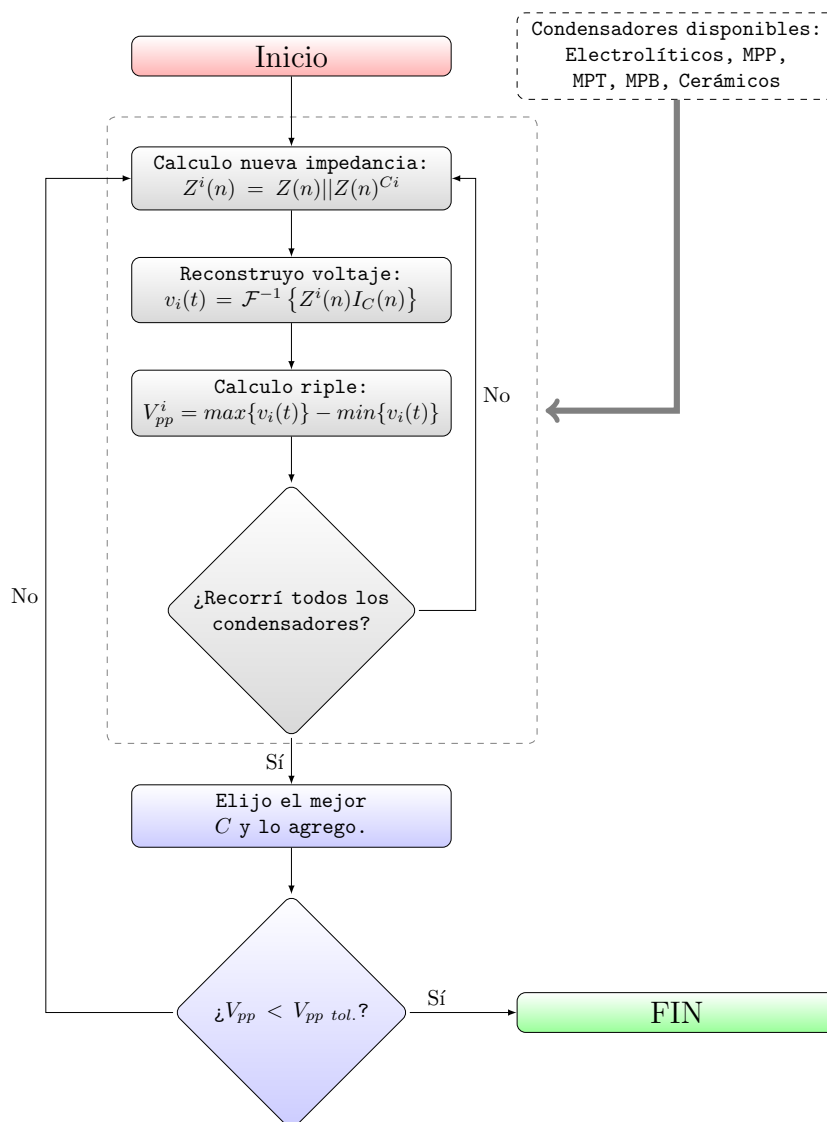


Figura 8.2: Diagrama del proceso de diseño de las baterías de condensadores.

Para cada batería de condensadores de cada topología, se corre entonces el programa principal, cuyo funcionamiento se esquematiza en la figura 8.2 y se describe a continuación. En cada iteración del método se prueba el efecto de agregar un condensador de los disponibles. Para cada condensador disponible se multiplica su impedancia por el espectro de corriente para cada punto de operación considerado. Con ésto se obtiene el espectro del ripple de tensión en bornes de la batería en cuestión, con el cual se reconstruye el mismo en el tiempo, y se puede evaluar el valor pico a pico. Para cada condensador disponible, se determina el punto de funcionamiento con peor caso de ripple en tensión. Por último se selecciona el condensador que dio mejor resultado y se lo agrega al conjunto actual de condensadores. Si se

lograron los requerimientos en riple deseados, el proceso terminó; en caso contrario, se vuelve a iniciar el proceso de búsqueda de otro condensador apropiado.

Se procuró que el sistema informara en cada iteración de sus resultados, en particular del impacto que tenía agregar cada tipo de condensador, la mejora que se obtenía en cada paso y la corriente eficaz que se demandaba de cada condensador, explicitando si se exceden los límites estipulados. A su vez, si el usuario lo desea se puede observar la mejora progresiva en las formas de onda de tensión y espectros.

8.2.1. Reconstrucción y fenómeno de Gibbs

Para el paso de frecuencia a tiempo, fue necesario tener en cuenta el efecto de reconstruir una señal a partir de una cantidad finita de armónicos. Naturalmente, si se consideran armónicos hasta un cierto número, y la señal tiene componentes no nulas de mayor frecuencia, entonces la reconstrucción no será correcta y se observarán oscilaciones que en realidad no existen; en particular sería incorrecto el cálculo de valor pico a pico. Se observaron las magnitudes de corriente para distintas frecuencias y como el poder de cálculo no es un problema, se sobredimensionó la cantidad de armónicos considerados, eligiendo $2^{12} = 4096$ armónicos para la reconstrucción, siendo en todos los casos la componente más alta menor a una parte por millón de la fundamental. Se tomó una potencia de 2 pues el algoritmo de la transformada rápida de Fourier (FFT, por sus siglas en inglés) es más eficiente con estas cantidades de puntos.

No sólo basta con considerar un gran número de armónicos. Siempre que se tomen una cantidad *finita* de armónicos, y que la señal en el tiempo tenga un salto finito, es decir una discontinuidad, aparecerá el fenómeno de Gibbs^[16]. El mismo implica que la reconstrucción en el límite de infinitos armónicos tiene, en el lugar de la discontinuidad, una variación pico a pico de un 18% más que el tamaño de la discontinuidad. Esto, si bien tiene rol favorable a los efectos de acotar el riple de tensión, introduce un error sistemático que fácilmente se puede tener en cuenta.

De todos modos, no fue necesaria la consideración del fenómeno de Gibbs, por razones que se explican a continuación. En las primeras pruebas, se observaba que el programa no convergía a una solución de una cantidad razonable de condensadores. El riple se lograba achicar considerablemente en los primeros 10 pasos aproximadamente, y luego se agregaban condensadores sin obtener cambios sustanciales. Investigando paso a paso las iteraciones se observó que el algoritmo se encontraba intentando eliminar componentes de muy alta frecuencia y no podía pues para esas frecuencias, cualquier tipo de condensador tenía grandes impedancias debido a la ESL. Esto era fruto de un error en el modelado: se habían considerado inicialmente corrientes con discontinuidades en las conmutaciones del la llave y diodo. Se modificó esto, incluyendo los tiempos de subida y bajada de la llave haciendo más suave la conmutación y más real el modelado. Luego de este cambio el algoritmo logró converger encontrando soluciones con una cantidad razonable de condensadores. Con este nuevo modelado, la consideración del fenómeno de Gibbs, naturalmente, ya no tiene validez.

Capítulo 8. Condensadores

Cantidad	Tipo	Capacitancia	Tensión	ESR	ESL
3	Electrolíticos	470 μF	450 V	564 m Ω	20 nH
4	Poliéster	220 nF	630 V	217 m Ω	10 nH
3	Cerámicos	10 nF	1 kV	5 m Ω	10 nH

Tabla 8.1: Batería de condensadores seleccionada.

8.2.2. Soluciones de compromiso y resultados

Como era de esperar, para una batería de condensadores fija, el riple de tensión de entrada y salida varía con el punto de funcionamiento. Bajo el modelo con el que se está trabajando, para ciclos de trabajo cercanos a cero o la unidad, las formas de corriente por los condensadores se acercan a ser impulsivas, y tienen grandes componentes de frecuencia que se logran atenuar menos y repercuten en un elevado valor de tensión pico a pico. Debido a esto, en lugar de establecer una cota para el riple porcentual, se debe buscar una solución de compromiso entre puntos de operación deseados y ripples admisibles para esos puntos.

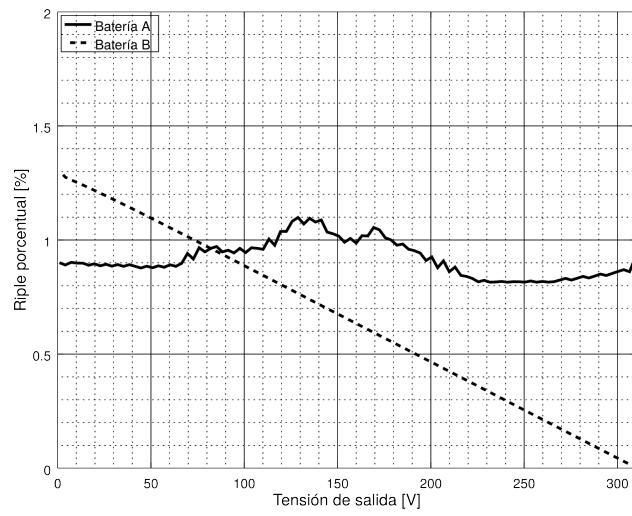
Observando el historial de pasos del algoritmo desarrollado, se eligió, para cada topología, una batería mínima aceptable. Combinando los resultados se eligió una mínima batería *A* y una mínima batería *B*, que resultaron ser la misma y cuyo contenido se explicita en la tabla² 8.1.

En los gráficos de la figura 8.3, se pueden observar los ripples resultantes para cada batería y para cada convertidor, con la elección realizada. Se presenta sólo el caso del convertidor a 50 kHz y con una inductancia de 280 μH , para mayor claridad; los casos a 500 kHz con los dos posibles valores de inductancia, también se evaluaron y se sitúan por debajo del caso a 50 kHz. El caso claramente divergente es el de la batería *B* para el *buckboost*. Para salidas menores a 170 V se obtienen ripples de salida mayores al 2%, creciendo aún más cuando la tensión es más baja; el riple de entrada es esencialmente constante y aproximadamente igual a 2%. Para las otras dos topologías se pudo mantener el riple tanto de entrada como de salida por debajo del 2%.

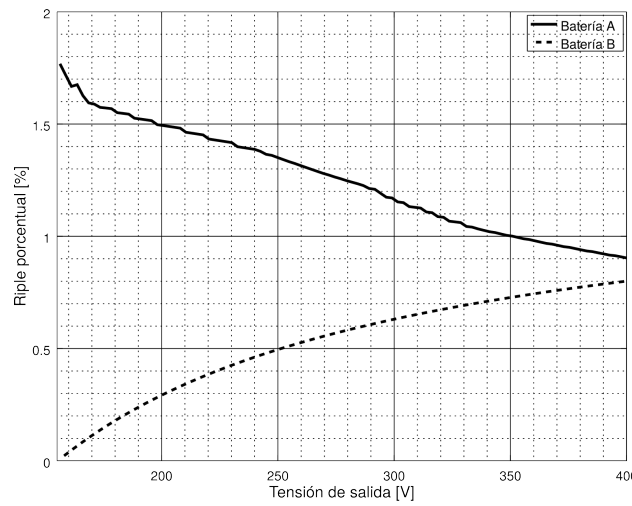
Cabe notar que previo a la selección de la batería de la tabla 8.1, se había tomado como aceptable la misma batería pero con un condensador electrolítico menos. Sin embargo esto superaba el límite admisible de corriente por cada uno, asunto que se solucionó al colocar un condensador más.

Para correlacionar las baterías de condensadores con la entrada y salida de cada caso, utilizar la tabla 4.1 del capítulo 4.

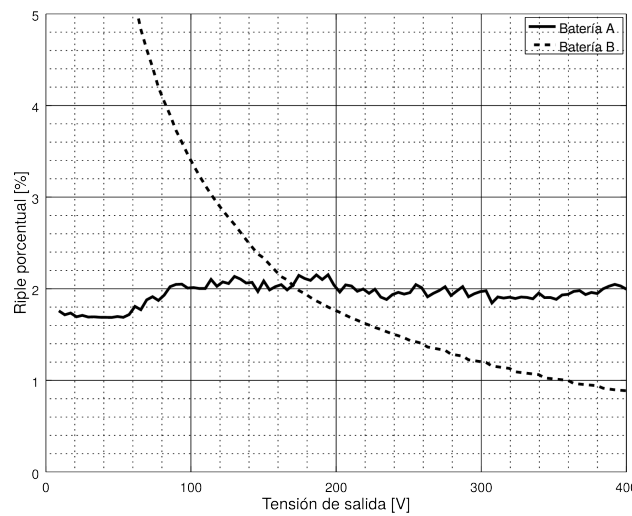
²Todos los condensadores fueron comprados en plaza. Del único del que se dispuso hoja de datos fue el electrolítico^[37]. Para el resto se utilizaron como guía los condensadores más similares encontrados en *internet*.



(a) Buck.



(b) Boost.



(c) Buck-Boost.

Figura 8.3: Ripples porcentuales de tensión de entrada y salida.

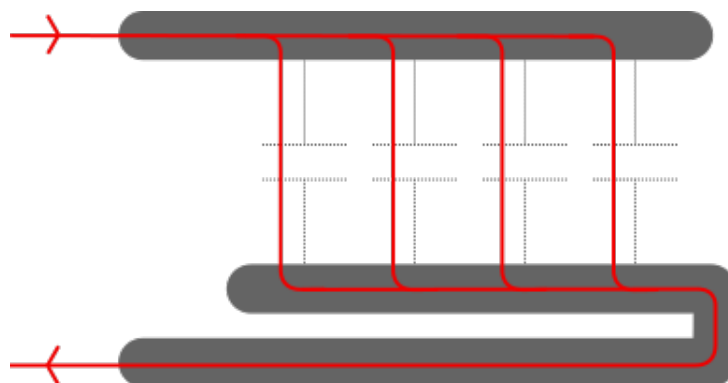


Figura 8.4: Enrutado de condensadores para que todos los caminos tengan misma inductancia.

8.3. Implementación

Para la construcción de la placa se tuvo en cuenta el ancho necesario de las pistas para el espesor de cobre utilizado, así como la separación necesaria para la aislación requerida. Esto se hizo a partir de herramientas especialmente dedicadas a esto, disponibles en *kiCad*³.

Otra consideración realizada fue de enrutado de las pistas, de forma de impedir desbalances de las corrientes por el conjunto de condensadores. Cada batería es un conjunto de 10 condensadores en paralelo, formado por 3 grupos de distintas tecnologías. Para las componentes de alta frecuencia la inductancia de las pistas empieza a ser relevante y, el camino de la corriente por cada condensador individual puede tener distintos largos y por lo tanto distintas inductancias. Esto en ciertos casos implica un desbalance de corriente entre dos condensadores iguales aunque se coloquen en paralelo. Una forma de impedir esto es haciendo las pistas de un grupo de condensadores de igual tipo como se muestra en la figura 8.4. Esto asegura que el camino de la corriente posea igual inductancia y por lo tanto evita el mencionado desbalance.

Además se colocaron fusibles de actuación rápida de 20 A (ZH212-20A) en serie con las baterías de condensadores. Si bien no protegen frente a todas las fallas posibles, sí actúan frente a las más elementales.

Por último, debido a que los niveles de tensión manejados pueden resultar peligrosos para el usuario, se colocaron *LEDs* indicadores de que los condensadores se encuentran cargados. Estos *LEDs* se conectan naturalmente con una resistencia serie que cumple también la función de descargar los condensadores una vez que el convertidor fue desenergizado.

8.4. Carga suave - Módulo de entrada

La conexión abrupta de tensión de entrada provocaría una excesiva corriente que puede dañar tanto la fuente de entrada como a los mismos condensadores.

³<http://kikad-pcb.org>

8.4. Carga suave - Módulo de entrada

Para esto se diseñó un circuito que inicialmente coloca una resistencia en serie, la cual impone una carga suave de los condensadores de entrada. La tensión en éstos va subiendo progresivamente hasta que cuando alcanza cierto valor se cierra un relé que cortocircuita dichas resistencias.

En la figura 8.5 se muestra esquemático del circuito completo. H_1 y H_2 son lámparas halógenas y cumplen el rol de la resistencia de carga. Este uso totalmente atípico de las lámparas, se fundamenta por un lado por seguir con la línea didáctica del proyecto, mostrando explícitamente este circuito tan típico. Por otro, en caso de que falle el sistema que acciona el relé, las lámparas quedan encendidas evidenciando la falla; además, para las potencias manejadas, esta falla implica que el resistor deba disipar de forma continua una potencia de varias decenas de *Watts*, algo impráctico para la presente aplicación.

Para accionar el relé se dispone de una fuente conmutada de 12 V que se alimenta de la tensión de entrada. El sistema funciona básicamente midiendo la *diferencia* de tensiones entre la entrada y la salida. Cuando la misma es menor que cierto umbral (a determinar por R_1 , R_2 y R_3), se satura $Q1$ cerrando el relé. El diodo D_{Z1} protege al transistor tanto de una tensión base-emisor excesiva como de una tensión base-emisor negativa (cuando la diferencia de tensiones es alta, al comienzo del proceso).

Puede surgir la pregunta de si durante el transitorio el transistor queda en zona lineal y excede su potencia disipada. El máximo de potencia disipada se da cuando la tensión colector-emisor es la mitad de la de la fuente, 6 V. Los restantes 6 V caen en la resistencia de 270 Ω del relé. De aquí que la potencia disipada en $Q1$ es $6\text{ V} \times \frac{6\text{ V}}{270\ \Omega} = 133\text{ mW}$ que es menor a los 625 mW que puede disipar el transistor usado ($BC557$ ^[14]).

A modo de verificación del correcto funcionamiento se fue probando el sistema con distintas tensiones de entrada progresivamente más altas. El funcionamiento fue el esperado incluso hasta con la tensión de alimentación más alta prevista, 310 V (230 V rectificadas), caso para el cual se muestran las formas de onda relevadas en la figura 8.6. En ella se aprecia la carga exponencial hasta que se llega al umbral en que el relé se cierra, momento en el cual se tiene un pequeño escalón de tensión y su pico de corriente asociado (pico derecho). El llamativo pico de corriente al inicio del transitorio se debe a la carga de los condensadores de la fuente de 12 V del módulo; la corriente fue medida entrante al módulo y por lo tanto se adiciona esta corriente.

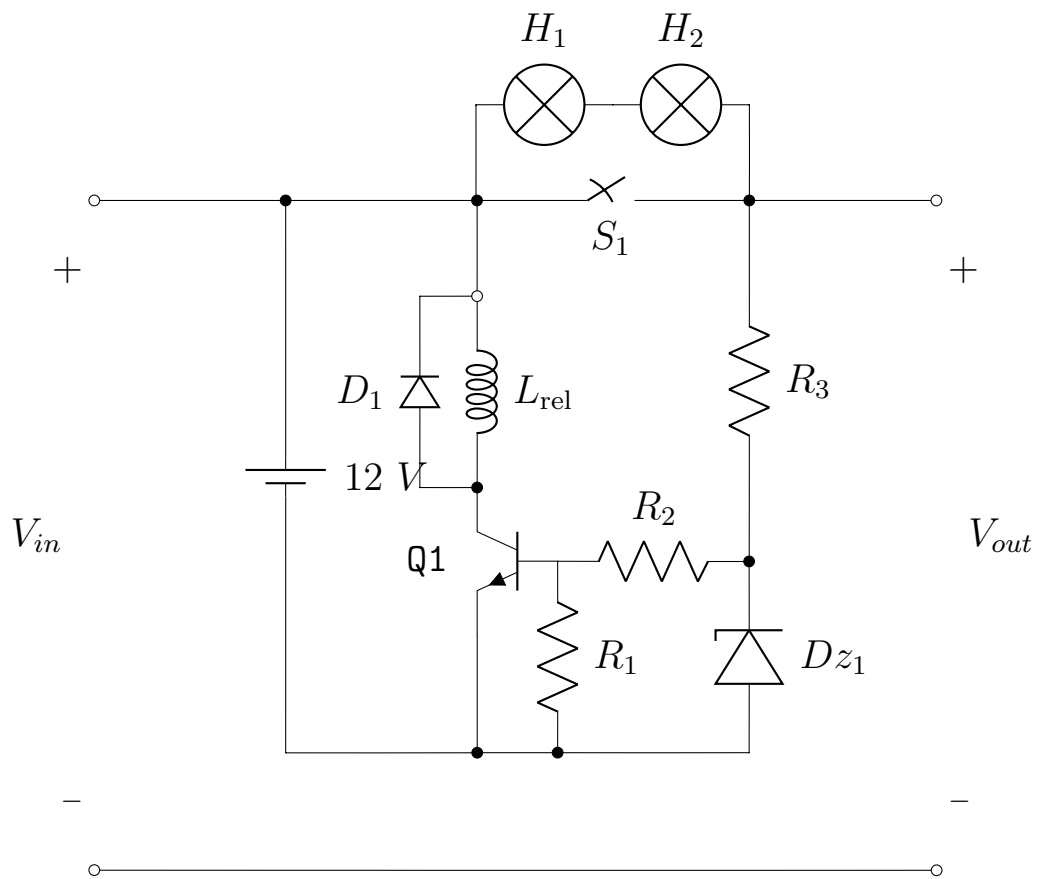


Figura 8.5: Circuito de carga suave de los condensadores de entrada.

8.4. Carga suave - Módulo de entrada

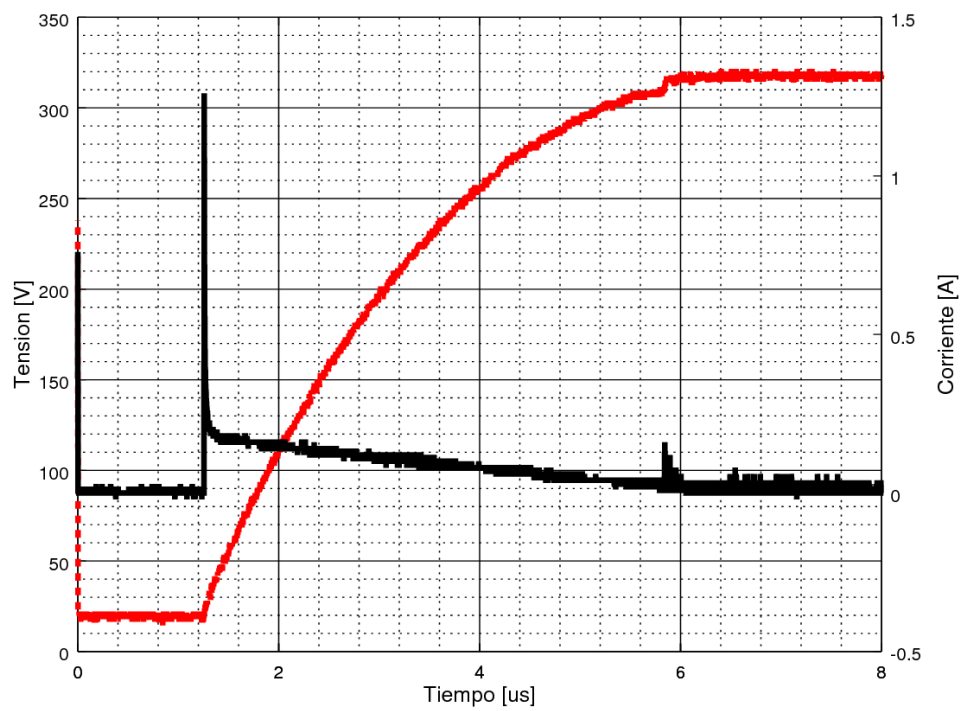


Figura 8.6: Transitorio de carga de los condensadores de entrada. Se aprecia la tensión en los condensadores (rojo) y la corriente de entrada (negro).

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 9

Teoría de control y diseño de compensadores

En este capítulo se desarrolla el diseño de compensadores digitales. Se obtiene uno para cada topología con el fin de asegurar estabilidad y buen desempeño en un amplio rango de puntos de funcionamiento. Se parte del estudio de la respuesta dinámica en valores promediados de los convertidores en lazo abierto, mostrando cómo a partir de esto se puede diseñar un compensador para lograr la estabilidad del sistema y evaluar el impacto que el mismo tiene sobre características como ser el rechazo al ripple de entrada y respuesta a un escalón en la referencia. Se tratan también algunos asuntos relativos a la implementación en el microprocesador y el impacto del truncamiento de coeficientes.

9.1. Respuesta dinámica

En el capítulo 3 se hizo un estudio de los convertidores en régimen estacionario, es decir a carga y tensiones de entrada y salida constantes; se analiza entonces la relación que deben cumplir las mismas y el ciclo de trabajo para que pueda existir dicho régimen. Esto se hace a partir del simple hecho de que en régimen estacionario las tensiones en inductores y corrientes en condensadores deben tener valores medios nulos.

En un transitorio en el que cambia repentinamente la carga o la tensión de entrada o la tensión de referencia a comparar con la salida, no se cumplen las relaciones de régimen y las variables de estado del convertidor evolucionan con una dinámica de segundo orden que depende tanto de los componentes pasivos como del punto de funcionamiento. Esta dinámica es, para un convertidor bien diseñado, de frecuencia mucho más baja que la frecuencia de conmutación. En la figura 9.1 se muestra un ejemplo de evolución de corriente por un inductor; la evolución del valor medio es mucho más lenta que las variaciones observadas en un período de conmutación T . Se habla entonces de una dinámica en *valores promediados*, y así se le denomina al método a desarrollar en esta sección, basado

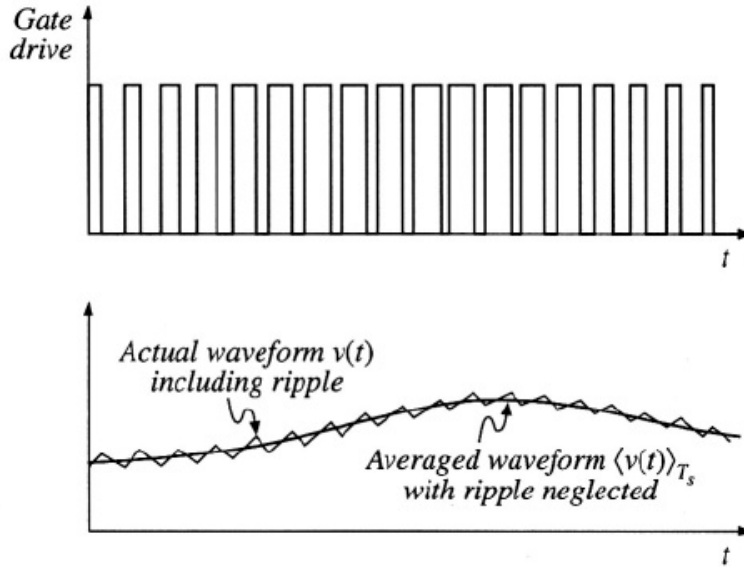


Figura 9.1: Dinámica en baja frecuencia de un convertidor. Tomada de [13].

en [13]. Existen otros que logran resultados equivalentes, como ser el modelado en variables de estado^[10], y el de llaves promediadas^[13].

Las variables de estado (y funciones de ellas) que se estudian son un promedio móvil de las variables instantáneas. Así se trabajará, por ejemplo, en lugar de la corriente instantánea por un inductor $i_L(t)$, con el promedio móvil:

$$\langle i_L(t) \rangle_T \equiv \int_{t-T}^t i_L(\tau) d\tau \equiv \overline{i_L}(t)$$

que por comodidad se notará $\overline{i_L}(t)$. También se podrá hablar de sus derivadas, que son iguales al promediado de las derivadas instantáneas¹:

$$\frac{d}{dt} \overline{i_L}(t) = \overline{\frac{d}{dt} i_L(t)}$$

Para los inductores y condensadores del sistema se podrá entonces aplicar su ecuación característica promediada:

$$\begin{cases} \overline{v_L}(t) = L \frac{d}{dt} \overline{i_L}(t) \\ \overline{i_C}(t) = C \frac{d}{dt} \overline{v_L}(t) \end{cases} \quad (9.1)$$

y a partir de ellas determinar las ecuaciones diferenciales que gobiernan la evolución frente a perturbaciones. En el caso general estas ecuaciones son no lineales.

¹Aplicando el primer y segundo teorema fundamental del cálculo.

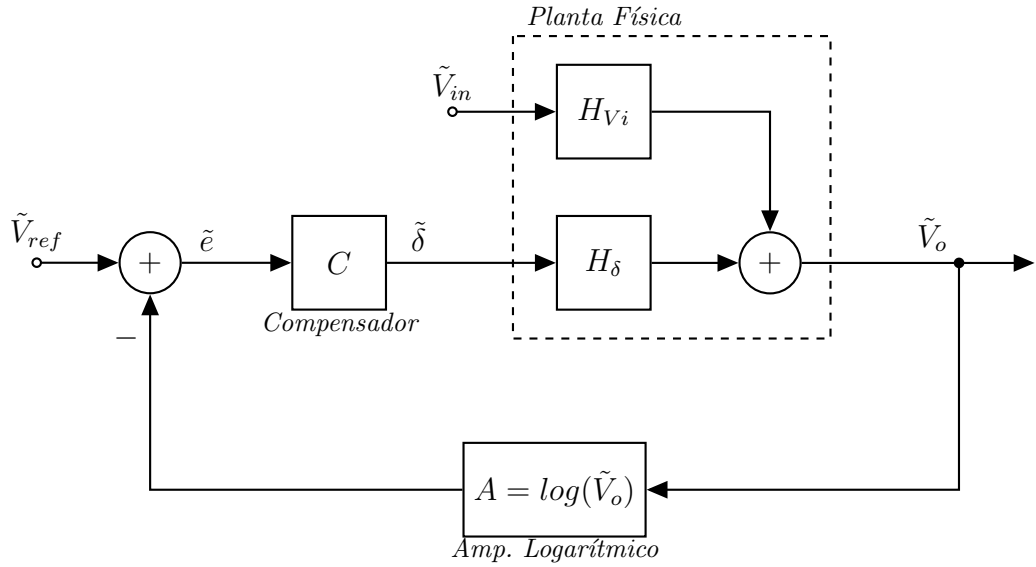


Figura 9.2: Diagrama de bloques del sistema.

Lo que se hace entonces es considerar su linealización entorno a un punto de funcionamiento y trabajar con la pequeña señal sobre el mismo. Por ejemplo, para el ciclo de trabajo, se tendrá:

$$\bar{\delta}(t) = \delta^* + \tilde{\delta}(t)$$

donde $\bar{\delta}(t)$ corresponde a la variable promediada, la constante δ^* al punto de operación (en este caso ciclo de trabajo de régimen) y $\tilde{\delta}(t)$ a los desvíos de la variable promediada de su punto de régimen (pequeña señal de la variable promediada). En la siguiente subsección se verá un ejemplo de cálculo detallado.

A partir de la mencionada ecuación diferencial linealizada se pueden obtener entonces las transferencias en señal en lazo abierto de perturbaciones en la tensión de entrada hacia la salida (H_{Vi}) y perturbaciones en el ciclo de trabajo (H_δ) hacia la salida, caracterizando así la respuesta de la planta de potencia.

El lazo se cierra tomando una muestra de la tensión de salida, comparándola con una tensión de referencia, y procesando esta diferencia mediante un sistema compensador para determinar el ciclo de trabajo. De este modo, las transferencias en lazo cerrado desde la tensión de referencia a la tensión de salida y desde las variaciones en la tensión de entrada² a la salida, resultan:

$$H_{V_{ref}}^{LC} = \frac{H_\delta C}{1 + H_\delta C} \quad (9.2)$$

$$H_{V_i}^{LC} = \frac{H_{V_i}}{1 + H_\delta C} \quad (9.3)$$

Observando las ecuaciones 9.2 y 9.3 se puede ver claramente que si el compensador C es tal que el lazo abierto $H_\delta C$ tiene alta ganancia, el sistema es poco

²Usualmente riple asociado a la rectificación de tensión alterna de red.

Capítulo 9. Teoría de control y diseño de compensadores

sensible a las variaciones en la tensión de entrada y altamente sensible a las variaciones en la tensión de referencia, características deseadas. En particular, si el compensador tiene una componente integradora, logrará ganancia en continua infinita, $C(0) = \infty$, lo cual implica tener un error en régimen nulo.

En general no basta con obtener alta ganancia sino que se debe cuidar el margen de fase del lazo $H_\delta C$, pues ambas transferencias en lazo cerrado tendrán como polos a los ceros de $1 + H_\delta C$. Un margen de fase reducido implica, para las transferencias de la gran mayoría de los convertidores, un par de polos complejos conjugados cerca del eje imaginario. Esto no solo implica estar cerca de la inestabilidad (posible por variaciones en componentes) sino también una pobre respuesta dinámica en el sentido de poco amortiguada y con gran sobretiro. Se pueden realizar distintas aproximaciones a las transferencias más típicas para relacionar cuantitativamente el margen de fase de $H_\delta C$ con el sobretiro de los lazos cerrados. No serán desarrolladas en este trabajo, haciéndose referencia a las bibliografías [1, 13, 32]. De dichos análisis cuantitativos se concluyen como aceptables márgenes de fase mayores a 40° , valor que se utilizará como criterio de diseño. En la sección 9.2 se expone un ejemplo.

9.1.1. Transferencias en lazo abierto

En esta subsección se mostrará con un ejemplo, la obtención de las transferencias en lazo abierto H_{V_i} y H_δ mencionadas, a partir de la linealización de la ecuación diferencial que gobierna la evolución de las variables en valores promediados. Se desarrollará a modo de ejemplo el caso del convertidor *boost*, presentando los resultados para las otras topologías, pues el procedimiento es totalmente análogo y no aporta su desarrollo aquí. Se trabajará únicamente con las transferencias en conducción continua.

Se parte de obtener el vínculo entre el valor promediado de la tensión en el inductor y los valores promediados de las tensiones de entrada y salida. En el primer tramo de período $0 - \delta T$ sobre el inductor se aplica la tensión de entrada $\overline{V_i}$, mientras que durante el segundo la resta $\overline{V_i} - \overline{V_o}$. Resulta entonces que

$$\overline{V_L} = \delta \overline{V_i} - (1 - \delta)(\overline{V_i} - \overline{V_o}) = L \frac{d\overline{i_L}}{dt} \quad (9.4)$$

por otro lado aplicando la conservación de la carga en el nodo positivo de salida se tiene:

$$\overline{i_D} = \overline{i_C} + \overline{i_R} = C \frac{d\overline{V_o}}{dt} + \frac{\overline{V_o}}{R} \quad (9.5)$$

siendo $\overline{i_C}$ la corriente entrante por el borne positivo del condensador, $\overline{i_R}$ la corriente consumida por la carga e $\overline{i_D}$ la corriente por el diodo de salida. Observando que la corriente por el inductor coincide con la del diodo en el intervalo $\delta T - T$, se puede afirmar, en valores promediados, que $\overline{i_D} = (1 - \delta)\overline{i_L}$. Entonces, derivando 9.5 y combinándola con 9.4, se obtiene:

9.2. Diseño del compensador en tiempo continuo

$$C \frac{d^2 \bar{V}_o}{dt^2} + \frac{1}{R} \frac{d\bar{V}_o}{dt} = \frac{1-\bar{\delta}}{L} (\delta \bar{V}_i + (1-\bar{\delta})(\bar{V}_i - \bar{V}_o)) - \frac{1}{1-\bar{\delta}} \left(C \frac{d\bar{V}_o}{dt} + \frac{\bar{V}_o}{R} \right) \frac{d\bar{\delta}}{dt} \quad (9.6)$$

que es la ecuación diferencial no lineal que gobierna la evolución de las variables en valores promediados. Como se ha dicho, el siguiente paso es linealizarla considerando pequeñas variaciones en torno a un punto de equilibrio. Se descomponen entonces las variables en juego de la siguiente manera:

$$\begin{aligned} \bar{\delta} &= \delta^* + \tilde{\delta} \\ \bar{V}_i &= V_i^* + \tilde{V}_i \\ \bar{V}_o &= V_o^* + \tilde{V}_o \end{aligned} \quad (9.7)$$

donde x^* indica los valores en régimen (constantes a los efectos del presente modelado) y \tilde{x} indica la pequeña señal de interés (variaciones de los valores promediados entorno al valor de régimen).

El segundo miembro de la ecuación 9.6 es una función de las 5 variables $\bar{\delta}$, $\frac{d\bar{\delta}}{dt}$, \bar{V}_o , $\frac{d\bar{V}_o}{dt}$ y \bar{V}_i que se puede sustituir por sus términos del desarrollo de Taylor hasta el primer orden. Haciendo esta aproximación, sustituyendo las expresiones 9.7 en 9.6 y cancelando las partes constantes, restan las componentes de pequeña señal de interés, las cuales resultan obedecer entonces:

$$C \frac{d^2 \tilde{V}_o}{dt^2} + \frac{1}{R} \frac{d\tilde{V}_o}{dt} = \tilde{\delta} \frac{\bar{V}_i}{L} - \frac{d\tilde{\delta}}{dt} \frac{\bar{V}_o}{R(1-\bar{\delta})} + \tilde{V}_i \frac{1-\bar{\delta}}{L} - \tilde{V}_o \frac{(1-\bar{\delta})^2}{L} \quad (9.8)$$

Simplemente pasando al dominio en frecuencia mediante la transformada de Laplace, y simplificando, se pueden obtener las transferencias en lazo abierto buscadas, resultando:

$$\begin{cases} \tilde{V}_o(s) &= H_\delta \tilde{\delta}(s) + H_{V_i} \tilde{V}_i(s) \\ H_\delta &= G_{\delta 0} \frac{(1-\frac{s}{\omega_z})}{\left(1+\frac{s}{Q\omega_0}+\left(\frac{s}{\omega_0}\right)^2\right)} \\ H_{V_i} &= G_{V_i 0} \frac{1}{\left(1+\frac{s}{Q\omega_0}+\left(\frac{s}{\omega_0}\right)^2\right)} \end{cases} \quad (9.9)$$

donde las constantes resultantes se muestran en la tabla 9.1 junto a los resultados para las otras dos topologías. Como se puede ver, en todos los casos se trata de un sistema con un par de polos conjugados, mientras que el cero con parte real positiva sólo aparece en las transferencias H_δ para los casos *Boost* y *Buck-boost*.

9.2. Diseño del compensador en tiempo continuo

Un desafío particular que se tiene para el diseño del compensador en el presente trabajo es que se pretende, en primera instancia, que se puedan recorrer varios puntos de funcionamiento muy distintos, variando tanto tensiones de entrada y salida (y por lo tanto ciclos de trabajo) como grandes rangos de carga. Como se vio

Capítulo 9. Teoría de control y diseño de compensadores

Convertidor	$G_{V_i,0}$	$G_{\delta 0}$	ω_0	Q	ω_z
<i>Buck</i>	$\bar{\delta}$	$\frac{\bar{V}_o}{1-\bar{\delta}}$	$\frac{1}{\sqrt{LC}}$	$R\sqrt{\frac{C}{L}}$	∞
<i>Boost</i>	$\frac{1}{1-\bar{\delta}}$	$\frac{\bar{V}_o}{1-\bar{\delta}}$	$\frac{1-\bar{\delta}}{\sqrt{LC}}$	$(1-\bar{\delta})R\sqrt{\frac{C}{L}}$	$\frac{(1-\bar{\delta})^2 R}{L}$
<i>Buck-boost</i>	$\frac{\bar{\delta}}{1-\bar{\delta}}$	$\frac{\bar{V}_o}{\bar{\delta}(1-\bar{\delta})}$	$\frac{1-\bar{\delta}}{\sqrt{LC}}$	$(1-\bar{\delta})R\sqrt{\frac{C}{L}}$	$\frac{(1-\bar{\delta})^2 R}{\bar{\delta}L}$

Tabla 9.1: Constantes de las transferencias en lazo abierto para los tres convertidores.

en los resultados de las transferencias en lazo abierto, el lazo a compensar depende fuertemente del punto de funcionamiento. Esto implica una exigencia mayor sobre el compensador pues la compensación debe ser tal que para los cambios en la transferencia de la planta debido al cambio del punto de funcionamiento, el margen de fase sea aceptable.

Para mayor claridad se optó por mostrar la compensación para un sólo punto de funcionamiento y para un convertidor, nuevamente el *boost*. Trabajando gráficamente con los diagramas de bode se puede, como quedará claro más adelante, compensar varios puntos a la vez. Se mostrarán los resultados de los compensadores para los tres convertidores al final.

Otro particularismo del presente diseño, aunque de menor impacto, lo aporta el amplificador logarítmico para la medición de la tensión de salida, desarrollado en 10.2. Esto afecta la medición de la componente en señal de la tensión de salida por un factor de $1/\bar{V}_o$ correspondiente a la derivada del logaritmo. Existe otra constante, correspondiente al factor multiplicativo del amplificador, pero eso se tendrá en cuenta al momento del pasaje a tiempo discreto junto con otros ajustes de escala. Las nuevas transferencias en lazo cerrado se ven afectadas entonces de la siguiente manera:

$$H_{V_{ref}}^{LC*} = \frac{H_{\delta}C}{1 + \frac{H_{\delta}C}{\bar{V}_o}} \quad (9.10)$$

$$H_{V_i}^{LC*} = \frac{H_{V_i}}{1 + \frac{H_{\delta}C}{\bar{V}_o}} \quad (9.11)$$

y por lo tanto el lazo abierto que interesa compensar es $\frac{H_{\delta}C}{\bar{V}_o}$.

En la figura 9.3 se muestra en negro la respuesta de la planta en lazo abierto sin compensar desde el ciclo de trabajo a la salida (teniendo en cuenta el amplificador logarítmico) para un *boost* con tensión de entrada de 155 V, salida de 400 V, y corriente de carga de 4 A. Tiene el par de polos complejos en 73 Hz y una frecuencia de ganancia unitaria $f_T = 154$ Hz. Para esta frecuencia la fase es de 181° , es decir un margen de fase menor a un grado, algo totalmente indeseable.

Además por el hecho de estar los 154 Hz cerca de los 73 Hz la frecuencia f_T tiene cierta dependencia con el amortiguamiento del sistema (básicamente dado por la carga y el ciclo de trabajo de régimen). Para el caso general de variación de carga y ciclo de trabajo facilita el diseño disminuir esta dependencia lo cual se logra aportando ganancia suficiente para aumentar f_T . Se elije fijar una f_T objetivo de

9.2. Diseño del compensador en tiempo continuo

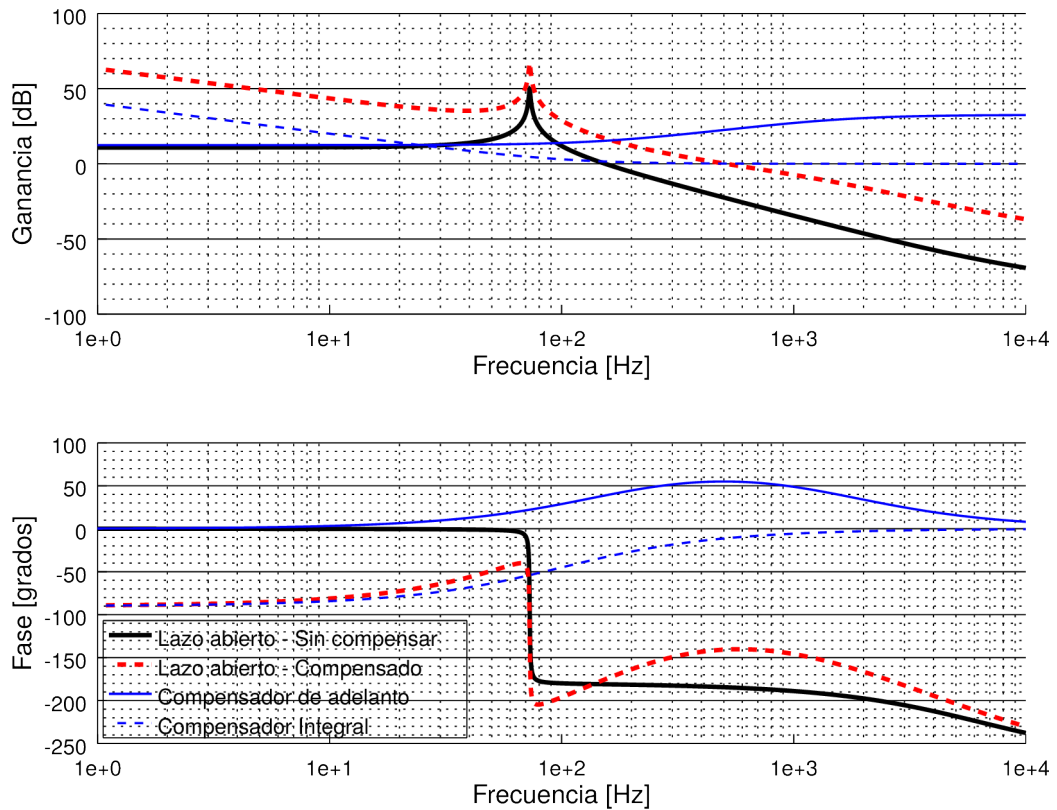


Figura 9.3: Compensación del lazo.

500 Hz pues se evaluaron los valores extremos que puede tomar el factor de calidad Q resultando que la ganancia en 500 Hz no se ve afectada por su variación. No conviene agrandar excesivamente esta frecuencia pues empieza a notarse el efecto del cero del sistema, que resta más fase aún, dificultando la compensación.

Además de compensar la fase en f_T se agregará un controlador proporcional integral con la forma

$$H_{PI} = 1 + \frac{w_{PI}}{s}$$

con una frecuencia de $f_{PI} = \frac{w_{PI}}{2\pi} = 100 \text{ Hz}$. El mismo no afectará la ganancia a 500 Hz , quitando simplemente unos 10° de fase a la misma frecuencia, y aportando la ganancia infinita en continua que permite tener error en régimen nulo.

La fase original a 500 Hz es de 184° con lo cual se agrega un compensador de adelanto de fase que aporte a esta frecuencia una fase de 54° (para tener un margen de fase de 40°). Deberá tener a 500 Hz una ganancia de $23 \text{ dB} \sim 10^{\frac{22.5}{20}} = 13.3$ (pues la original tiene -23 dB). Un compensador con estas características tiene la forma:

$$H_A = G_{C0} \frac{1 + \frac{s}{w_z}}{1 + \frac{s}{w_p}}$$

donde

$$\begin{cases} G_{C0} &= 13,3 \sqrt{\frac{w_z}{w_p}} \\ w_z &= w_c \sqrt{\frac{1-\text{sen}(\theta)}{1+\text{sen}(\theta)}} \\ w_p &= w_c \sqrt{\frac{1+\text{sen}(\theta)}{1-\text{sen}(\theta)}} \\ w_c &= 2\pi 500 \text{ rad/s} = 3142 \text{ rad/s} \\ \theta &= 54^\circ \end{cases}$$

La frecuencia w_c es donde se da el máximo de fase del compensador y vale θ ; coincide con la media geométrica de las frecuencias w_z y w_p .

El compensador en su totalidad tiene entonces la estructura:

$$H_C = H_A H_{PI} = G_{C0} \frac{1 + \frac{s}{w_z}}{1 + \frac{s}{w_p}} \left(1 + \frac{w_{PI}}{s} \right) \quad (9.12)$$

En la figura 9.3 se muestran las transferencias de los compensadores por separado así como también el lazo abierto compensado. Se puede apreciar el margen de fase de 40° , la frecuencia f_T en 500 Hz y la naturaleza integradora para frecuencias menores a 100 Hz .

En la figura 9.4 se muestran los lazos cerrados resultantes desde la tensión de entrada a la salida y desde la tensión de referencia a la salida. Se ve cómo para el primer caso hay un gran rechazo, dándose el menor rechazo a una frecuencia de 200 Hz y valiendo $-15 \text{ dB} \sim 18\%$. Para el caso de la tensión de referencia se tiene una banda pasante con ganancia unitaria de aproximadamente 1 kHz .

9.3. Pasaje a tiempo discreto y truncamiento

El filtro se implementará en un microcontrolador con un conversor analógico-digital incorporado. El sistema es capaz de muestrear a 12 kHz con lo cual se podrán reconstruir señales de hasta 6 kHz . La señal de tensión de salida es filtrada por un pasa-bajos de frecuencia de corte $7,2 \text{ kHz}$ con lo cual es de esperar que no haya prácticamente problemas de *aliasing*.

Para la implementación del filtro en el microcontrolador se debe hacer el pasaje del sistema a tiempo discreto. Para realizar esto existen varias técnicas como ser la invarianza de la respuesta al impulso, la invarianza de la respuesta al escalón, el mapeo de ceros y polos o la transformación bilineal. Esta última realiza una correspondencia entre el eje imaginario y el círculo unitario lo cual está asociado a que como método para correlacionar el plano s de Laplace con el z de la transformada zeta, mantiene la estabilidad. Es por esta razón que se lo utilizará en este trabajo.

Dicha correspondencia entre los planos z y s es

$$s \rightarrow \frac{2}{T_s} \frac{z - 1}{z + 1}$$

9.3. Pasaje a tiempo discreto y truncamiento

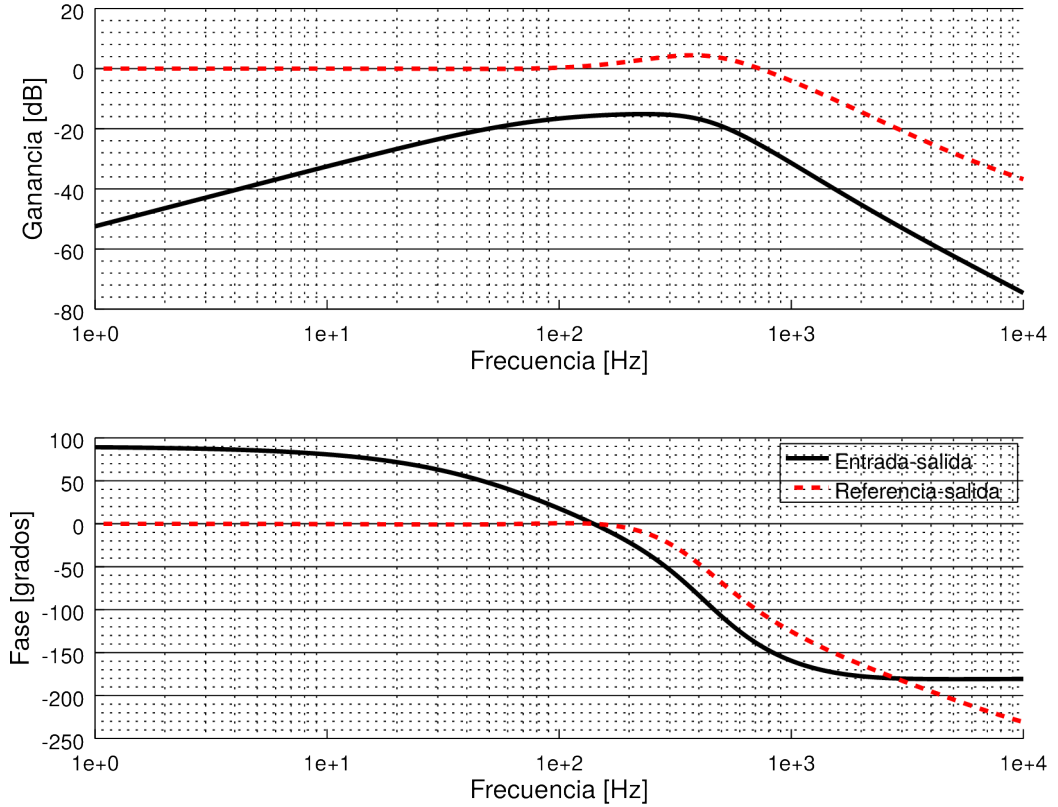


Figura 9.4: Lazos cerrados resultantes.

donde $T_s = \frac{1}{12 \text{ kHz}} = 83,2 \mu s$ es el período de muestreo del sistema. Haciendo la sustitución en la transferencia 9.12 de tiempo continuo se obtiene la transferencia en tiempo discreto de la forma:

$$H_C^{TD} = \frac{b_0 + b_1 z^{-1} + b_2 z^{-2}}{1 + a_1 z^{-1} + a_2 z^{-2}} \quad (9.13)$$

que corresponde a un sistema de respuesta al impulso infinita (IIR, por sus siglas en inglés). Una típica y simple descomposición en bloques (que tiene una correspondencia directa con su implementación por *software*) es la que se muestra en la figura 9.5. La misma se denomina usualmente celda *biquad* y descompone al sistema en un filtro de respuesta al impulso finita (FIR, por sus siglas en inglés) en cascada con un IIR.

La evaluación numérica, producto de la sustitución a partir del tiempo continuo, da como resultado los coeficientes³ expuestos en la tabla 9.2.

La primer evaluación que se puede hacer es cuantificar cuánto deformó la transformación bilineal a la respuesta en frecuencia del compensador. En la figura 9.6 se contrastan ambas respuestas. Es claro que la distorsión se da fundamentalmente en fase a partir de los 3 kHz aproximadamente. Esto no tiene impacto alguno en

³Se muestran hasta la tercer cifra decimal aunque la precisión del cálculo fue mayor.

b_0	b_1	b_2	a_1	a_2
42,337	-79,166	37,000	-1,414	0,414

Tabla 9.2: Coeficientes de la celda *biquad*.

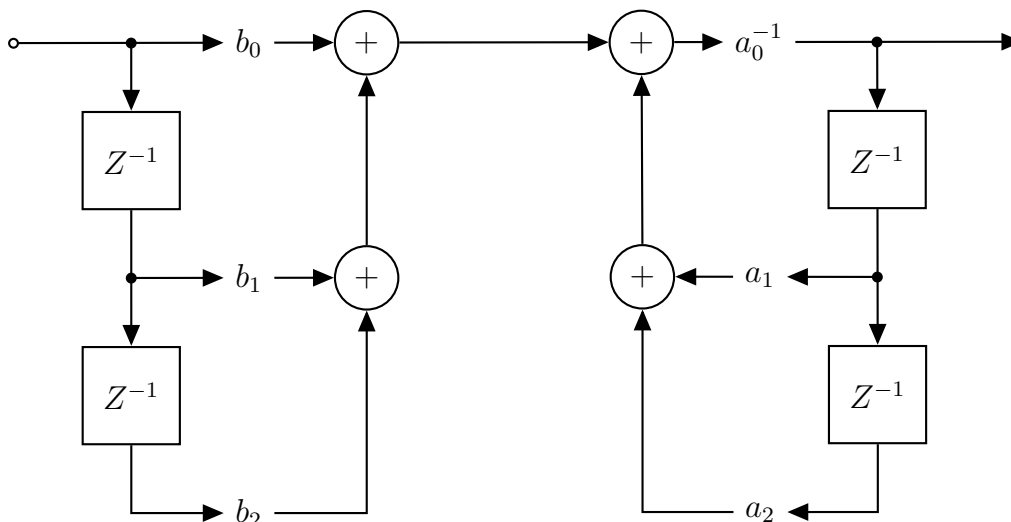


Figura 9.5: Celda *Biquad* para implementación de filtro digital.

la compensación del lazo pues se está casi una década por encima de la frecuencia f_T .

Otra evaluación es la del truncamiento de coeficientes. A la hora de representar los coeficientes en registros de memoria se usa una cantidad finita de bits. La mejor opción para representar precisamente los coeficientes es utilizar un sistema de punto flotante. Sin embargo los recursos de proceso disponibles en el microprocesador utilizado implican tiempos de proceso con operaciones en punto flotante tales que impiden mantener la frecuencia de muestreo que se tiene. Es por esto que se decide operar con enteros. En cualquier caso se tiene un error por el truncamiento de coeficientes. Este error cambia, naturalmente, la respuesta del sistema.

En el caso de representación entera se puede elegir con qué precisión se representan los coeficientes simplemente multiplicando y dividiendo a 9.13 por un factor a elección y tomando las partes enteras, obteniendo así los nuevos coeficientes. Se prueba entonces empíricamente este proceso de truncado con distintas potencias de 2 comparando la respuesta con la del sistema sin truncamiento. El hecho de que sean potencias de 2 tiene su importancia práctica pues, en la segunda etapa de implementación (ver figura 9.5) es necesario dividir entre el coeficiente a_0 . Como $a_0 = 1$ cuando el filtro está normalizado, luego de la multiplicación por el factor, el nuevo a_0 resulta ser el mismo factor. Entonces dicha división se traduce a un simple corrimiento de bits, lo cual es mucho más rápido que una división entre enteros.

En la figura 9.7 se muestran dos situaciones, correspondientes a un factor de 2^2 y otro de 2^3 . Para el primer caso se tiene que el sistema cambia drásticamente su

9.3. Pasaje a tiempo discreto y truncamiento

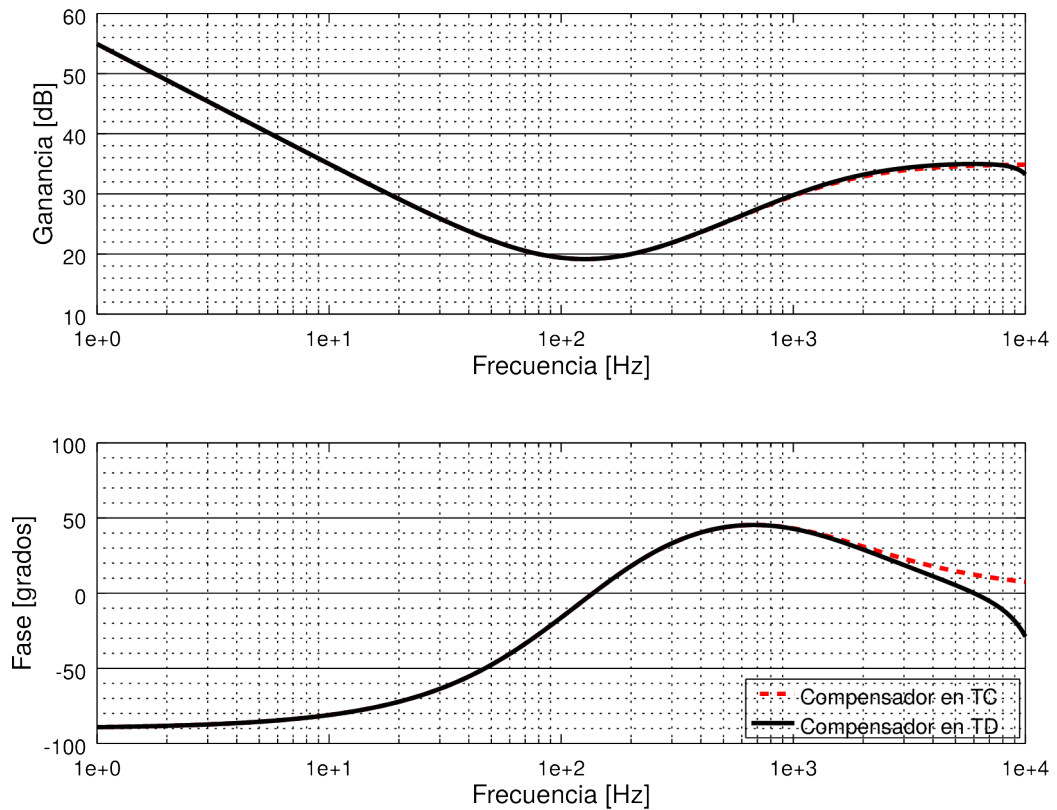


Figura 9.6: Comparación de filtro digital con filtro en tiempo continuo.

comportamiento para frecuencias menores a 300 Hz . Sin embargo para el segundo caso el desvío es considerablemente menor, manteniendo el comportamiento cualitativamente igual. Si se aumenta el factor el sistema se comporta, naturalmente, más parecido al sin truncamiento.

Lo expuesto hasta aquí en esta sección fue un ejemplo puntual. Se realizó este trabajo para las tres topologías y considerando el rango de variación de puntos de funcionamiento más amplio posible. Para cada uno se tomó un truncamiento correspondiente a un factor de 2^6 .

Para el *buck* se tomaron ciclos de trabajo mínimos y máximos del 2% y 90% respectivamente, una corriente de salida máxima de 10 A , y una tensión máxima de entrada de 310 V . Para el *boost*, una tensión de entrada máxima de 155 V , un ciclo de trabajo máximo de 72% y una corriente máxima de salida de 6 A . Por último para el *buckboost* una tensión de entrada máxima de 155 V , una mínima de 10 V , un ciclo de trabajo máximo de 72%. Se obtuvieron tres compensadores que aseguran un margen de fase menor a 40° en todos los casos.

Un detalle menor pero importante es tener en cuenta la ganancia que introduce el pasaje de voltios medidos en el conversor analógico-digital al número interno que lo representa, así como también el pasaje del número que representa a un ciclo de trabajo, con el ciclo de trabajo como un número entre 0 y 1. También se debe con-

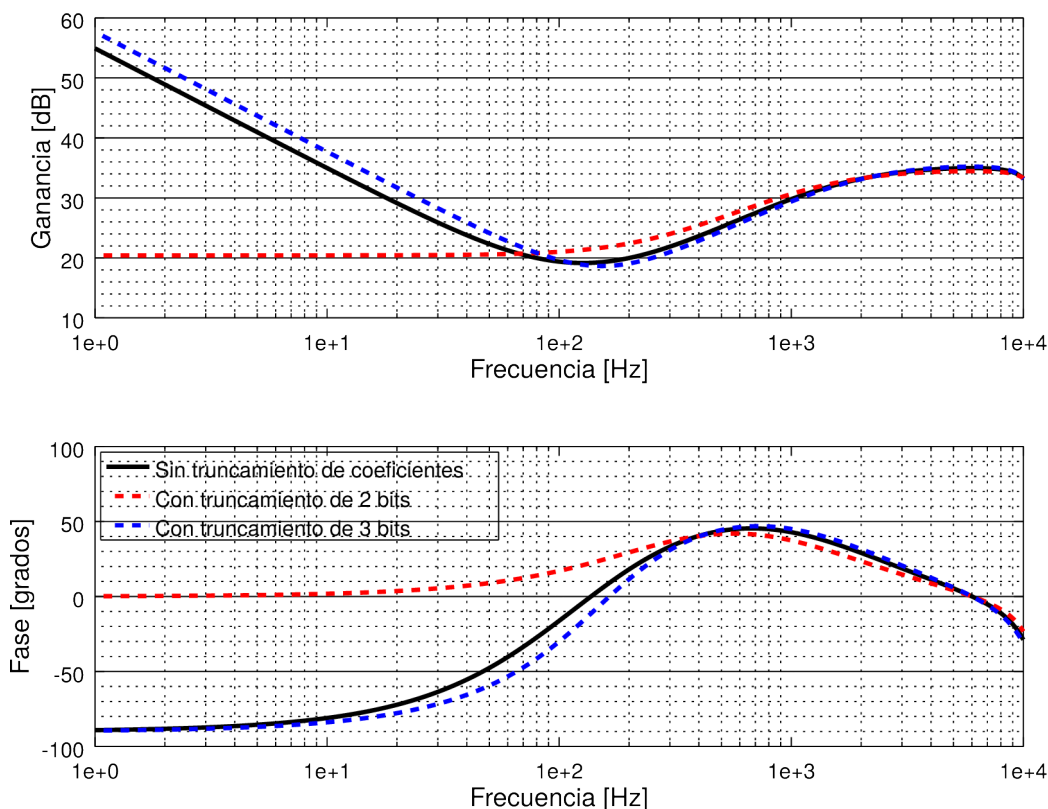


Figura 9.7: Evaluación del efecto del truncamiento de coeficientes.

Convertidor	b_0	b_1	b_2	a_0	a_1	a_2
<i>Buck</i>	901	-1616	722	64	-34	30
<i>Boost</i>	4271	-8010	3753	64	-53	-11
<i>Buckboost</i>	402	-755	354	64	-76	12

Tabla 9.3: Coeficientes a programar.

siderar la constante multiplicativa del amplificador logarítmico. Estos tres factores en conjunto agregan una ganancia al lazo de $0,75259^4$. Se debe entonces dividir la transferencia del compensador a programar entre este factor para compensarlo.

Los coeficientes luego del escalado para mejorar la precisión (es decir los que hay que utilizar directamente en el *firmware*) se exponen en la tabla 9.3.

9.4. Evaluación de desempeño

En la figura 9.8 se muestran las formas de onda de tensión y corriente en el inductor de un *buck* operando a 50 kHz controlado en lazo cerrado por el

⁴De precisión consistente con el factor de 2^6 , los coeficientes de la tabla 9.2 y el truncamiento asociado.

9.4. Evaluación de desempeño

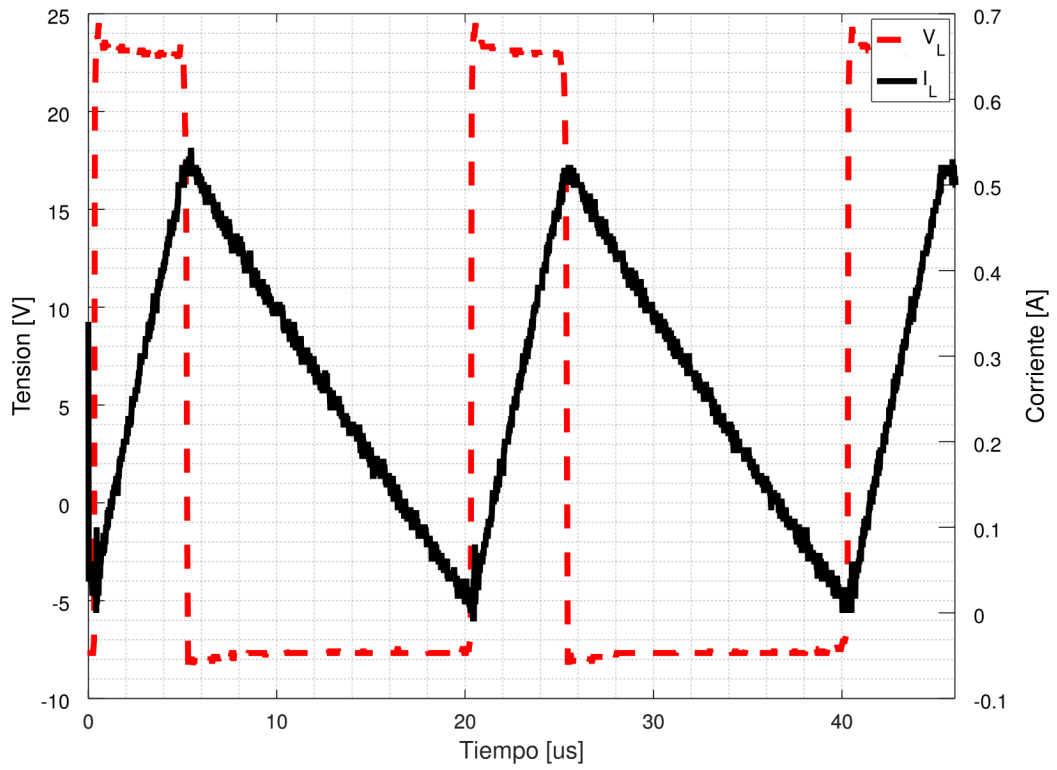


Figura 9.8: Corriente y tensión en el inductor de un *buck* operando a 50 kHz controlado por el compensador digital diseñado.

compensador digital diseñado.

Inconvenientes surgidos en la última etapa de este proyecto impidieron se continúe con el resto de las pruebas obvias que deben completar esta sección.

Esta página ha sido intencionalmente dejada en blanco.

Capítulo 10

Módulo de control

Se presenta brevemente la complejidad que trae aparejado el desarrollo de un sistema de control para un convertidor que promete ser tan versátil como robusto.

Se va construyendo el diagrama de bloques relativo al sistema de control a la par que se desarrollan los aspectos más relevantes de cada unidad conceptual. Se trata de un diseño que atañe tanto a la electrónica (hardware) como al firmware, no así a los elementos pertenecientes a la teoría del control.

Incorpora aspectos variados como sensado de tensión con escala logarítmica, sensado de corriente por la llave, interacción LED/LDR para establecer la frecuencia de conmutación y el desarrollo de un sistema embebido tratando de mantener un equilibrio no trivial entre la rápida respuesta temporal y la usabilidad y la didáctica que rigieron el diseño del presente proyecto.

El control de convertidores de potencia constituye un desafío no solo desde el punto de vista de la teoría del control, sino también en cuanto al diseño del *hardware* involucrado.

El convertidor en particular que se pretende controlar en este proyecto contiene algunas características que lo complejizan aún más, como ser: frecuencia variable entre 50 kHz y 500 kHz , lazo de compensación configurable por el usuario, aislamiento galvánica con el resto del convertidor, capacidad de operar en lazo abierto o lazo cerrado, control tanto de tensión como de corriente a la salida, y, por su fuera poco, manteniendo la característica didáctica que rigió el diseño del resto del convertidor.

El sistema de control, al igual que el resto del proyecto, será construido en forma artesanal lo que implica priorizar componentes de agujero pasante (*through-hole*) y adaptarse, en algunos casos, a los componentes disponibles en plaza así como a la tecnología disponible en el Laboratorio de Electrónica de Potencia.

10.1. Diseño de placa de control

En el afán de satisfacer todos los requerimientos de diseño, en particular el que implica un lazo de compensación configurable por el usuario, se decide utilizar un microcontrolador (MCU, por sus siglas en inglés), de forma tal que el usuario pueda fácilmente programar un filtro digital que oficie de lazo de compensación.

Una alternativa a lo anterior podría haber sido el diseño de una placa de control donde el circuito de compensación fuese modular, permitiendo al usuario configurar el sistema de compensación a partir de la construcción de un pequeño trozo de hardware. Sin embargo, se consideró más práctico y versátil la utilización de un microcontrolador al cual, posteriormente, se le podrán asignar otras funcionalidades, ya sea dentro del presente proyecto o en futuras mejoras.

La oferta de microcontroladores disponibles en el mercado es abrumadora, sin embargo se reduce considerablemente si se tiene en cuenta el alcance del proyecto, en particular los aspectos de didáctico y simplista que se le ha tratado de atribuir a lo largo del diseño; la programación de sistemas embebidos no es un objetivo primordial y, a la vez, la programación de un filtro digital no puede resultar una tarea tediosa ni requerir artillería de hardware y software que la convierta en una empresa inviable para la utilización en el Laboratorio de Electrónica de Potencia. Es por lo anterior que se optó por utilizar un microcontrolador compatible con el proyecto Arduino. La elección decantó por el ATmega1284p por ser de los más potentes en lo que respecta a frecuencia, periféricos y memoria, tanto FLASH como RAM y con la suficiente simpleza tanto de programación (arquitectura megaAVR más que conocida y documentada en la comunidad Arduino) como de montaje (agujero pasante).

El MCU ATmega1284p, si bien es de los megaAVR más potentes, no posee salidas moduladas por ancho de pulso (PWM por sus siglas en inglés) con la suficiente velocidad como para controlar directamente la conmutación de la llave, por lo que igual se hace necesario la utilización de un circuito integrado apropiado para tal fin.

A los efectos de seleccionar un controlador PWM se tuvieron en cuenta dos características principales; la frecuencia de trabajo y la tensión de alimentación, la primera para poder variarla en un rango de entre 50kHz y 500kHz y la segunda para que soporte 5V de forma tal de no requerir una tensión adicional en la placa de control (tanto el módulo de fibra óptica como el MCU se alimentan a 5V). Estas consideraciones llevaron a estudiar los dispositivos UCC28251 y TPS43000. Si bien el primero es más completo y versátil, también es más tedioso de ser controlado por un MCU, lo que llevó a optar por la utilización del TPS43000 a pesar de no contar, como se verá más adelante, con la posibilidad de realizar control por corriente. No se descarta, en futuros diseños, la utilización del UCC28251, pero tratándose de un primer diseño se consideró que el control por corriente no ameritaba la complejidad de la electrónica necesaria para tal realización.

En la figura 10.1 se muestra un esquema muy general del sistema de control. Se trata, evidentemente, de un diseño bastante atípico ya que el integrado TPS43000 no fue pensado para ser controlado por un microcontrolador, sino que su diseño

10.1. Diseño de placa de control

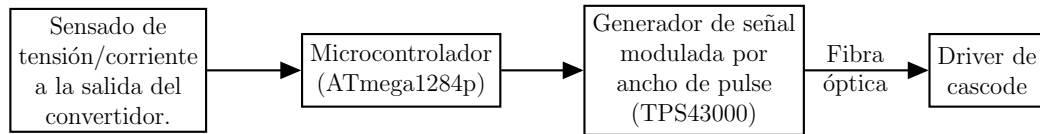


Figura 10.1: Esquema general del sistema de control.

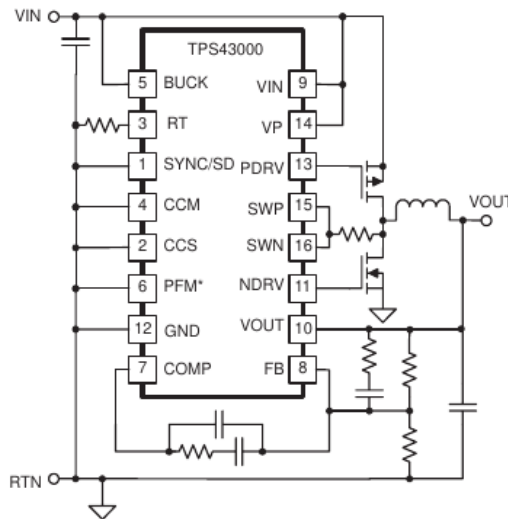


Figura 10.2: Ejemplo básico de utilización del integrado TPS43000 para esquematizar su funcionamiento.

prevee que sea el mismo TPS43000 el que controle al convertidor. Este hecho puede argumentarse por la cuestión didáctica de tratar que el estudiante no vea como algo tan lejano la extrapolación de este convertidor a uno específico para una aplicación concreta. Sin embargo, al igual que muchas de las soluciones propuestas, este diseño fue determinado además por la escasa disponibilidad de componentes en plaza así como por el cronograma incierto y dilatado de compras internacionales a través de la Universidad.

10.1.1. Generador de señal modulada por ancho de pulso

Como se explicó en la sección anterior, la señal modulada por ancho de pulso (PWM por sus siglas en inglés) se generará utilizando el circuito integrado TPS43000^[49]. Este dispositivo está pensado como solución general para el control de convertidores DC-DC de diversas topologías, en general de pequeño porte y no aisladas, por lo que su salida es capaz de conmutar directamente un pequeño transistor MOSFET de potencia. Además posee salidas para realizar rectificación sincrónica¹. En la figura 10.2 se muestra un ejemplo típico del circuito integrado

¹Se llama *rectificación sincrónica* a la sustitución de un diodo por una llave, logrando en general mejorar la eficiencia, fundamentalmente debido a la disminución en la caída de tensión del dispositivo en conducción.

Capítulo 10. Módulo de control

TPS43000 para ilustrar su funcionamiento y facilitar la lectura que sigue².

Contiene dos salidas posibles para la conmutación de MOSFETs, PDRV y NDRV, la primera pensada para conmutar un MOSFET de canal p y la segunda para conmutar un MOSFET de canal n . Cuando se lo configura como *buck*, la salida PDRV es utilizada para manejar la llave principal del convertidor, mientras que la salida NDRV se utiliza para conmutar el MOSFET de rectificación sincrónica. En caso contrario, la llave principal se conecta a la salida NDRV y la correspondiente a rectificación sincrónica a la salida PDRV.

Cuando se lo configura como *buck* el ciclo de trabajo no está limitado, mientras que cuando adopta una configuración distinta el ciclo de trabajo se encuentra limitado al 90%. Es por esto que se lo configurará permanentemente como *buck* utilizando la salida PDRV, luego de invertirla, para controlar la conmutación de la llave principal a través de la fibra óptica. La limitante de ciclo de trabajo, de ser necesaria, será establecida por *software*. Dado que no se realizará rectificación sincrónica la salida NDRV no será utilizada en este proyecto.

En la configuración *buck*, el integrado espera que sus entradas SWP y SWN se cortocircuiten y se conecten al *drain* del mosfet para sensar la corriente por el mismo³. Si bien el circuito integrado TPS4300 no cuenta con modo de control por corriente, sí prevé el sensado de la corriente por la llave con dos posibles usos; una simple limitante que puede utilizarse como *modo de corriente constante* o una protección contra sobre corrientes. Sobre la primer opción no se han encontrado mayores explicaciones en la hoja de datos ni en el manual de usuario, pero sí se desea utilizar la protección contra sobrecorrientes, por lo que se realizará el circuito necesario para adaptar la señal de corriente por la llave a los niveles esperados por este dispositivo y se dejará la opción de experimentar con ambos modos de funcionamiento.

Las entradas VP, VIN y VOUT están previstas para utilizar distintas tensiones para el manejo de los MOSFETs de potencia. En la configuración prevista para el proyecto esta diferenciación carece de sentido por lo que se conectarán todas a $V_{cc} = 5 V$.

La entrada SYNC/SD es de doble propósito; puede utilizarse para sincronizarse con un oscilador externo o simplemente utilizarse para encender/apagar el convertidor. Inicialmente se consideró utilizar esta señal simplemente para el apagado del sistema aunque, como se verá más adelante, fue de suma utilidad poder sincronizarlo con el microcontrolador.

El diagrama de la figura 10.1 se convierte entonces en el de la figura 10.3. En las secciones siguientes se desarrollará la implementación específica de algunas interacciones, especialmente en lo que respecta al sensado de las distintas magnitudes, así como en lo relativo a adaptar las señales del MCU a las que requiere el generador de PWM.

²El circuito finalmente implementado poco y nada tendrá que ver con lo que se muestra en esa figura.

³Por estar configurado como *buck*, la tensión es relativa a *VIN*.

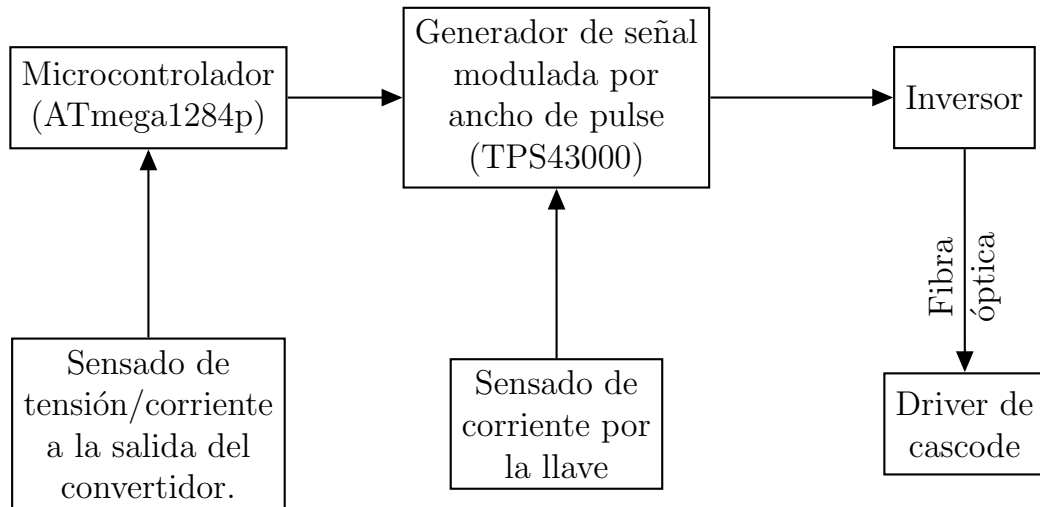


Figura 10.3: Esquema general del sistema de control.

10.1.2. Variado de frecuencia de conmutación

La frecuencia de salida del TPS4300 está dada por el valor de la resistencia a tierra que se le conecta externamente en el pin RT . Si se pretende que el microcontrolador sea el que determine el valor de la frecuencia, se requiere entonces que varíe el valor de esta resistencia. Dado que no se conoce el funcionamiento interno del generador de PWM en cuanto a cómo utiliza la resistencia en cuestión, no es posible adoptar soluciones como, por ejemplo, utilizar un MOSFET en zona resistiva; esta zona está determinada por la tensión *drain-source* y, por ende, es posible que el circuito integrado utilice tal resistencia en puntos de funcionamiento donde la relación resistiva entre *drain* y *source* ya no sea válida.

Una solución a lo anterior suelen ser optoacopladores con salida de resistor dependiente de luz (LDR por sus siglas en inglés). Dado que estos dispositivos no están disponibles en el mercado local, se procedió a construir uno enfrentando un diodo emisor de luz (LED por sus siglas en inglés) a un LDR y cubriendo la pareja de dispositivos con termocontraíble para evitar cualquier distorsión provocada por la luz ambiente. En la figura 10.4a se muestran el LED y el LDR utilizados junto a una foto del proceso de construcción donde se sujetaron ambos con un zunchos.

La idea general es realizar el circuito descrito en la figura 10.4b, siendo $FREQ_SET$ un terminal del MCU donde se generará la señal PWM para establecer, entre RT y GND , la resistencia adecuada según la frecuencia de funcionamiento que se quiera determinar. R_L , R_S y R_P son resistencias a determinar, tratando de aprovechar lo mejor posible el rango de variación de la PWM generada por el MCU.

Para determinar los valores de R_L , R_S y R_P se debe tener en cuenta la relación entre la resistencia total $R_{RT} = (R_S + R_{LDR}) || R_P$ y la frecuencia de salida del TPS43000, cuya hoja de datos^[49] establece que

$$f_{PWM} = \frac{38 \times 10^9}{R_{RT}} = \frac{38 \times 10^9}{(R_S + R_{LDR}) || R_P}$$

Capítulo 10. Módulo de control

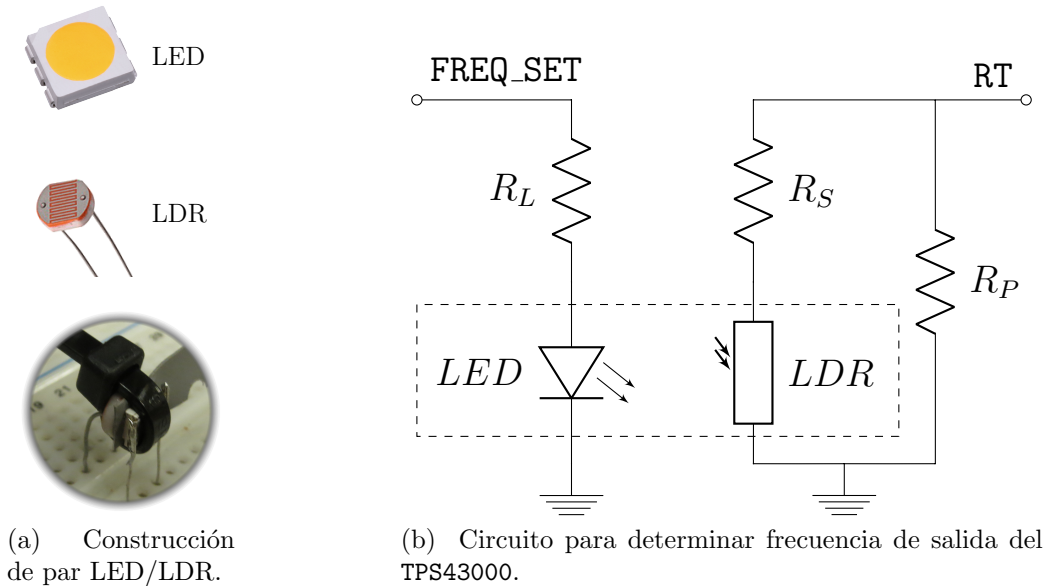


Figura 10.4: Determinación de frecuencia de PWM de salida a través de un optoacoplador con salida LDR.

siendo R_{LDR} la resistencia del LDR.

Se desea entonces que R_{RT} tenga valores máximo y mínimo de tal forma que la frecuencia de salida varíe entre 50 kHz y 500 kHz , por lo tanto

$$R_{RT}^{\min} = \frac{38 \times 10^9}{f_{PWM}^{\max}} = \frac{38 \times 10^9}{500 \times 10^3} = 76 \times 10^3 \Omega$$

$$R_{RT}^{\max} = \frac{38 \times 10^9}{f_{PWM}^{\min}} = \frac{38 \times 10^9}{50 \times 10^3} = 760 \times 10^3 \Omega$$

Cuando el LED está apagado la resistencia del LDR es de varios cientos de megaohm por lo que será R_P la que determine la frecuencia de oscilación mínima. Se impondrá, entonces, $R_P = 1\text{ M}\Omega$ de forma de dejar un margen de 22 kHz respecto a la frecuencia mínima deseada.

Por otro lado, sería ideal que cuando el LED esté prendido la resistencia del LDR sea del orden de la resistencia mínima que requiere ser vista por RT. Se encontró que la resistencia R_{SD} más grande tal que el LED prende es de $68\text{ k}\Omega$ y aún así R_{LDR} resulta bastante más pequeña que R_{RT}^{\min} . Además, esto genera que el LED no se encuentre en conducción franca por lo que se trataría de un diseño muy dependiente de la temperatura de trabajo y además sensible a fluctuaciones en la tensión de alimentación.

Se relevó con un osciloscopio en modo X-Y la curva del LED a utilizar y se encontró que con una resistencia de $1\text{ k}\Omega$ el mismo entraba en franca conducción sin sobrecargar al microcontrolador. En esta situación, con el LED encendido, el LDR satura, dejando poquísimo rango útil de la señal PWM generada por el MCU.

La forma de lograr conducción franca en el LED a la vez de maximizar el rango útil de la señal PWM fue interponiendo entre ambos dispositivos una lámina

10.1. Diseño de placa de control

de material semitransparente. Se probaron con varios materiales y se terminó utilizando un recorte de Sil-Pad®; claro está, no se trata de una solución todo lo reproducible que se hubiera deseado pero satisface fácilmente los requerimientos propuestos. Cómo aún así, estando el LED encendido, la resistencia en el LDR resultaba menor a $20\text{ k}\Omega$ se agregó una resistencia serie, R_S , de $47\text{ k}\Omega$.

En resumen, se realizó el circuito de la figura 10.4b con los datos de la tabla 10.1.

Componente	Valor
R_L	$1\text{ k}\Omega$
R_S	$47\text{ k}\Omega$
R_P	$1\text{ M}\Omega$

Tabla 10.1: Valores de los componentes para el circuito de la figura 10.4b.

Es importante conocer alguna expresión matemática que establezca una relación entre el ciclo de trabajo de la PWM en `FREQ_SET` y la frecuencia obtenida a la salida del generador de PWM TPS43000.

Bajo la hipótesis de que el período de la señal en `FREQ_SET` es mucho menor que los tiempos característicos del LDR, para cada longitud de onda λ , la intensidad de luz incidente sobre el LDR puede aproximarse como

$$L^\lambda = \delta L_{\text{MAX}}^\lambda$$

donde δ es el ciclo de trabajo de la PWM en `FREQ_SET` y L_{MAX}^λ es la intensidad de luz de longitud de onda λ que incide sobre el LDR cuando el LED se mantiene constantemente encendido.

La conductividad del LDR puede expresarse como^[21]

$$\sigma_{\text{LDR}} = \sigma_0 + \sigma_{ph} = \sigma_0 + \sum_{\lambda} \sigma_{ph}^\lambda = \sigma_0 + \sum_{\lambda} k^\lambda L^\lambda$$

donde σ_0 es la conductividad del LDR en la oscuridad, σ_{ph}^λ la fotoconductividad debida a la luz incidente de longitud de onda λ , L^λ la intensidad de luz de longitud de onda λ que incide sobre el LDR y k^λ una constante que depende tanto del material como de la longitud de onda incidente⁴

De lo anterior se desprende que la conductividad en el LDR puede expresarse como

$$\sigma_{\text{LDR}} = \sigma_0 + \delta \sum_{\lambda} k^\lambda L_{\text{MAX}}^\lambda = \sigma_0 + \delta \sigma_M, \quad \sigma_M = \sum_{\lambda} k^\lambda L_{\text{MAX}}^\lambda$$

⁴No solo porque involucra la energía de los fotones sino porque además se utilizó L como la intensidad de luz incidente; la dependencia real es con la intensidad de luz absorbida (energía absorbida por unidad de área por segundo)^[21] cuya dependencia con la primera involucra el coeficiente de absorción, dependiente de λ .

Capítulo 10. Módulo de control

Parámetro	Valor del ajuste	Valor esperado
k_{TPS}	$37,99 \times 10^9 \Omega.Hz$	$38 \times 10^9 \Omega.Hz$
R_s	$49,65 \times 10^3 \Omega$	$47 \times 10^3 \Omega$
R_p	$3,05 \times 10^6 \Omega$	$1 \times 10^6 \Omega$
σ_0	$-3,82 \times 10^{-6} \Omega^{-1}$	-
σ_M^*	$24,69 \times 10^{-8} \Omega^{-1}$	-

Tabla 10.2: Valores ajustados de la ecuación 10.1.

Incorporando las resistencias R_s y R_p y la constante $k_{\text{TPS}} = 38 \times 10^9 Hz.\Omega^5$ se obtiene la relación que se buscaba:

$$f(P = 255\delta) = k_{\text{TPS}} \left(\frac{1 + (R_s + R_p)(\sigma_0 + \sigma_M^*P)}{R_p + R_p R_s (\sigma_0 + \sigma_M^*P)} \right) \quad (10.1)$$

donde, por practicidad, se incorporó el factor P correspondiente al valor que se utiliza en el microcontrolador para determinar el ciclo de trabajo de la señal PWM en `FREQ_SET` (como se verá más adelante, utiliza un contador de 8 bits). En consecuencia de esto, $\sigma_M^* = \sigma_M/255$.

Para relevar las constantes de la ecuación 10.1 se recorrió el rango 0 – 255 de la señal PWM en `FREQ_SET` y se midió la frecuencia a la salida del circuito integrado `TPS43000`⁵. Para cada punto se promediaron 10 medidas y se ajustaron los datos mediante el método de mínimos cuadrados no lineal. Los resultados se muestran en el cuadro 10.2 donde se añadieron, además, con un fin meramente ilustrativo, los valores esperados de cada parámetro.

La idea de esto no es hacer un análisis exhaustivo respecto al par LED/LDR y su interacción con el `TPS43000` sino más bien obtener una expresión que permitiese predecir el ciclo de trabajo necesario para imponer una frecuencia determinada. De todas formas, no puede pasarse por alto el hecho de que σ_0 haya dado negativo; es evidente que los resultados ya no pueden considerarse como los parámetros físicos que inicialmente reflejaban sino que deben tratarse como una simple expresión matemática que, tal como se refleja en el gráfico de la figura 10.5, ajusta muy bien a los valores medidos por lo que cumple con la función deseada y no merece mayores explicaciones.

10.1.3. Variado de ciclo de trabajo

Como se dijo antes, el integrado `TPS43000` está diseñado para controlar en forma autónoma un convertidor DC-DC; dispone de un amplificador de error cuya salida se compara con una señal diente de sierra generando así la salida PWM

⁵Según la hoja de datos del generador de PWM `TPS43000`, la relación entre frecuencia de salida y la impedancia vista en RT es $f_{SW} = \frac{38 \times 10^9}{R_T}$ donde la f_{SW} está en Hertz y R_T en Ω .

⁶Para realizar ambas tareas (imponer la señal PWM y sensar la frecuencia a la salida) se utilizó el *firmware* expuesto en secciones posteriores.

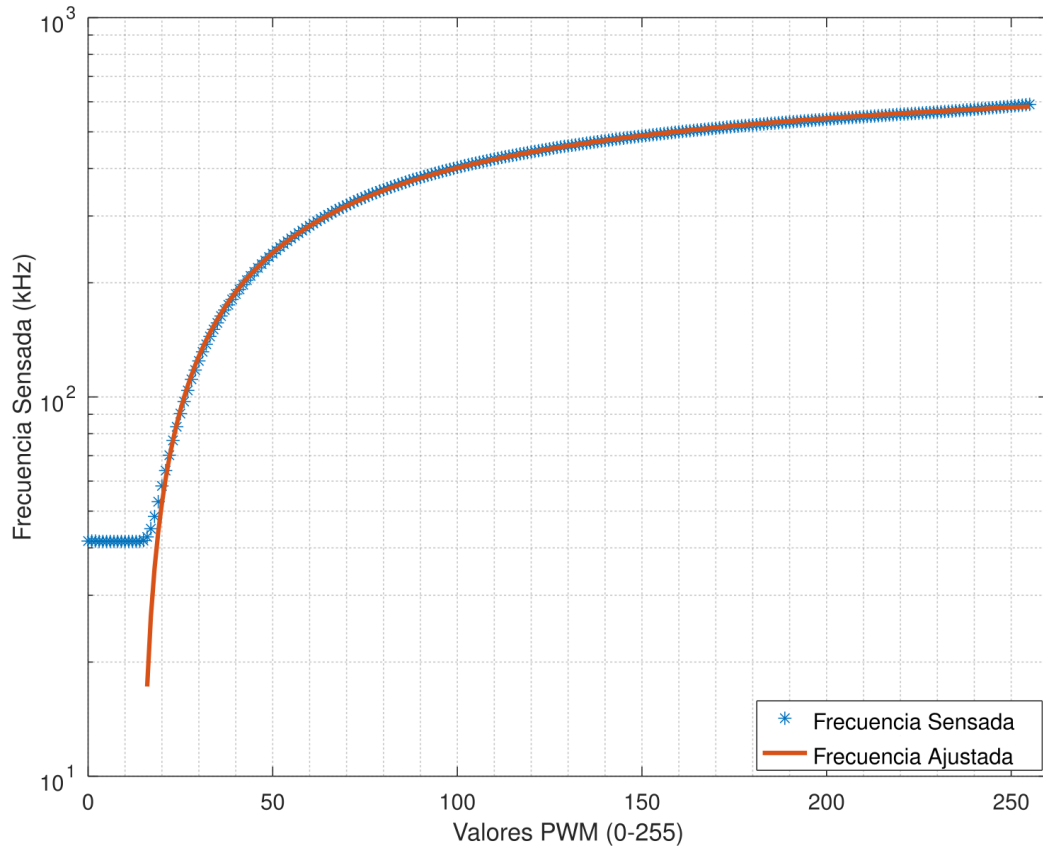


Figura 10.5: Comparación de datos relevados con el ajuste realizado por mínimos cuadrados no lineal a la expresión 10.1.

que se utiliza para conmutar el transistor principal del convertidor. La entrada no inversora de este amplificador se encuentra fija en 800 mV mientras que la entrada inversora y la salida se encuentran disponibles desde el exterior del chip en los pines FB y COMP respectivamente. El desafío es, entonces, que el microcontrolador pueda manipular estos dos terminales para imponer el ciclo de trabajo.

La solución propuesta es el filtro Butterworth de cuarto orden implementado con dos etapas de filtro pasabajos multirealimentado^[20]. Este filtro, mostrado en la figura 10.6, utiliza parte de los componentes internos al circuito integrado TPS43000 (línea punteada). DC_SET es un terminal del microcontrolador donde se establecerá una señal PWM. Ésta posteriormente se filtrará para generar, a la salida de OA2, la señal de control directamente relacionada con el ciclo de trabajo que se desea imponer.

La idea del filtro es que tenga ganancia constante en la componente de señal y ganancia lo más pequeña posible en la frecuencia de la PWM que se utilizará para determinar el ciclo de trabajo por parte del MCU. Estas frecuencias, inicialmente se determinaron en 6 kHz y $19,5\text{ kHz}$ con el fin de utilizar una resolución de 10 bits tanto para el conversor analógico digital como para la salida PWM. Los polos del filtro se colocaron en 10 kHz pero aún así la frecuencia de la señal PWM a

Capítulo 10. Módulo de control

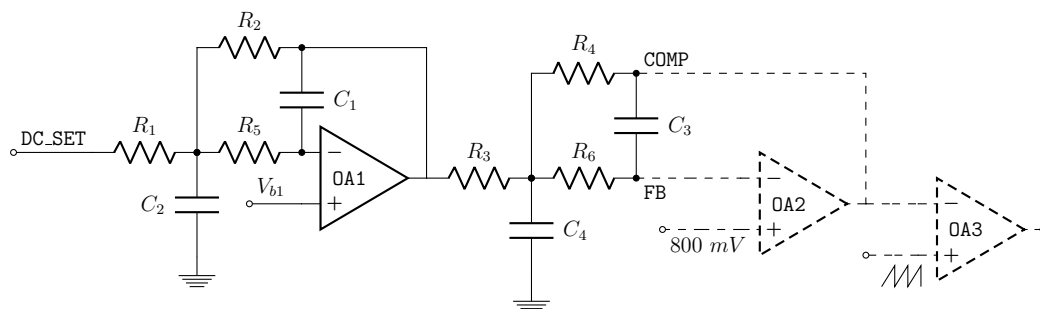


Figura 10.6: Circuito para determinar el ciclo de trabajo por medio del microcontrolador.

la salida del filtro era lo suficientemente grande como para distorsionar el ciclo de trabajo de la señal en la llave. La solución a esto fue aumentar la frecuencia de la señal PWM (78,125 kHz) a costa de perder 2 bits de resolución.

Dado que no se dispone de modelo SPICE del integrado TPS43000, la simulación del filtro y la correspondiente implementación fueron dificultosas, requiriendo incluso etapas de ensayo y error. Algunas consideraciones relevantes:

- El amplificador OA1 es el TL34072P cuyo producto de ganancia por ancho de banda (GBW por sus siglas en inglés) es 4,5 MHz⁷, levemente por debajo de los 5 MHz de GBW que tiene OA2 (garantizados solo por diseño). Las simulaciones SPICE se realizaron con OA2 modelado igual que OA1.
- Es frecuente en el diseño de filtros con varias etapas que los filtros se encadenen comenzando por el de menor factor de calidad al principio y terminando con el de mayor factor de calidad al final^[20]. Esta configuración tuvo que ser invertida ya que experimentalmente se comprobó que OA2 es muy sensible a ruido y distorsión acentuados por el sobretiro propio de factores de calidad altos.
- La resistencia R₄ tuvo que ser incrementada para evitar que OA2 saliese de zona lineal, aún cuando se le exigía bastante menos corriente que la especificada en su hoja de datos.
- El rango de tensión de salida del amplificador, el cual debe incluir, al menos, a la rampa en la entrada no inversora de OA3, no está especificado en la hoja de datos por lo que tuvo que ser inferido a partir de algunos datos relativos a OA2 y verificado en forma experimental.

En la tabla 10.3 se muestran los valores finalmente utilizados en el circuito de la figura 10.6.

⁷De los dispositivos disponibles en plaza con posibilidad de alimentación 5 V, el TL34072 es el de mayor GBW.

Componente	Valor
R_1	10 $k\Omega$
R_2	3,3 $k\Omega$
R_3, R_5	6,8 $k\Omega$
R_4	5,1 $k\Omega$
R_6	120 Ω
C_1	1 nF
C_2, C_3	10 nF
C_4	100 nF

Tabla 10.3: Valores de componentes utilizados en el circuito de la figura 10.6.

Con estos valores, los parámetros *factor de corrimiento de frecuencia* (FSF por sus siglas en inglés) y *factor de calidad* (Q) quedan

$$\begin{aligned} \text{FSF}_1 &= 1,06 & \text{FSF}_2 &= 0,643 \\ Q_1 &= 1,21 & Q_2 &= 0,466 \end{aligned}$$

Estos valores difieren de los deseados originalmente, correspondientes a un filtro de Butterworth de cuarto orden^[20]:

$$\text{FSF}_1 = \text{FSF}_2 = 1, \quad Q_1 = 1,3065, \quad Q_2 = 0,5412$$

Al haber tenido que aumentar los valores de R_3 y R_4 , la frecuencia de los polos en la segunda etapa disminuyó a 6,4 kHz . Si bien podría haberse corregido a través del intercambio de los otros componentes, se optó por dejarlo así ya que la atenuación de la frecuencia fundamental de la PWM en `FREQ_SET` ya estaba en el límite de lo admisible y las señales en `COMP` y `FB` son extremadamente sensibles al ruido^[49].

En la figura 10.7 se muestra la transferencia simulada del filtro de la figura 10.6. Su caída en 3 db , según la simulación en SPICE, se encuentra en 4,57 kHz . Como se dijo antes, si bien está por debajo de los 6 kHz que permite la frecuencia de muestreo del ADC, se prefiere dejar así para mejorar la atenuación en los terminales `COMP` y `FB`. En caso de ser necesario se puede disminuir levemente el valor de C_4 para incrementar la frecuencia de corte de la segunda etapa y, por ende, la del filtro completo.

10.1.4. Comunicación serie

En el módulo de control también se incorporó el conversor de *bus serie universal* (USB por sus siglas en inglés) a *transmisor-receptor asíncrono universal* (UART por sus siglas en inglés) UMFT234XF que permite fácilmente (utilizando un gestor de arranque) programar el microcontrolador a través de un puerto USB así como el intercambio de información y comandos.

De este dispositivo se utilizaron los puertos `RX` y `TX` para la comunicación, conectándolos al microcontrolador a través de resistencias serie de 1 $k\Omega$ para evitar

Capítulo 10. Módulo de control

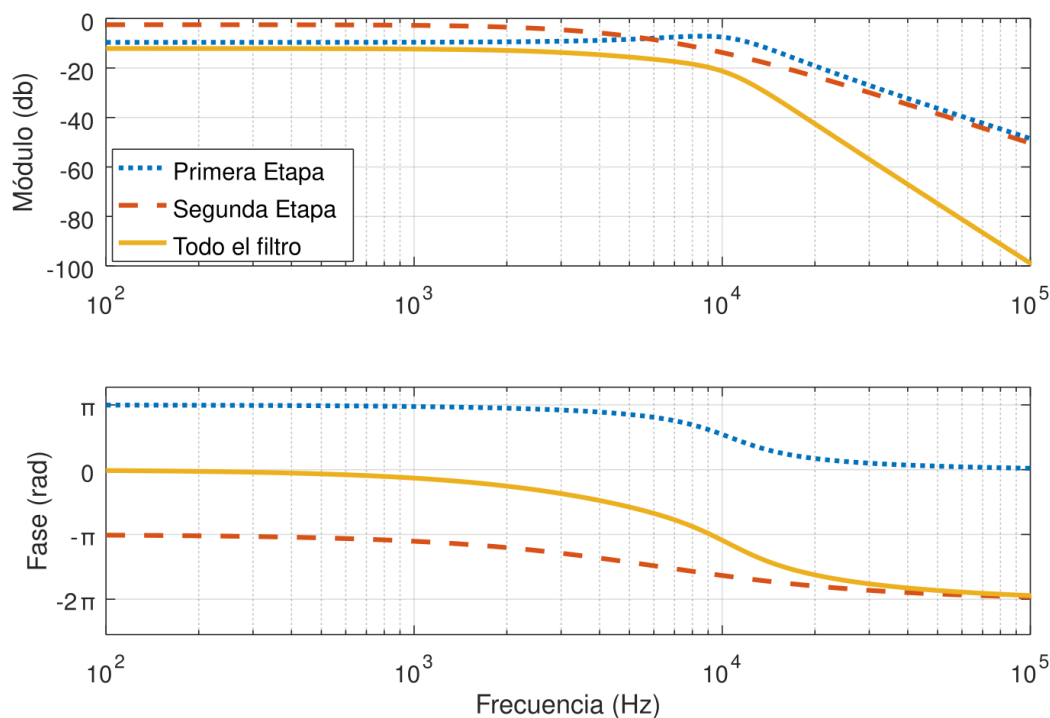


Figura 10.7: Transferencia en módulo (arriba) y fase (abajo) del filtro esquematizado en la figura 10.6, desglosando la primera etapa (azul punteado), la segunda etapa (rojo con guiones) y el filtro completo (amarillo sólido).

que un error en la programación genere un conflicto de señales que dañe alguno de los dos dispositivos (el MCU o el USB-UART). Dado que no se utilizará control de flujo por hardware, la comunicación será implementada utilizando solamente estos dos terminales.

Una funcionalidad adicional que se implementó fue la posibilidad de reinicio del microcontrolador a través de una computadora. Esto se logró mediante un filtro pasa-altos entre el pin RTS (*request to send*) del adaptador UART y el pin /RESET del MCU. En general esto es mejor implementarlo utilizando la señal DTR (*data transfer ready*) ya que el primero puede cambiar durante la comunicación serie (por ejemplo, al utilizar control de flujo por hardware) mientras que el segundo es más seguro a los efectos de evitar reinicios. En este caso, dado que el adaptador USB-UART no provee señal DTR, se utilizará la señal RTS para tal fin.

En la figura 10.8 se muestran las conexiones realizadas.

10.1.5. Otras funcionalidades consideradas

Como se dijo antes, al TPS43000 se lo utilizará configurado en modo *buck*, lo que implica utilizar la salida PDRV, activa por nivel bajo (por estar pensada para comandar transistores *pmos*). Se hace necesario entonces, por razones de seguridad, invertirla; de otro modo, al conectarla directamente al módulo de fibra óptica, una desconexión en la fibra óptica equivaldría a mantener encendida la llave.

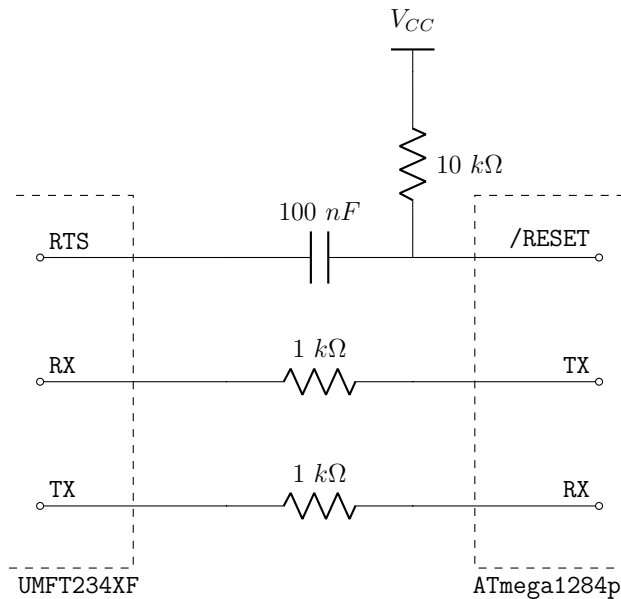


Figura 10.8: Conexión del adaptador USB-UART al microcontrolador, utilizando la señal RTS para el reinicio del MCU.

Lo ideal para esto sería implementar un inversor con transistores MOSFET, pero dado que es dificultoso obtener ejemplares discretos en plaza, se optó por utilizar transistores bipolares⁸. Utilizar esta tecnología como llave a frecuencias del orden de 500 kHz no es trivial ya que resulta muy lento el apagado de los mismos debido a la cantidad de portadores que es necesario sacar de la base una vez saturado el transistor^[38]. Se simularon distintos modelos de transistor con distintas configuraciones de resistencias y se encontró que el 2N3904 tenía un buen desempeño cumpliendo tal función. Como la realidad no se condijo exactamente con lo simulado fue necesario incorporar una resistencia tipo *pull-down* entre base y *gnd* para acelerar el apagado. Este circuito se muestra en la figura 10.9a.

Además, se va a requerir la posibilidad de inhibir la salida, por ejemplo, para omitir el arranque suave (*soft-start*) incorporado en el generador de PWM, y así poder implementar uno manualmente para experimentar con ello. Es por eso que se intercala una resistencia serie entre el colector del transistor y la entrada al módulo de fibra óptica FO, conectando además, en este último punto, un terminal OUT_EN del MCU que puede officiar como entrada (alta impedancia, salida habilitada) o como salida (a 0 V para inhibirla o a V_{cc} para forzar el encendido). Esta última conexión se va a realizar a un pin del microcontrolador con capacidad para establecer una salida tipo PWM de forma tal de, eventualmente, prescindir del TPS43000.

Finalmente, se utilizarán algunas funcionalidades del microcontrolador que permiten medir frecuencia y ciclo de trabajo. Esto podrá resultar útil tanto para re-

⁸Para futuras versiones del módulo de control podrían tenerse en cuenta arreglos de inversores lógicos disponibles en plaza.

Capítulo 10. Módulo de control

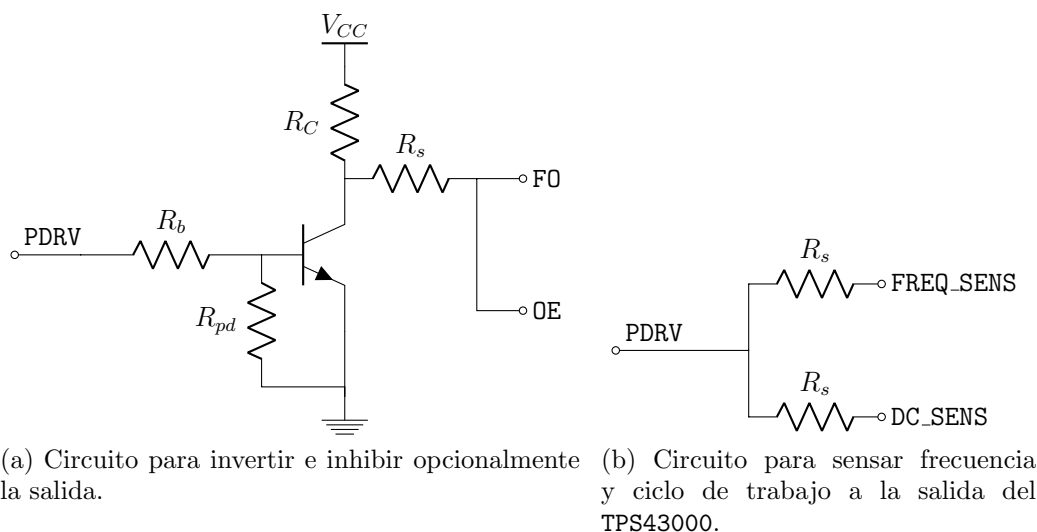


Figura 10.9: Etapa de salida del módulo de control. PDRV es la salida del TPS43000, PO la entrada al módulo de fibra óptica, OUT_EN una salida/entrada (alta impedancia) del MCU para inhibir la salida hacia la llave y FREQ_SENS y DC_SENS entradas del microcontrolador para sensar frecuencia y ciclo de trabajo respectivamente.

levar el funcionamiento del sistema como para establecer, por ejemplo, un lazo de control de la frecuencia establecida por el MCU a través de su salida FREQ_SET. Para esto se realizan las conexiones mostradas en la figura 10.9b donde se intercalaron resistencias serie $R_s = 1\text{ k}\Omega$ para prevenir que errores de programación generen contradicciones lógicas que averíen el microcontrolador o el generador de PWM.

10.1.6. Microcontrolador

Como se dijo antes, el microcontrolador es el ATmega1284p de la familia mega-AVR fabricado por Atmel. Su frecuencia máxima de funcionamiento es 20 MHz , cuenta con 1 conversor analógico-digital (ADC por sus siglas en inglés) de 8 canales, dos temporizadores/contadores de 8 bits, dos temporizadores/contadores de 16 bits, un temporizador *watchdog* y dos módulos UART, entre otros periféricos.

Dado que la velocidad de procesamiento constituye una cuestión crítica a la hora de realizar un filtro digital en tiempo real, se alimentó el sistema con 5 V provenientes del puerto USB y se utilizó un cristal de 20 MHz ⁹.

El cristal utilizado fue el 9B-20.000MEEJ-B cuya capacitancia de carga es de 18 pF . La forma de conectarlo al microcontrolador se esquematiza en la figura 10.10a donde C_1 y C_2 son condensadores a determinar de forma tal que la capaci-

⁹Para utilizar la frecuencia máxima el microcontrolador exige que se lo alimente con una tensión entre $4,5\text{ V}$ y $5,5\text{ V}$.

10.1. Diseño de placa de control

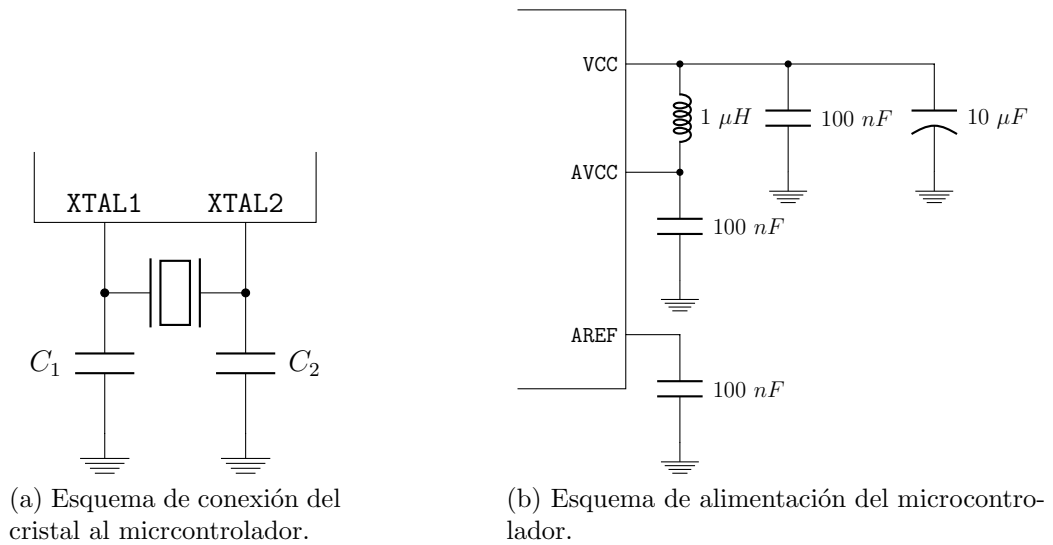


Figura 10.10: Conexión básico para el funcionamiento del microcontrolador.

tancia vista por el cristal sea similar a su capacitancia de carga, es decir^[26]:

$$C_L = \frac{C_1 C_2}{C_1 + C_2} + C_p = 18 \text{ pF}$$

donde C_p es la capacitancia parásita de las pistas y se estimará en un valor entre 5 y 10 picofaradios. Si se considera $C_1 = C_2$ entonces se obtiene la siguiente condición

$$16 \text{ pF} \leq C_1 = C_2 \leq 26 \text{ pF}$$

por lo que se eligió $C_1 = C_2 = 22 \text{ pF}$.

Los componentes necesarios para una correcta alimentación del microcontrolador se muestran en la figura 10.10b donde se puede apreciar el filtro LC para alimentar el ADC a través del terminal **AVCC** así como los condensadores de desacople de fuente tanto en la alimentación del chip como en la tensión de referencia impuesta (internamente) en el terminal **AREF**^[2].

Para el sensado de la tensión y corriente a la salida, se buscará utilizar una resolución de 10 bits en el ADC, lo que implica que el sistema de aproximaciones sucesivas de este periférico no pueda funcionar a una frecuencia superior a 200 kHz ^[2]. Como el escalado de la frecuencia se realiza en potencias de 2 y la frecuencia del cristal es de 20 MHz , la frecuencia máxima de funcionamiento hacia el ADC, dentro de lo recomendado por el fabricante, no puede ser mayor a

$$\text{CLK}_{\text{ADC}} = \frac{20 \times 10^6}{2^7} = 156,25 \text{ kHz}$$

Capítulo 10. Módulo de control

Una conversión de ADC en modo *free running*¹⁰ requiere 13 ciclos de reloj lo que implica una frecuencia de muestreo de 12,02 kHz, es decir, señales de entrada que no superen los 6 kHz^[39].

Dado que el ADC trabajará con una resolución de 10 bits, sería deseable que la señal PWM que determina el ciclo de trabajo también tuviese una resolución de 10 bits. Para esto se utilizará la salida OC3A del periférico *counter/timer 3* cuya resolución es de 16 bits aunque solamente se utilizarán 10 bits. El terminal DC.SET será entonces el terminal OC3A del microcontrolador ATmega1284p.

La frecuencia de esta PWM funcionando con 10 bits de resolución es

$$f_{\text{PWM}}^{10b} = \frac{20 \times 10^6}{2^{10}} = 19,5 \text{ kHz}$$

Como se mencionó en la sección 10.1.3, esta frecuencia resulta muy cercana (a menos de una década) de la frecuencia de las señales que podría manejar el ADC y, por lo tanto, de la frecuencia de las señales con las que sería deseable manipular el ciclo de trabajo, complejizando así el filtro diseñado en la referida sección. Es por esto que se tomó una solución de compromiso, disminuyendo la resolución de esta PWM a 8 bits con el fin de incrementar su frecuencia fundamental:

$$f_{\text{PWM}}^{8b} = \frac{20 \times 10^6}{2^8} = 78,125 \text{ kHz}$$

De todas formas, en el firmware se previó la opcionalidad de compilarlo con una u otra resolución/frecuencia.

Para establecer la frecuencia de conmutación a través del par LED/LDR descrito en la sección 10.1.2 se utilizará la salida OC2B del periférico *counter/timer 2* cuya resolución es de 8 bits ya que no se trata de ninguna funcionalidad que requiera precisión. El terminal FREQ.SET será entonces el terminal OC2B del microcontrolador ATmega1284p.

Inicialmente se utilizó este periférico como una simple salida PWM de 8 bits que excitaba al LED. Sin embargo, una vez probado el circuito se vio que la salida del generador de PWM contenía ruido en frecuencia, es decir, que la resistencia en el LDR no era tan constante como se esperaba. La solución que se encontró a esto fue utilizar el pin SYNC/SD del integrado TPS43000 con el fin de imponerle una frecuencia fija.

Para lograr la sincronización se utilizó el mismo periférico pero en modo *PWM, Phase Correct* lo que implica que el contador cuente desde 0 hasta el valor en OCR2A y luego decremente hasta 0, conmutando la salida OC2B cada vez que el contador pasa por el valor guardado en OCR2B. Esto permite con OCR2A determinar la frecuencia de la PWM y con OCR2B el ciclo de trabajo que impone la *frecuencia libre* (no sincronizada) del TPS43000. Si esta misma salida se conecta al terminal SYNC/SD del mencionado chip, la frecuencia de conmutación de la llave estará

¹⁰Se trata del modo más rápido de conversión que realiza conversiones sucesivas sobre un mismo canal sin requerir *trigger* para cada una de ellas.

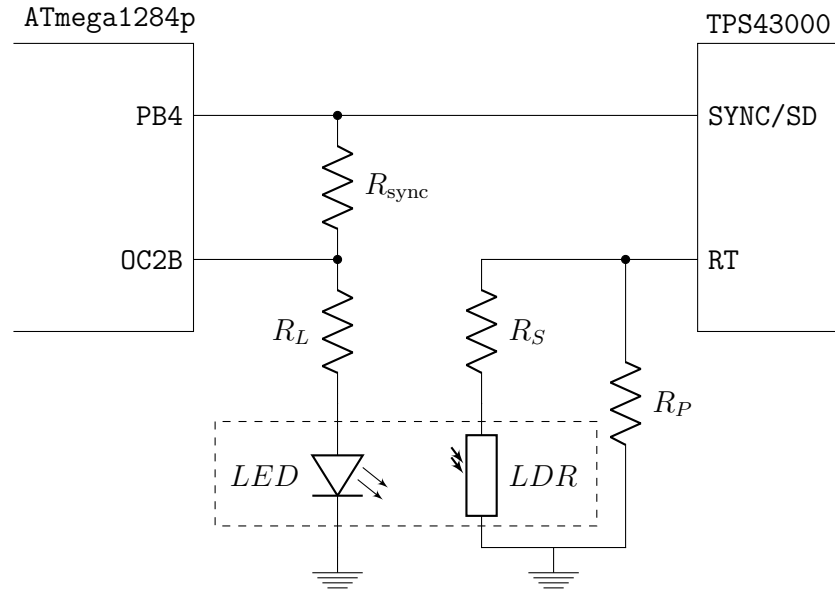


Figura 10.11: Circuito para imponer y sincronizar la frecuencia del TPS43000 así como para apagarlo.

perfectamente sincronizada con el microcontrolador y, por lo tanto, no se verá afectada por la no idealidad atribuida al par LED/LDR descrito en la sección 10.1.2.

En la figura 10.11 se ilustra esta conjunción de funcionalidades donde el pin PB4 es un pin genérico de entrada/salida digital que sirve para apagar el generador de PWM (salida de nivel alto), encenderlo para conmutación a frecuencia libre sin sincronización (salida de nivel bajo) o encenderlo y sincronizarlo con la frecuencia en OC2B (entrada, alta impedancia).

El periférico *timer/counter 1* podrá cumplir dos funcionalidades (no simultáneas). Por un lado, tendrá en su salida OC1B la señal OUT.EN explicada en la sección 10.1.5 lo que permitirá comandar la llave directamente desde una PWM generada por el microcontrolador. Por otra parte, este periférico tendrá conectado en su entrada T1 la señal PDRV del TPS4300 a través de una resistencia de $1\text{ k}\Omega$ (para evitar conflictos de niveles lógicos por errores de programación) lo que le permitirá sensar la frecuencia de salida del generador de PWM a partir de contar 2^{16} flancos de entrada y relacionarlos con el tiempo transcurrido entre dos *overflow* consecutivos. Es con esta funcionalidad con la que se realizó el barrido en frecuencia que se muestra en la figura 10.5.

También se previó la posibilidad de sensar el ciclo de trabajo. Para esto se utilizó la entrada ICP3 del mismo periférico que lo establece, permitiendo registrar el momento preciso en que ocurrieron los flancos, tanto ascendentes como descendentes.

Finalmente, se dejaron accesibles todos los pines no utilizados, pensando en

Capítulo 10. Módulo de control

futuras aplicaciones como ser

- Programación JTAG: se dejó colocó un conector standard de Atmel para tal fin.
- Comunicación serie: el segundo módulo UART así como el módulo I2C tienen sus terminales accesibles para, por ejemplo, comunicarse con una placa de sensado de temperatura.
- Entrada de encoder: la entrada T0 se dejó accesible para poder medir y controlar, por ejemplo, la velocidad de giro de un motor de corriente continua.
- ADC externo: se colocó un conector BNC para sensar una tensión de control externa.
- Captura de interrupciones: el pin INT1 quedó disponible para capturar interrupciones (en forma mucho más eficiente y rápida que las interrupciones disponibles en los otros puertos), previendo, por ejemplo, algún circuito externo de detección de error que implique apagar el convertidor inmediatamente.
- alimentación: Se colocaron dos borneras para alimentar posibles circuitos externos como la placa de medición de temperatura. Se disponen en ellas la tensión de 5 V proveniente del puerto USB y la tensión de 3 V que proporciona el adaptador USB-UART.

10.2. Sensado de tensión y corriente a la salida

En el equipo deberá preverse un módulo que sense tensión y corriente a la salida del convertidor y que permita cerrar el lazo de control a través del módulo homónimo descrito en este capítulo.

Se diseñó entonces un módulo de sensado para conectarse a la salida del convertidor, sensar la tensión y corriente a la salida, acondicionar las señales y transmitir las al módulo de control. Todo esto, claro está, manteniendo aislación galvánica entre el lado de potencia del convertidor y el sistema de control.

Para esto se dispuso de un conector RJ11¹¹ en el módulo de control que permita la conexión al módulo de sensado. La conexión RJ11 servirá para alimentar con 5 V a este módulo auxiliar así como para recibir dos señales analógicas (en tensión), una para tensión y otra para corriente.

En la placa de control se implementó simplemente un filtro pasabajos junto a una protección contra sobretensiones. Este sistema se muestra en la figura 10.12. *I_{sens}* y *V_{sens}* son terminales de entrada al conversor analógico-digital (ADC por sus siglas en inglés) del microcontrolador, cuya frecuencia de muestreo máxima es de 12 kHz. Para evitar *aliasing* se incorporaron los filtros pasabajos generados por

¹¹También denominado RJ12; físicamente son iguales, la diferencia radica en que el RJ11 solamente utiliza los pines 2 a 5 del conector.

10.2. Sensado de tensión y corriente a la salida

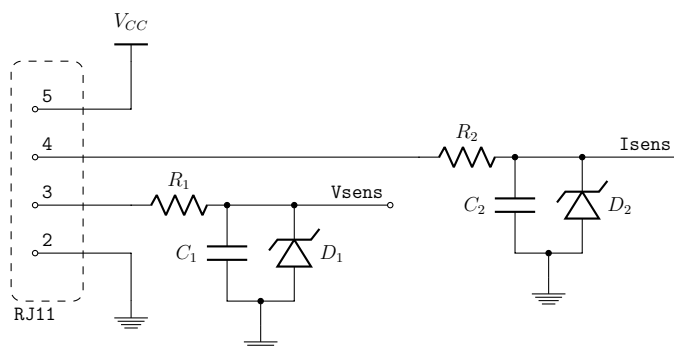


Figura 10.12: Entrada al módulo de control de la señal proveniente de la placa de sensado: filtro pasabajos y protección contra sobretensiones.

R_1 y C_1 , y R_2 y C_2 respectivamente. Siendo $R_1 = R_2 = 1\text{ k}\Omega$ y $C_1 = C_2 = 22\text{ nF}$, la frecuencia de corte de estos filtros resulta ser

$$f_c = \frac{1}{2\pi R_i C_i} = 7,2\text{ kHz}$$

levemente superior a la frecuencia máxima de la señal. D_1 y D_2 son diodos zener de $5,1\text{ V}$ que protegen contra sobretensiones, manteniendo las entradas al MCU por debajo del máximo de $5,5\text{ V}$ que se detalla en su hoja de datos. Las resistencias R_1 y R_2 cumplen, además, una función de protección; previenen la avería del equipo en caso que accidentalmente se programen los pines I_{sens} o V_{sens} como salida, generando un conflicto de tensiones que queme el microcontrolador u otros componentes.

10.2.1. Sensado de corriente

El sensado de la corriente a la salida se realizará utilizando el transductor LTS 15-NP fabricado por LEM[®] cuya ilustración se encuentra en la figura 10.13a. Este sensor posee un transformador de corriente para medir altas frecuencias y un magnetómetro de núcleo saturado (*fluxgate magnetometer*) para las componentes de continua y frecuencias bajas. Impone a su salida una tensión

$$V_o = \left(2,5 + 0,625 \frac{I_p}{I_{pn}} \right) \text{ V}$$

donde I_p es la corriente instantánea por el primario e $I_{pn} = 15\text{ A}$ su corriente nominal. Para mejorar la relación señal a ruido conviene amplificar esta tensión lo más cerca posible de su adquisición, por lo que en la misma placa de sensado se coloca el amplificador descrito en la figura 10.13b

La idea es aprovechar al máximo el rango de entrada del conversor ADC del MCU, por lo que la excursión de salida transductor se debe mapear en un rango entre 0 V y 5 V .

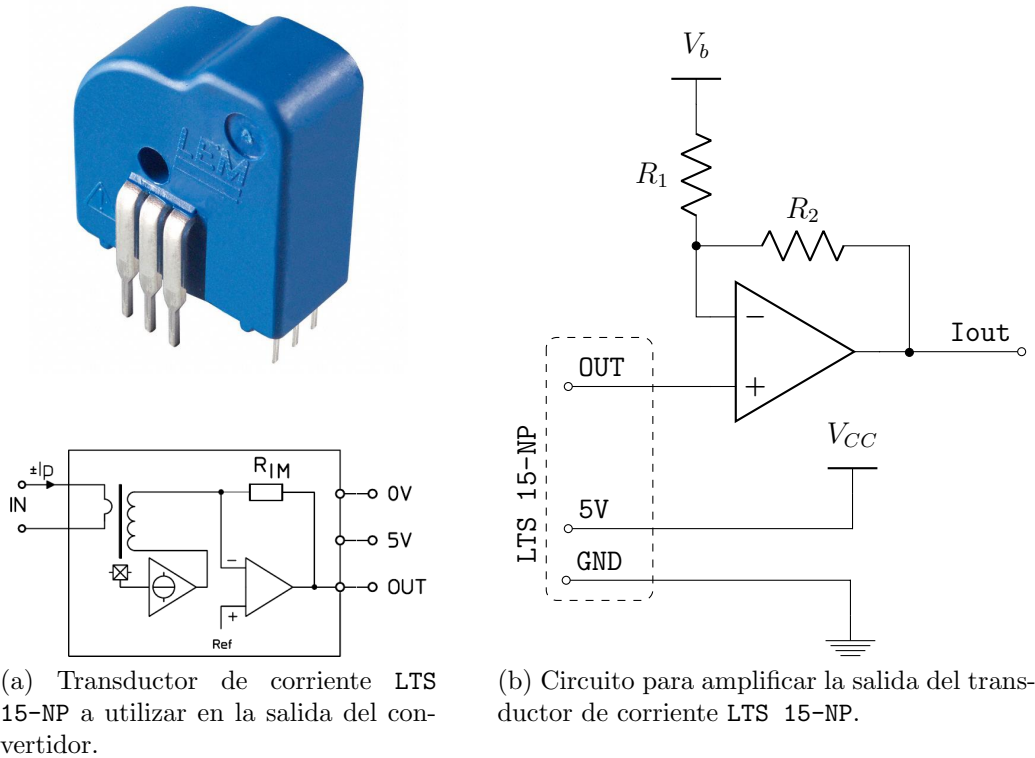


Figura 10.13: Transductor y amplificador de señal para la medición de corriente a la salida del convertidor.

La propuesta es medir corrientes entre 0 A y 30 A, obteniendo a la salida del LTS 15-NP una variación entre 2,5 V y 3,75 V. La ganancia entonces debe ser

$$G = \left(1 + \frac{R_2}{R_1} \right) = \frac{3,75 - 0}{2,5 - 0} = 1,5 \implies \frac{R_2}{R_1} = 0,5$$

Por otra parte la tensión V_b debe ser tal que a corriente nula la salida sea nula, entonces

$$V_b \frac{R_2}{R_1 + R_2} = \frac{V_b}{1 + \frac{R_1}{R_2}} = 2,5 \text{ V} \implies V_b = 3,33 \text{ V}$$

La tensión V_b será generada por un preset de valor 1 kΩ mientras que las resistencias R_1 y R_2 también serán generadas por un preset pero éste de valor 100 kΩ (para evitar que el valor V_b no varíe en función de la tensión a la salida del amplificador). Esto permitirá no sólo calibrar el sistema una vez construido, sino que además podrá modificarse la ganancia en caso que se quieran medir corrientes más pequeñas pero con mayor precisión. El amplificador operacional a utilizar será el TLV272CD por sus características *rail-to-rail* imprescindibles para recorrer todo el rango de tensiones entre 0 V y 5 V.

10.2. Sensado de tensión y corriente a la salida

10.2.2. Sensado de tensión

Para medir la tensión de salida, lo más sencillo sería utilizar un optoacoplador incorporando, del lado de potencia, una resistencia en serie con el LED, mientras que del lado de señal se trataría de una resistencia en serie con el fotodiodo. Esto permitiría obtener una respuesta prácticamente lineal utilizando un gran porcentaje del rango de tensiones (0 – 5) V que toma el ADC como entrada. Cada paso del conversor analógico-digital estaría dado por

$$\text{ADC}_{\text{step}} = \frac{450 \text{ V}}{1023} = 440 \text{ mV}$$

donde se consideró una tensión de salida máxima del convertidor de 450 V y una resolución de 10 bits para el conversor ADC. Esta incertidumbre debida a la cuantización, es muy buena para medir 400 V de salida, pero si se quiere utilizar el convertidor con salida a 5 V por ejemplo, la incertidumbre resulta ser del 8,8 %.

Lo que se propone para solucionar el problema antes descrito es amplificar la señal en forma no lineal, logrando más resolución a bajas tensiones a costa de una menor resolución en tensiones altas. En teoría, si se quiere lograr una incertidumbre relativa constante entre 3 V y 500 V de tensión de salida y a 10 bits de resolución en el ADC, la misma sería

$$(3 \text{ V}) \times k^{1023} = 500 \text{ V} \implies k = e^{\frac{\ln 500}{1023}} = 1,005 \% \quad (10.2)$$

lo que implica un error de cuantización de 0,5 %. El circuito propuesto para aproximarse a esta precisión es el amplificador logarítmico térmicamente compensado que se muestra en la figura 10.14.

El análisis cualitativo del amplificador logarítmico de la figura 10.14 puede simplificarse si se realizan las siguiente hipótesis:

- La tensión V_{conv} es mucho más grande que la caída en el LED del optoacoplador 6N136, entonces se puede considerar que la corriente por el mismo es proporcional a la tensión de salida del convertidor y, por lo tanto, la corriente por el fotodiodo es proporcional a esta tensión.
- La corriente por D_r es mucho más grande que la variación de corriente por D_s , lo que implica que la caída de tensión en D_r puede considerarse constante.
- La corriente por D_s es mucho mayor a la corriente de saturación I_s de ese dispositivo pero lo suficientemente chica como para considerar despreciable la caída de tensión sobre la componente resistiva. Esto implica que la caída de tensión sobre este diodo es proporcional al logaritmo de la corriente que circula por él.
- La resistencia R_{th} es mucho más grande que R_2 .

A partir de las consideraciones anteriores se puede afirmar que $-v_s$ es, en señal, proporcional al logaritmo de V_{conv} , mientras que los amplificadores operacionales

Capítulo 10. Módulo de control

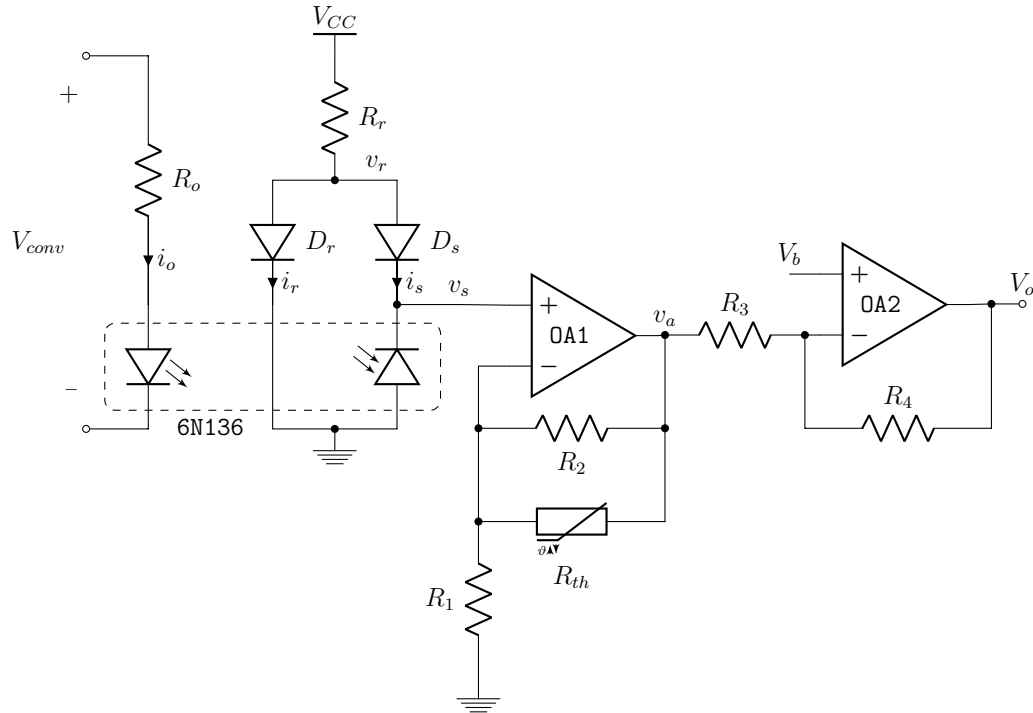


Figura 10.14: Amplificador logarítmico térmicamente compensado.

OA1 y OA2 en conjunto con R_1 , R_2 , R_3 y R_4 conforman dos etapas de amplificación para invertir la señal a la vez de lograr que recorra todo el rango de tensiones de entrada del ADC. V_b constituye una tensión necesaria para agregarle cierto *offset* a la tensión de salida y que su punto medio coincida con 2,5 V.

El breve análisis cualitativo coincide entonces con la característica logarítmica deseada inicialmente, radicando esta última en la ecuación fundamental del diodo:

$$i_D = I_S(e^{v_D/V_T} - 1) \approx I_S e^{v_D/V_T} \implies v_D = V_T \ln \left(\frac{i_D}{I_S} + 1 \right) \approx V_T \ln \left(\frac{i_D}{I_S} \right)$$

Depender de la curva característica del diodo tiene por inconveniente la fuerte dependencia de I_S y V_T con la temperatura; es por esto que se compensan ambos parámetros, el primero a través de D_r y el segundo a través de R_{th} . D_r y D_s son dos diodos iguales, 1N4148, acoplados térmicamente por sus ánodos: dado que la mayor parte del calor la disipan a través del alambre de sus contactos, se buscó especialmente que tuviesen un terminal común. R_{th} es un termistor con coeficiente negativo de temperatura (NTC por sus siglas en inglés). También se acoplará térmicamente con los diodos D_r y D_s aunque no fue posible encontrar una disposición en la que tuviese un terminal común con alguno de los otros diodos¹². De todas formas se trató de ubicarlos lo más cerca posible y acoplarlos térmicamente utilizando grasa siliconada.

¹²Podría haberse tratado de utilizar un termistor con coeficiente positivo de temperatura en paralelo con R_1 pero éstos son menos comunes, de menor coeficiente de temperatura y con rango más acotado.

10.2. Sensado de tensión y corriente a la salida

R_1 , R_2 , R_{th} y el amplificador operacional OA1 proveerán de una ganancia muy pequeña con el fin único de compensar las variaciones por temperatura que sufre el parámetro V_T del diodo D_s . La amplificación final se realizará utilizando el amplificador operacional OA2 de tipo *rail-to-rail*.

Antes de realizar el desarrollo analítico conviene ver algunos resultados. En la figura 10.15a se compara el error relativo efectivamente obtenido con el que se hubiera obtenido si el amplificador logarítmico fuese ideal. Además se superpone el error por efecto de la cuantización si la relación V_{conv}/V_o fuese lineal. Se ve que el error relativo hubiese sido mayor al 10%; sin embargo se logró reducirlo a no más del 0,64% en todo el rango de interés ($3 V \leq V_{conv} \leq 500 V$)¹³. Si bien esto es más de un 25% superior al límite teórico deducido en la ecuación 10.2, no vale la pena detenerse aquí en el perfeccionamiento de este circuito.

El elemento que más aleja al amplificador de su característica logarítmica ideal es la no despreciable caída en el optoacoplador; a bajas tensiones de salida del convertidor ya no se cumple la hipótesis relativa a la relación de proporcionalidad entre la tensión V_{conv} y la corriente por el LED del optoacoplador. En el gráfico de la figura 10.15b se contrasta la conductancia de la resistencia R_o con la que efectivamente ve el convertidor, es decir, I_{LED}/V_{conv} . Esto explica la subida leve que hay en el gráfico 10.15a cuando la tensión de salida del convertidor se encuentra por debajo de los 20 V.

Habiendo expuesto los aspectos cualitativos de este amplificador logarítmico, se realizará a continuación un desarrollo analítico que permita respaldar y cuantificar los análisis antes descriptos. Para esto se seguirá asumiendo la relación proporcional entre V_{conv} e i_o aún cuando fue demostrado su no aplicabilidad para tensiones de salida bajas. Puede aparentar que esto carece de sentido ya que la idea de establecer una relación logarítmica es, justamente, la de mejorar los resultados para este rango de tensiones, pero este desvío no es relevante para lo que sigue y, eventualmente, podrá compensarse por software. Por otra parte, el desarrollo que se realizará a continuación pretende dejar en forma explícita, no solo la relación logarítmica, sino también la compensación térmica y su implementación.

Utilizando la expresión característica de los diodos aplicada al diodo D_s ,

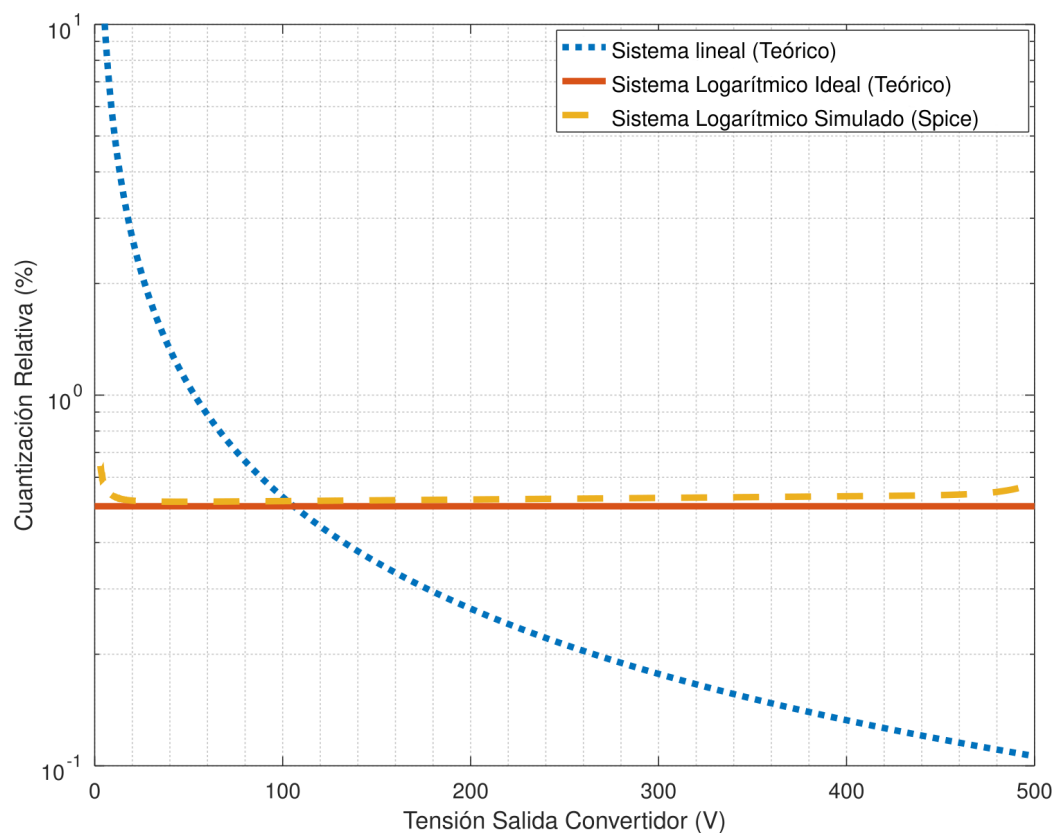
$$v_{D_s} = v_r - v_s = V_T \ln \left(\frac{i_r}{I_S} \right) - V_T \ln \left(\frac{i_s}{I_S} \right) = V_T \ln \left(\frac{i_r}{i_s} \right) = V_T \ln \left(\frac{i_r}{\sigma V_{conv}} \right)$$

donde σ es la relación de proporcionalidad entre V_{conv} e i_s y tiene unidades de conductividad (Ω^{-1}). Ya en esta expresión queda en evidencia la relación logarítmica buscada así como la necesidad de D_r para desprenderse del parámetro I_S , corriente de saturación de los diodos (y su dependencia con la temperatura).

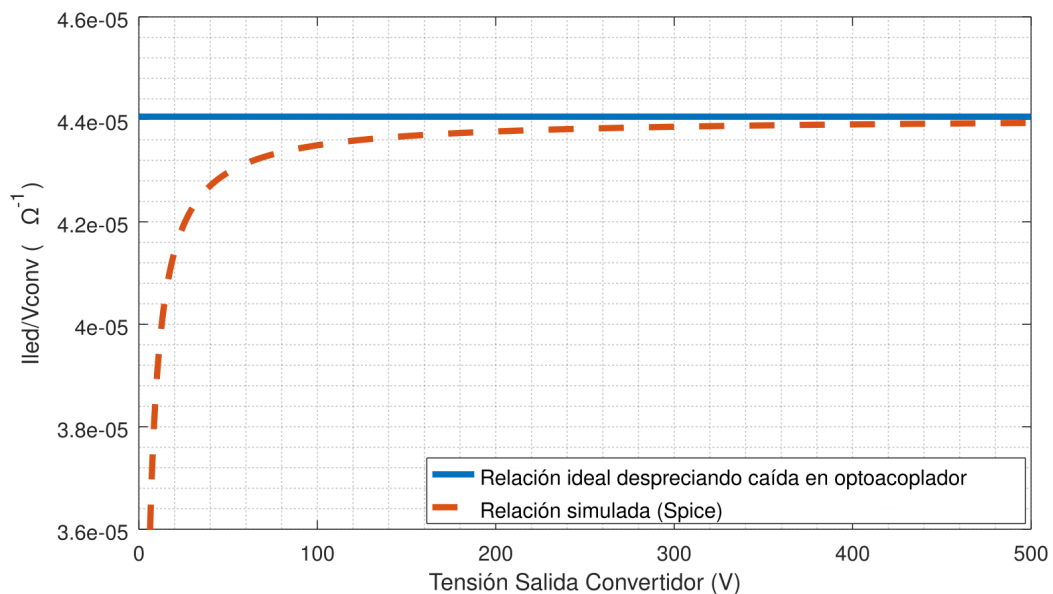
Luego solo resta aplicar las expresiones ya conocidas para las configuraciones

¹³Si bien el convertidor no debería funcionar a más de 400 V a la salida, los cálculos se realizaron considerando tensiones de hasta 500 V con el fin de detectar sin problema las posibles sobretensiones que puedan dañar al convertidor.

Capítulo 10. Módulo de control



(a) Comparativa del error relativo debido a la cuantización en el ADC para sistema lineal teórico (azul punteada), sistema logarítmico ideal (roja sólida) y sistema logarítmico simulado en SPICE (amarilla a trazos).



(b) Condutancia vista por el convertidor en el circuito de sensado (I_{led}/V_{conv}) para sistema idea despreciando caída en optoacoplador (azul sólida), sistema simulado en SPICE (roja a trazos).

Figura 10.15: Simulaciones realizadas en Spice para evaluar errores de cuantización y algunas no idealidades detectadas en el comportamiento.

10.2. Sensado de tensión y corriente a la salida

inversora y no-inversora de los amplificadores operacionales,

$$v_a = \left(1 + \frac{R_2}{R_1}\right) v_s, \quad y \quad v_o = -\frac{R_4}{R_3} v_a + V_b \left(1 + \frac{R_4}{R_3}\right)$$

obteniendo finalmente

$$V_o = \underbrace{V_b \left(1 + \frac{R_4}{R_3}\right)}_{V_{\text{offset}}} - \underbrace{\frac{R_4}{R_3} \left(1 + \frac{R_2 || R_{th}}{R_1}\right)}_G \underbrace{V_T \ln \left(\frac{i_r}{\sigma V_{\text{out}}}\right)}_{v_s} \quad (10.3)$$

En las simulaciones, v_s se mantuvo entre 209 mV y 473 mV para el rango de tensiones deseado ($3 \text{ V} \leq V_{\text{conv}} \leq 400 \text{ V}$). La excursión a la salida que asegura un correcto funcionamiento de OA2 es $0,1 \text{ V} \leq V_o \leq 4,9 \text{ V}$, por lo tanto

$$G = \frac{\Delta v_o}{\Delta v_s} = \frac{4,8}{0,264} = 18,18$$

y

$$V_{\text{offset}} = 2,5 \text{ V} + G \frac{v_s^{\text{max}} + v_s^{\text{min}}}{2} = 8,699 \text{ V}$$

De la ecuación 10.3 es evidente que la compensación por temperatura del parámetro V_T se realizará en el factor $\left(1 + \frac{R_2 || R_{th}}{R_1}\right)$ ya que la relación R_4/R_3 también está incluida en el término V_{offset} .

El termistor NTC a utilizar tiene la siguiente relación con la temperatura:

$$R_{th}(T) = R_{\infty} e^{B/T}$$

donde $B = 3977 \text{ K}$ y $R_{\infty} = 16,11 \text{ m}\Omega$ de forma tal que $R_{th}(298,15 \text{ K}) = 10 \text{ k}\Omega$. Por otra parte, el voltaje térmico tiene la siguiente dependencia

$$V_T = \frac{k_B T}{q}$$

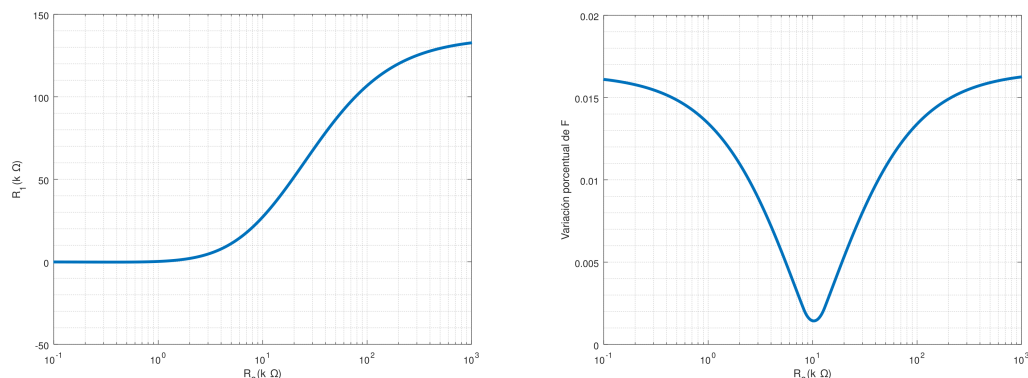
donde k_B es la constante de Boltzman, q el valor absoluto de la carga del electrón y T la temperatura absoluta (en Kelvin).

La idea entonces es encontrar los valores de R_1 y R_2 que minimicen la variación porcentual del factor

$$F(T) = \left(1 + \frac{R_{th} || R_2}{R_1}\right) V_T \equiv [R_1 + R_2 || (R_{\infty} e^{B/T})] T \quad (10.4)$$

Para minimizar la variación porcentual de la expresión 10.4 se estudió la relación entre R_2 y el valor R_1 que minimizara la variación porcentual de $F(T)$. De esa forma se realizó el gráfico de la figura 10.16a. Posteriormente se buscó elegir entre todos esos puntos, el que minimizara la variación porcentual de la mencionada expresión. Esto se muestra en el gráfico de la figura 10.16b donde se ve claramente

Capítulo 10. Módulo de control



(a) Valor de R_1 en función de R_2 que minimiza el factor $F(T)$.

(b) Variación porcentual máxima de $F(T)$ entre $10\text{ }^\circ\text{C}$ y $40\text{ }^\circ\text{C}$ en función de R_2 , imponiendo en cada caso el valor de R_1 que determina el gráfico de la izquierda.

Figura 10.16: Estudio de la dispersión por temperatura en función de las resistencias R_1 y R_2 .

que existe un mínimo en el entorno de $10\text{ k}\Omega$. Específicamente, este mínimo se da con

$$R_1 = 10,27\text{ k}\Omega, \quad R_2 = 27,93\text{ k}\Omega$$

y corresponde a una variación porcentual de $F(T)$ de $0,14\%$ en el rango de temperaturas $(10 - 40)\text{ }^\circ\text{C}$. Utilizando $R_1 = 10\text{ k}\Omega$ y $R_2 = 27\text{ k}\Omega$ se obtiene una variación porcentual de $F(T)$ de $0,17\%$ en el mencionado rango de temperaturas.

La ganancia de la primera etapa resulta entonces

$$\frac{1}{R_1} \left(R_1 + \frac{R_2 R_{th}}{R_2 + R_{th}} \right) = 1,73$$

por lo que la ganancia restante tendrá que ser proporcionada por la segunda etapa:

$$\frac{R_4}{R_3} = 10,51 \quad \text{y} \quad V_b = 756\text{ mV}$$

En la figura 10.17 se muestran las simulaciones para el sistema sin compensar y compensando uno o ambos parámetros, superponiendo en cada caso para las temperaturas $10\text{ }^\circ\text{C}$, $25\text{ }^\circ\text{C}$ y $40\text{ }^\circ\text{C}$.

Se realizó un análisis AC el cual dió como resultado un ancho de banda superior a los 50 kHz . El diagrama de Bode se muestra en la figura 10.18, donde se le superpuso la transferencia hacia v_a , lo que demuestra que el ancho de banda quedó determinado por OA2.

Un elemento que quedó en evidencia al momento de probar este circuito fue la necesidad de evitar que la corriente por el optoacoplador proviniese directamente de la tensión de salida del convertidor; a salidas de 400 V la potencia disipada en R_o es mayor a 7 W . Si bien las resistencias colocadas soportan disipar esta

10.2. Sensado de tensión y corriente a la salida

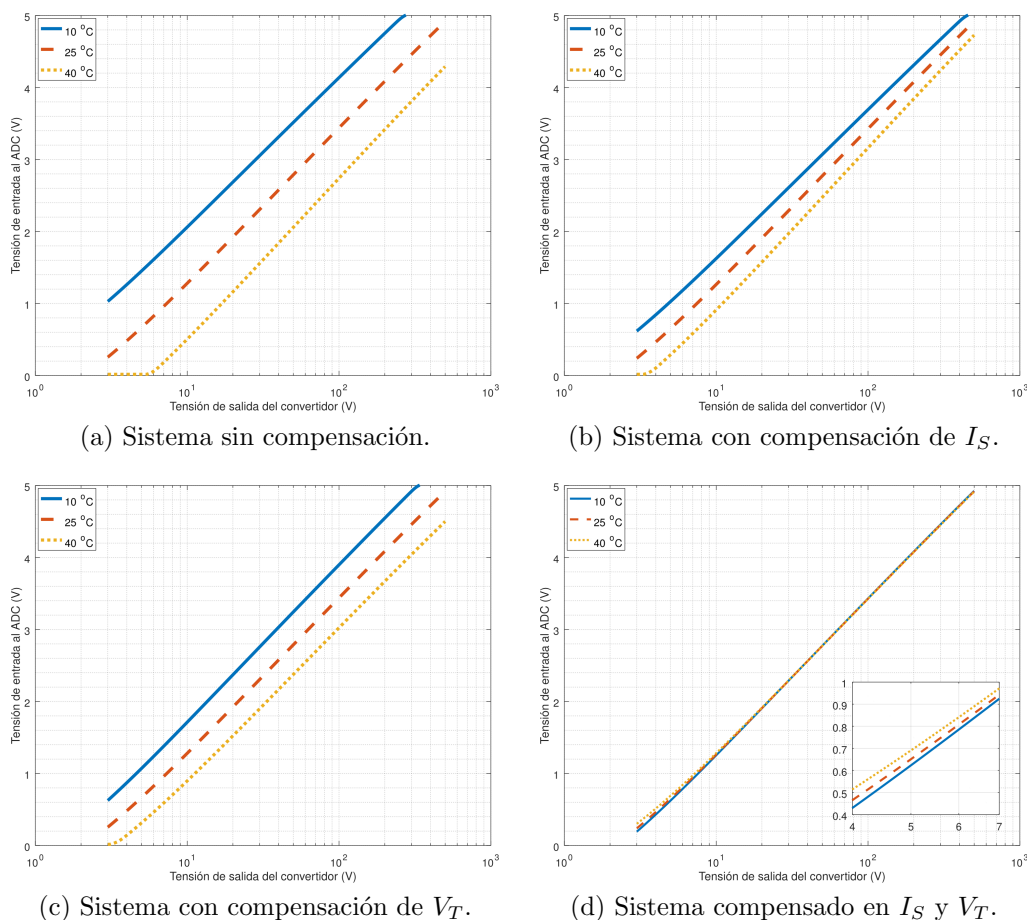


Figura 10.17: Gráficos de simulación a distintas temperaturas comparando el amplificador logarítmico sin compensar, compensando sólo I_S , sólo V_T o ambos a la vez.

potencia, la temperatura a la que llegan es del orden de $200\text{ }^{\circ}\text{C}$ sobrecalentando los componentes del resto del circuito, generando altas desviaciones por temperatura y constituyendo una solución poco eficiente si se considera que son 7 W utilizados simplemente en medir tensión.

Si bien esto fue resuelto *provisoriamente* colocándole un disipador a la resistencia y logrando reducir la temperatura a unos $80\text{ }^{\circ}\text{C}$, es claro que a futuro precisa una solución más elegante; probablemente incorporando una pequeña fuente de 5 V del lado de potencia que permita un divisor resistivo con menor corriente de trabajo a alta tensión y amplificando la señal con un amplificador operacional que excite el LED del optoacoplador.

Finalmente, luego de construído y calibrado el sistema (y colocado el disipador sobre las tres resistencias que conforman R_o) se realizó un relevamiento de 20 puntos distribuídos en forma logarítmica entre 5 V y 500 V se los comparó con las

Capítulo 10. Módulo de control

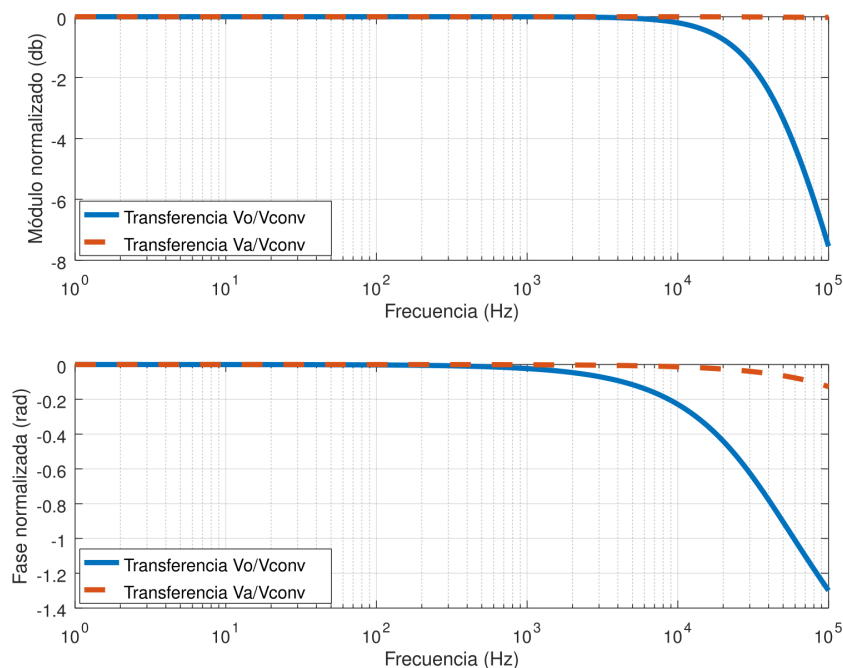


Figura 10.18: Diagrama de Bode para la transferencia del amplificador logarítmico de la figura 10.14 (azul lisa). Se superpuso la transferencia hasta v_a (roja a trazos) para verificar que el ancho de banda queda determinado por OA2.

simulaciones y se los ajustó, mediante mínimos cuadrados, a la ecuación

$$\text{ADC} = a \log(kV_{\text{conv}}) + b \quad (10.5)$$

donde ADC son los valores retornados por el convertor analógico-digital, V_{conv} la tensión impuesta a la salida del convertidor¹⁴, k una constante de valor 1 V^{-1} a los efectos de mantener la coherencia dimensional, y a y b las constantes a determinar.

El ajuste de las simulaciones a la ecuación 10.5 devolvió como resultado

$$a = 191,01 \quad y \quad b = -178,94$$

mientras que para los valores relevados experimentalmente el resultado fue

$$a = 191,91 \quad y \quad b = -173,55$$

En el gráfico de la figura 10.19 se muestran comparativamente estos resultados.

Para el cálculo de incertidumbre se considerará simplemente la relativa al convertor analógico-digital¹⁵ cuyo valor, según la hoja de datos^[2] se ubica en el equi-

¹⁴Dado que el multímetro *Fluke 45 Dual Display Multimeter*^[15] con el que se tomaron las medidas de la señal de entrada tiene una incertidumbre del orden de 0,025%, despreciable frente a la incertidumbre del ADC antes mencionada, la tensión impuesta se considerará una referencia sin errores.

¹⁵Ver nota al pie anterior.

10.2. Sensado de tensión y corriente a la salida

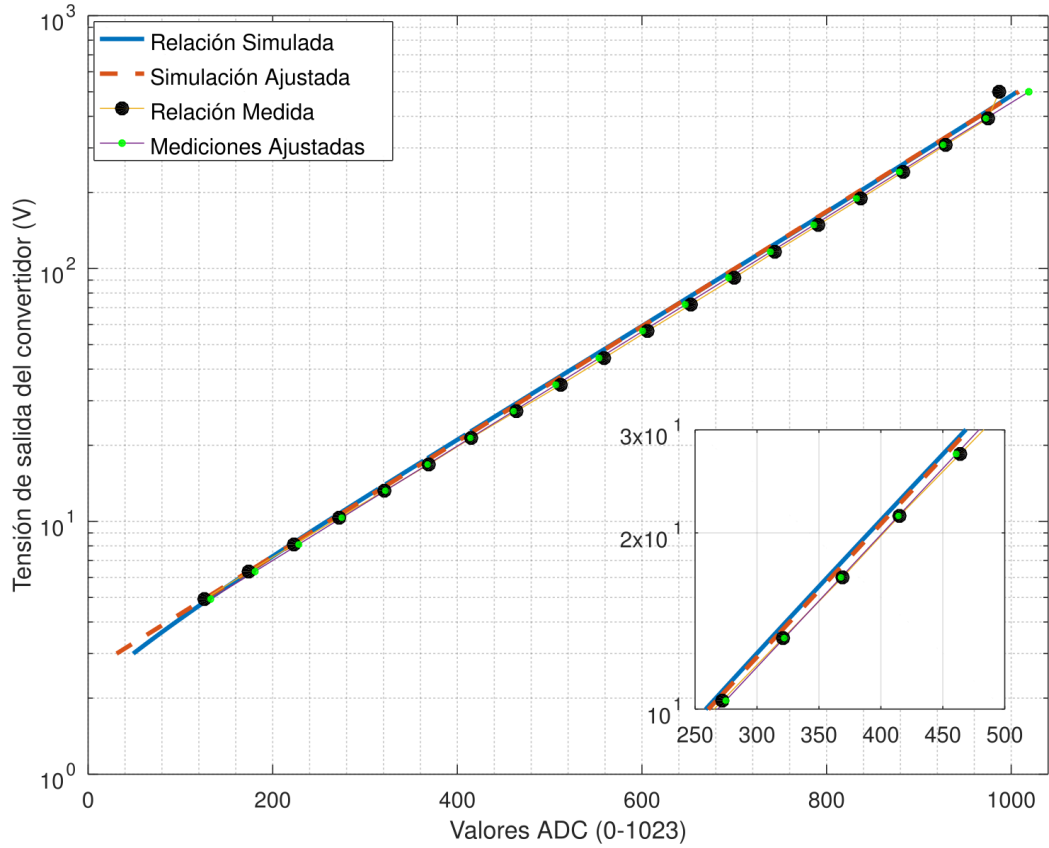


Figura 10.19: Comparación entre valores simulados (azul lisa), ajuste por mínimos cuadrados de los valores simulados (roja a trazos), valores experimentales (puntos negros) y ajuste por mínimos cuadrados de los valores experimentales (puntos verdes).

valente a 1,9 dígitos¹⁶ El cálculo de incertidumbres se realizará mediante la propagación de errores; si los coeficientes se calculan como

$$a = \frac{\sum y_i \sum x_i - N \sum x_i y_i}{\sum x_i \sum x_i - N \sum x_i^2} \quad y \quad b = \frac{\sum x_i \sum x_i y_i - \sum y_i \sum x_i^2}{\sum x_i \sum x_i - N \sum x_i^2}$$

donde x e y son los correspondientes $\log(kV_{conv})$ y ADC de la ecuación 10.5 y N la cantidad de valores medidos, entonces la incertidumbre está dada por

$$u_a = \sqrt{u_{adc} \sum \left(\frac{\partial a}{\partial y_i} \right)^2} = \sqrt{u_{adc} N \frac{\sum x_i \sum x_i + N \sum x_i^2 - 2 \sum x_i}{[\sum x_i \sum x_i - N \sum x_i^2]^2}}$$

y

$$u_b = \sqrt{u_{adc} \sum \left(\frac{\partial b}{\partial y_i} \right)^2} = \sqrt{u_{adc} \frac{N \sum x_i^2 \sum x_i^2 - \sum x_i \sum x_i \sum x_i^2}{[\sum x_i \sum x_i - N \sum x_i^2]^2}}$$

Los resultados para las mediciones realizadas quedaron de la siguiente manera

$$a = 191,9 \pm 0,9 \quad y \quad b = -173,6 \pm 0,9$$

¹⁶Usualmente se hace referencia como 1.9 LSB (de least significant bit).

10.3. Sensado de corriente por la llave

Una de las tareas más críticas que debe realizar el módulo de control es el sensado de la corriente por la llave. Esto frecuenta tener dos usos; obtener una protección contra sobrecorrientes y realizar un *control por corriente*.

El *control por corriente* es una funcionalidad que se había previsto inicialmente en el diseño del convertidor pero surgieron dos inconvenientes para su implementación. El primero fue una mala interpretación inicial de la hoja de datos del TPS43000 en el que se habla de una “limitante de corriente pulso a pulso” que no es equivalente al *control por corriente* sino simplemente un umbral de consumo a partir del cual la fuente deja de comportarse como fuente de tensión y pasa a comportarse como fuente de corriente (controlando la corriente por la llave, no hacia la salida). Cuando este aspecto fue aclarado, el circuito integrado ya se encontraba en el país y no se disponía de tiempo suficiente para la adquisición de uno con mejores prestaciones.

Otro elemento determinante fue la complejidad que trae aparejada la modularidad del proyecto; una señal adecuada para realizar *control por corriente* debe constituir una fiel representación de la corriente instantánea por la llave con un desfase al menos despreciable frente al período de conmutación. Lograr esto en forma aislada va a resultar prácticamente imposible si se pretende sensar la corriente a través de la medición de la tensión *drain-source* del mosfet¹⁷.

Habiendo dejado de lado el *control por corriente*, se trabajará en obtener la corriente por la llave a través de la medición de la tensión *drain-source* del mosfet y trasladar esta señal, aislada y lo menos distorsionada posible, al TPS43000 para lograr, al menos, una protección contra sobrecorrientes.

Algunas características que se tuvieron en cuenta para el diseño del circuito fueron:

- La tensión *drain-source* del mosfet es menor a 300 mV cuando está encendido y superior a 7 V cuando está apagado.
- El TPS43000 espera tener en sus pines SWP/SWN una tensión menor a 4,850 V para apagar el MOSFET en el modo *limitante de corriente pulso a pulso* y menor a 4,750 V para apagarlo en el modo de protección contra sobrecorrientes¹⁸.
- El TPS43000 comienza el sensado de corriente aproximadamente 60 ns después de haber enviado la señal de encendido al MOSFET.
- Las distintas etapas por las que pasa la señal de encendido del mosfet y el propio tiempo de resueta del cascode suman un retraso superior a 100 ns; esto es, desde que la señal de encendido es enviada por el TPS43000 hasta el instante en que efectivamente el MOSFET comienza a conducir corriente.

¹⁷Más adelante va a quedar en evidencia que la utilización de un resistor *shunt* hubiese sido una solución más apropiada.

¹⁸En realidad son, respectivamente, 150 mV y 250 mV por debajo de V_{CC} .

10.3. Sensado de corriente por la llave

- MOSFET y TPS43000 estarán ubicados en dos placas distintas conectadas por un cable coaxial RG-58 (por el que irá la señal de corriente por la llave). Ambos dispositivos estarán referenciados a tensiones distintas por lo que el circuito de medición debe proveer de aislación galvánica.

Los dos primeros puntos implican que el sistema de medición debe ser capaz de detectar señales del orden de decenas de milivoltios pero a la vez soportar tensiones de varios voltios sin dañarse. Habrá que prestar especial atención a que la transición entre ambos estados (correspondientes al MOSFET encendido y apagado) requiera del menor tiempo posible, por ejemplo, tratando de que el MOSFET apagado no haga saturar un transistor bipolar demandando, luego, de centenas de nanosegundos para volver a trabajar en zona activa.

El requerimiento de tiempos implica que la señal correspondiente al MOSFET apagado sea equivalente a la del MOSFET encendido con corriente pequeña; es decir, si la señal que se traslada al módulo de control es completamente proporcional a la tensión *drain-source* del MOSFET, entonces cuando el TPS43000 comienza a sensar la señal de corriente, antes de que el MOSFET encienda, va a interpretar que hay una sobrecorriente e inmediatamente enviará la señal de apagado, generando que el sistema no funcione como se espera.

Para tratar de cumplir con las especificaciones antes mencionadas se propone el circuito de la figura 10.20, donde se detalla la parte que va en el módulo de potencia (10.20a) y la que corresponde a la placa de control (10.20b), ambas interconectadas por un cable coaxial RG58 con conectores BNC en sus extremos. En ese esquema se ha prestando especial atención a la distinción entre las distintas tensiones de referencia.

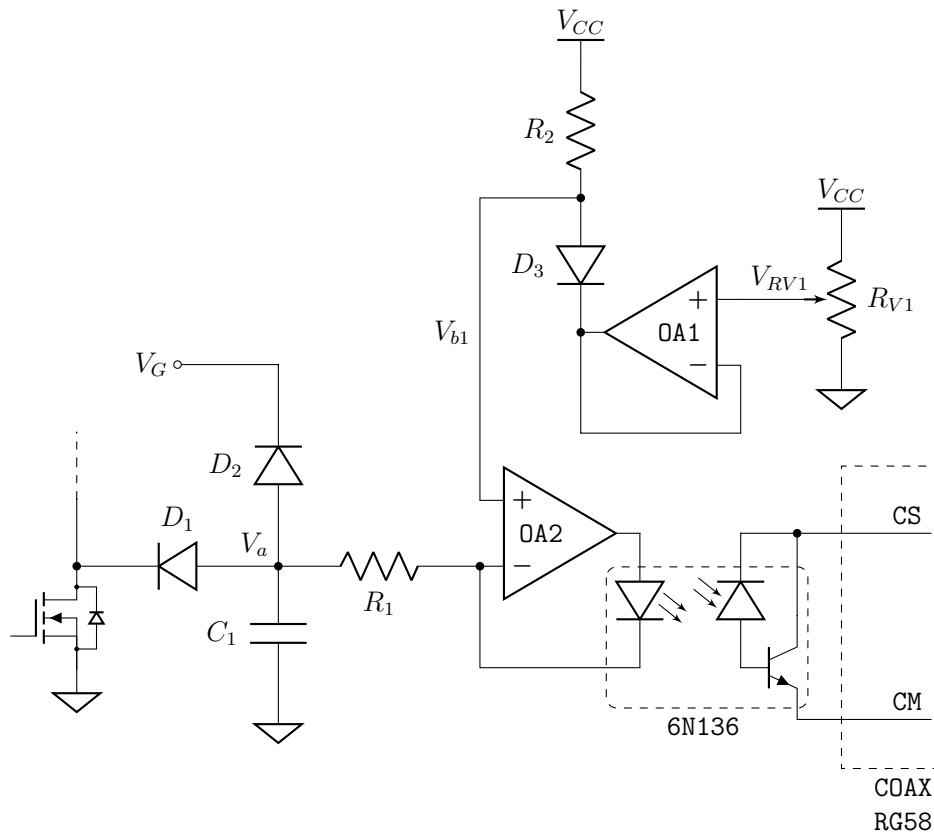
Antes de ir a los resultados de las simulaciones SPICE que se muestran en el gráfico de la figura 10.21. La idea es que el límite del modo *limitante pulso a pulso* corresponda a 15 A mientras que 25 A corresponderán al límite de la protección contra sobrecorrientes. Estos umbrales, claro está, podrán ser modificados, posteriormente, ajustando los resistores variables correspondientes.

En la figura 10.21, se muestran entonces los resultados simulados para la excitación sinusoidal del circuito de la figura 10.20 con una señal de entrada que oscila entre 15 A y 25 A. Se muestra allí la salida para tres temperaturas distintas de trabajo; 10 °C, 25 °C y 40 °C.

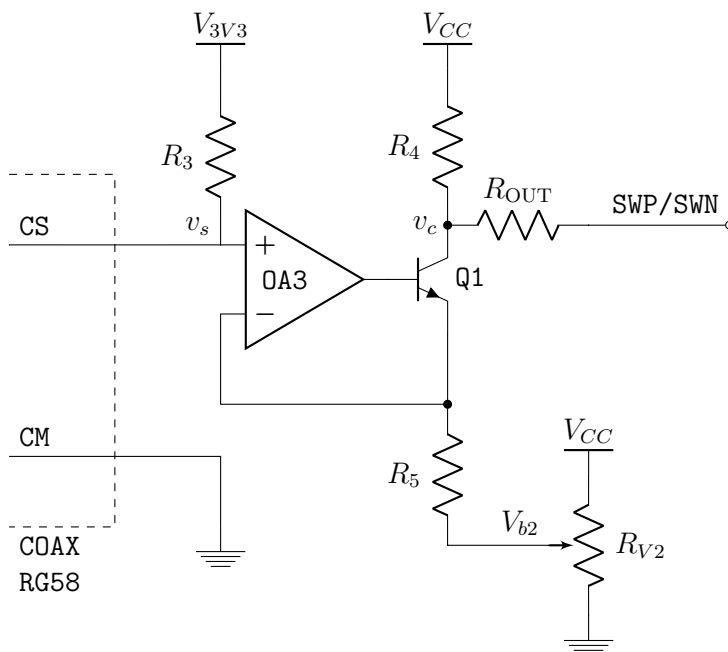
A continuación se realizará un análisis del circuito de la figura 10.20. Los tres diodos utilizados son diodos de señal, 1N4148. Los amplificadores operacionales son TL34072 cuyo producto de ganancia por ancho de banda (GBW por sus siglas en inglés) es típicamente 4,5 MHz¹⁹.

Cuando el MOSFET se enciende, D_1 se polariza a través de R_1 , obteniendo en V_a una tensión igual a la suma de la caída en el mosfet debida a la corriente de carga y la caída en D_1 , el cual, por las magnitudes de corrientes por el optoacoplador

¹⁹De los disponibles en plaza, el de mayor GBW que permitía alimentación simple con 5 V).



(a) Circuito en el módulo de potencia.



(b) Circuito en el módulo de control.

Figura 10.20: Circuito para el sensado de corriente por la llave.

10.3. Sensado de corriente por la llave

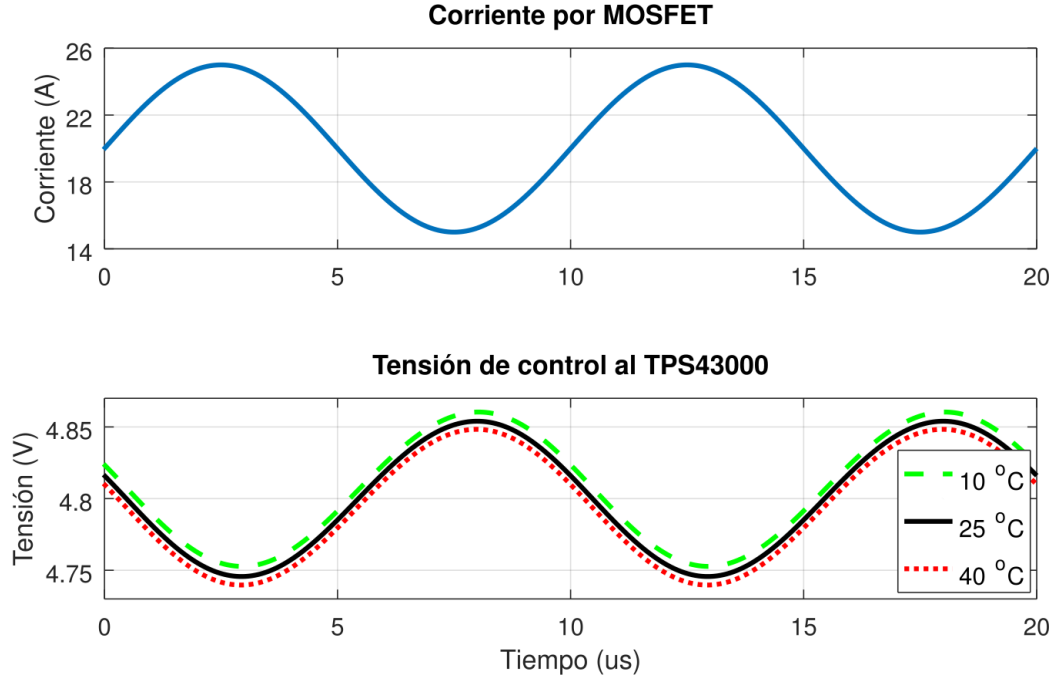


Figura 10.21: Simulaciones en SPICE del circuito expuesto en la figura 10.20. La entrada es una corriente sinusoidal de 100 kHz con amplitud 10 A y continua 20 A que ingresa por el *drain* del MOSFET (arriba) y la salida es la tensión de control que va al TPS43000 (abajo). Para esta última se muestran las salidas correspondientes a temperaturas de $10\text{ }^\circ\text{C}$ (verde a tramos), $25\text{ }^\circ\text{C}$ (negra lisa) y $40\text{ }^\circ\text{C}$ (rojo punteado).

(entre 1 mA y 20 mA), se espera que esté en franca conducción. En esta situación, el diodo D_2 , cuyo cátodo está conectado a la salida del *driver* de *gate* del MOSFET, se encuentra en inversa bloqueando una tensión del orden de 10 V .

En el caso que el MOSFET está apagado, D_1 queda en inversa y D_2 en directa, generando en V_a una tensión equivalente a la de un MOSFET encendido y con corriente nula.

Para no generar cambios bruscos en el transitorio de encendido y apagado se coloca C_1 para atenuar las posibles distorsiones.

$OA2$ y R_1 generan en el LED del optoacoplador (6N136) una corriente proporcional a la diferencia de tensiones $V_{b1} - V_a$, por lo que R_1 determinará la ganancia de esta transducción y V_{b1} la componente de continua (*offset*).

Dado que la caída de tensión en los diodos es sumamente dependiente de la temperatura, a la tensión de *offset* impuesta por R_{V1} se le sumó la tensión de un diodo (D_3) igual a los anteriores, de esta forma se compensa, a grandes rasgos, la dispersión del sistema por variaciones de temperatura. La corriente por el led del optoacoplador, mientras el MOSFET está encendido, resulta ser entonces

$$I_{\text{LED}} = \frac{V_{RV1} + V_{D3} - V_m - V_{D1}}{R_1} \approx \frac{V_{RV1} - V_m}{R_1}$$

donde V_m es la tensión en *drain* del MOSFET. De esta forma, el sistema es robusto frente a la variación de D_1 con la temperatura. Si la tensión en D_3 fuese fija,

Capítulo 10. Módulo de control

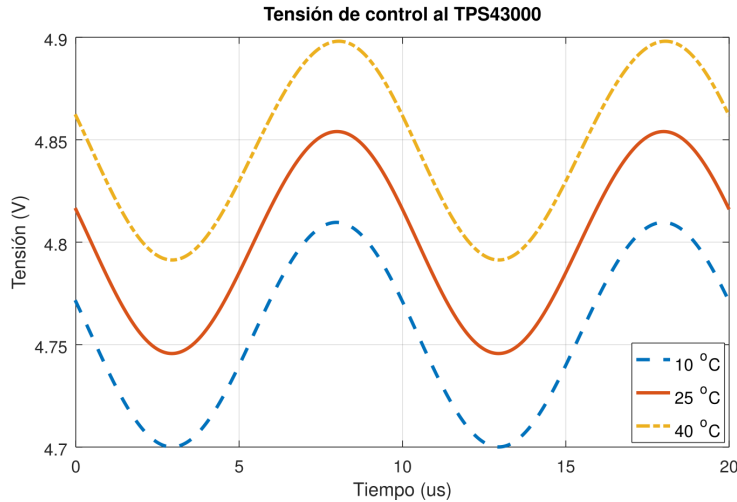


Figura 10.22: Simulación SPICE de la señal de control al TPS43000 si no se hubiese realizado la compensación térmica utilizando el diodo D_3 . Se comparan los resultados que se obtendrían a $10\text{ }^{\circ}\text{C}$ (azul a trazos), $25\text{ }^{\circ}\text{C}$ (roja lisa) y $40\text{ }^{\circ}\text{C}$ (amarilla punteada).

equivalente a la tensión de D_3 a $25\text{ }^{\circ}\text{C}$, la tensión de control al TPS43000 variaría con la temperatura de la forma que se muestra en el gráfico de la figura 10.22. El contraste entre este gráfico y el de la figura 10.21, realizados con la misma excitación sinusoidal de 100 kHz , deja en evidencia la necesidad de D_3 para compensar estos efectos y generar así un sistema robusto, más aún considerando que D_1 (y D_3) se encontrará muy cercano a llaves de potencia cuya temperatura fácilmente podría elevarse algunas decenas de grados.

Continuando con el análisis respecto al circuito de la figura 10.20, la corriente por el LED del optoacoplador genera una corriente proporcional en los bornes CS y CM (el optoacoplador 6N136 es lineal en corriente) del cable coaxial. Si bien los cables coaxiales no están pensados para señales de corriente, sino de tensión, las simulaciones mostraron mejores resultados que otras soluciones ideadas como, por ejemplo, imponer una corriente constante por el cable coaxial (desde el módulo de control) y una resistencia en paralelo con base-colector del optoacoplador (módulo de potencia), como forma de variar la tensión en función de la corriente que circula por el fotodiodo.

La resistencia R_3 varía su tensión en función de la señal de corriente. Debido a que el amplificador operacional no funciona correctamente con tensiones de entrada cercanas a V_{CC} , se utilizó la salida de $3,3\text{ V}$ que proporcional el adaptador USB-UART como tensión de referencia para la polarización de R_3 , el coaxial, y el par fotodiodo/transistor del optoacoplador 6N136.

El amplificador operacional 0A3 en conjunto con Q_1 , R_4 , R_5 y R_{V2} tienen por objetivo que la señal en el colector de Q_1 cumpla la relación

$$-(v_c - V_{CC}) = \frac{R_4}{R_5}(v_s - V_{b2})$$

10.3. Sensado de corriente por la llave

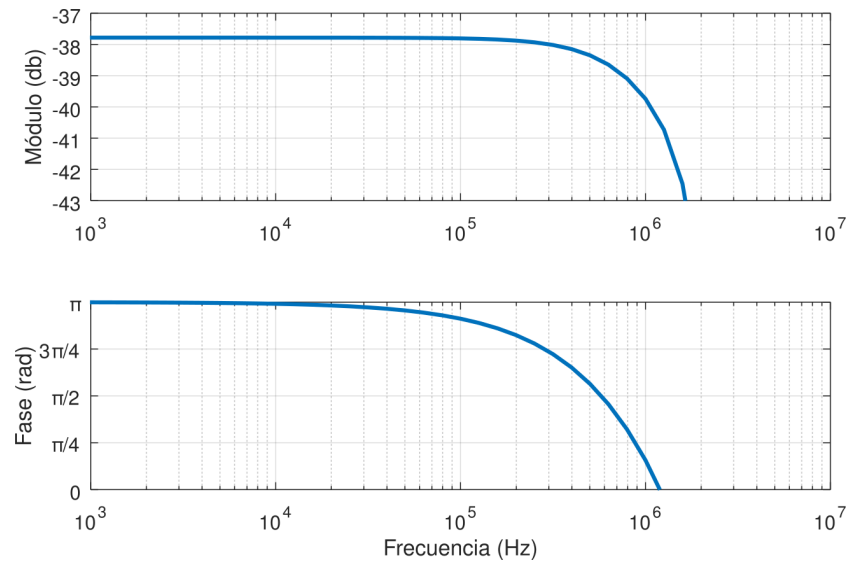


Figura 10.23: Diagrama de Bode para el circuito de la figura 10.20.

determinando con R_{V2} la tensión de *offset* y con la relación R_4/R_5 la ganancia del sistema.

La resistencia R_{OUT} es una resistencia especificada por el fabricante del generador de PWM TPS43000 para conectar los terminales SWP y SWN al *drain* de los respectivos MOSFETS. Si bien en este caso van conectados a componentes de señal y no de potencia, se entendió que no valía la pena escatimar en tal resistor.

El análisis en frecuencia se muestra en la figura 10.23. Esto es un análisis con el MOSFET permanentemente encendido, inyectando una señal de corriente sinusoidal, entrante por el *drain*, de amplitud 1 A y continua 20 A. La caída en 3db se da en $f = 1,259 MHz$.

El análisis en AC y su ancho de banda superior a 1 MHz no implican que el sistema completo se comporte correctamente, ni a 50 kHz, ni a 500 kHz; la conmutación del MOSFET no solo contiene armónicos de más alta frecuencia, sino que, más aún, no están reflejados en el análisis AC. Para estudiar el correcto funcionamiento en las conmutaciones se realizaron dos simulaciones SPIC del transitorio, una a 50 kHz y otra a 500 kHz. Los resultados se muestran en las figuras 10.24 y 10.25 respectivamente.

Para la simulación a 50 kHz es claro que la señal de control al TPS4300 es una fiel representación de la corriente por el MOSFET, obteniendo un desfase despreciable con la misma. Sin embargo, el resultado a 500 kHz es bastante más distorsionado y con un desfase apenas aceptable para el ciclo de trabajo con el que se simuló ($\delta = 0,25$). Es claro que a altas frecuencias sería inviable utilizar el modo *limitante pulso a pulso* aunque sí sería útil el sistema de protección contra sobrecorrientes si es que éstas se dan a ciclos de trabajo moderados.

Evidentemente no se trata del circuito ideal para la medición de corriente por

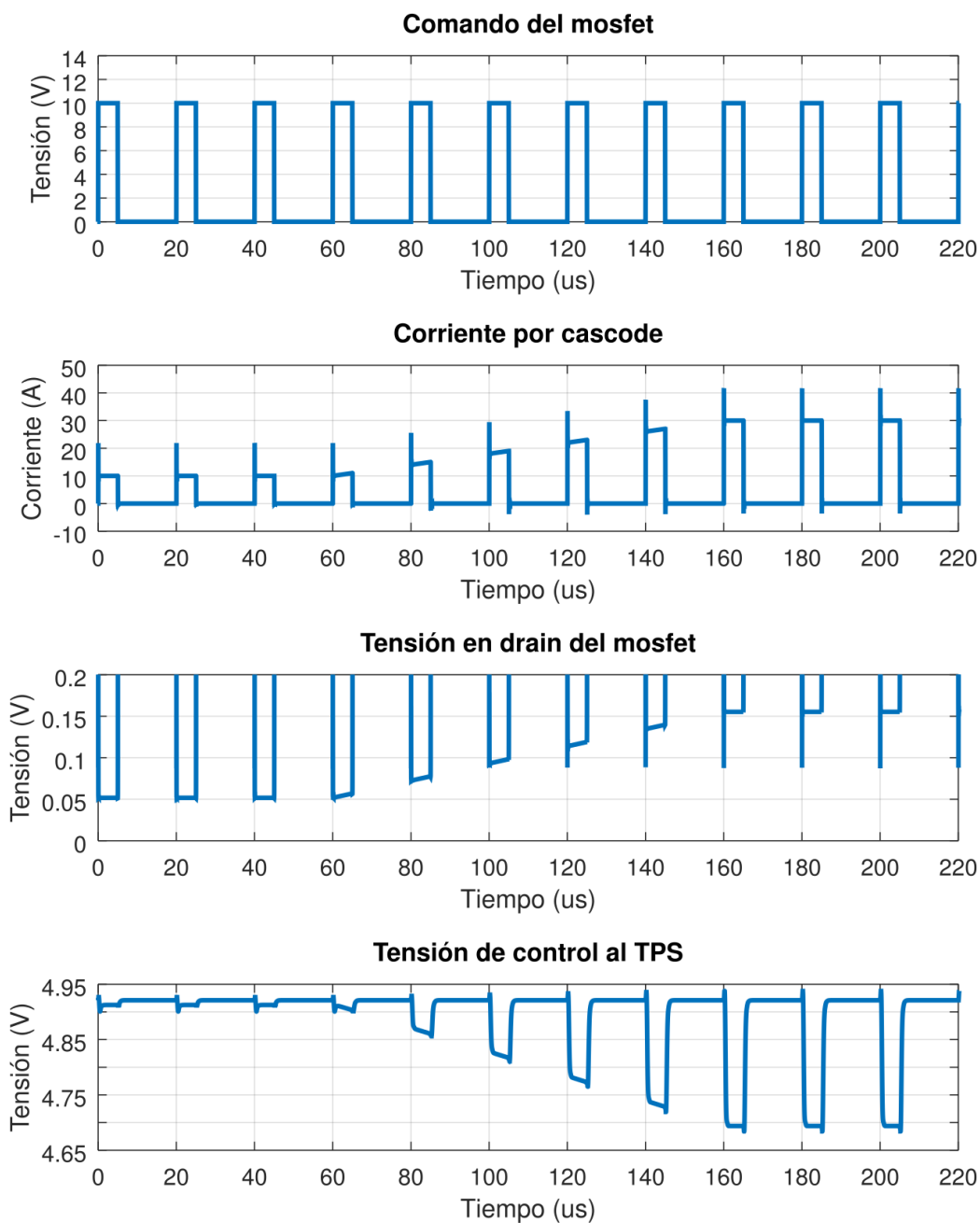


Figura 10.24: Simulación del transitorio del circuito de la figura 10.20 utilizando una frecuencia de conmutación de 50 kHz , ciclo de trabajo 25% y variando la amplitud de la corriente entre 10 A y 30 A.

10.3. Sensado de corriente por la llave

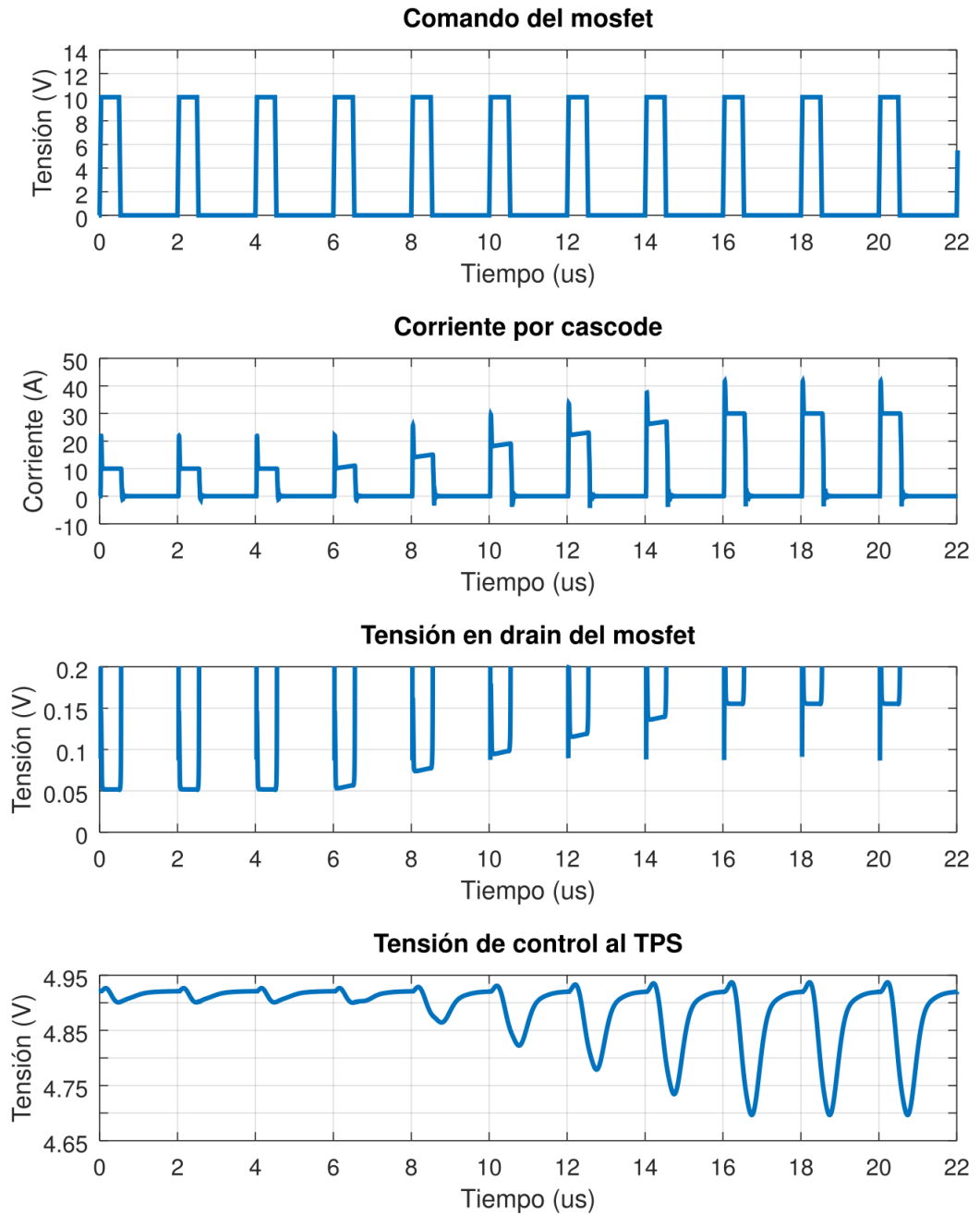


Figura 10.25: Simulación del transitorio del circuito de la figura 10.20 utilizando una frecuencia de conmutación de 500 kHz , ciclo de trabajo 25% y variando la amplitud de la corriente entre 10 A y 30 A.

Componente	Valor/Módulo
R_1	22 Ω
R_2, R_{OUT}	1 $k\Omega$
R_{V1}	10 $k\Omega$
R_3	51 Ω
R_4	50 $k\Omega$ (var)
R_5	10 $k\Omega$
R_{V2}	500 Ω
C_1	10 nF
D_1, D_2, D_3	1N4148
Q_1	BC547
OA1, OA2, OA3	TL35072

Tabla 10.4: Valores utilizados para el circuito de la figura 10.20 (en R_4 se colocó un preset).

la llave; sin embargo es, después de trabajar con una docena de diseños -algunos incluso construidos-, la solución más aceptable que se pudo realizar, al menos con las condiciones antes descritas y los componentes disponibles en plaza. Quizás haya soluciones más rápidas y eficientes para hacer llegar la señal a los terminales SWN/SWP del dispositivo, pero muy probablemente lo más sencillo a futuro sea prescindir de la protección que brinda el TPS43000 e implementar, o bien algo en la propia placa de potencia que inhiba el disparo del MOSFET en caso de fallas, o bien una señal lógica que genere una interrupción en el microcontrolador.

En la tabla 10.4 se muestran los valores utilizados para el circuito de la figura 10.20.

10.4. Firmware

A continuación se detallan algunas características relevantes del desarrollo del *firmware* del microcontrolador, sin intención de entrar en detalles de implementación ni redundar con la documentación generada por Doxygen²⁰ a partir del propio código fuente y disponible en el Anexo C.

Ya se mencionó la compatibilidad con Arduino del microcontrolador ATmega1284²¹. Este punto no es menor; se trata de garantizar la portabilidad del sistema a múltiples plataformas así como la continuidad a futuro de un entorno de desarrollo (IDE por sus siglas en inglés) independiente respecto a licencias de *software* y requerimientos de *hardware*.

Por otra parte, la utilización del IDE de Arduino está fundada en la idea de tratar que la utilización el convertidor no quede supeditada a un estudio exhaus-

²⁰<http://www.doxygen.org>

²¹Esta funcionalidad no es *nativa* del entorno de desarrollo de Arduino, sino que depende del proyecto MightyCore (<https://github.com/mcudude/MightyCore>) y las herramientas de compilación deben agregarse al IDE a través de su *sistema de gestión de tarjetas*.

tivo del artefacto, sino que sea fácilmente provechoso para el estudiantado. Esta filosofía, eje central del proyecto, se ve acentuada en este punto dado que no se espera que todos los estudiantes de Ingeniería Eléctrica se desenvuelvan fluidamente en la programación de microcontroladores.

No es trivial mantener la simplicidad para el usuario a la par de cumplir con los requerimientos de tiempo, por lo que en algunos casos el desarrollo de una *capa de abstracción de hardware* (HAL por sus siglas en inglés) no fue suficiente, siendo necesarios, además, algunos macros²² para implementar funcionalidades sencillas sin el sobre coste (*overhead*) de las llamadas a funciones o métodos de una clase.

El sistema general está basado en una arquitectura *Round-Robin con interrupciones*^[41]. Se trata de un buen equilibrio entre simpleza y velocidad de respuesta, apoyado en la idea de que la tarea central no es más que leer el valor devuelto por el ADC, procesarlo en un filtro digital y escribir el resultado en el registro de la salida PWM que establece el ciclo de trabajo de la llave; una única tarea, puntual y concreta, que no requiere preocuparse por la escalabilidad del *firmware*, principal defecto de la arquitectura utilizada.

Antes de entrar en las funcionalidades más importantes conviene ver un pseudocódigo del Programa 1 correspondiente a los elementos con los que se encontraría el usuario al momento de programar el sistema.

El Programa 1 comienza definiendo el filtro digital (lazo de compensación) a utilizar. Esa *función*²³ es llamada cada vez que se obtiene un nuevo dato del conversor analógico digital. La función debe leer el nuevo dato en `MCtrl.regADC` y escribir un nuevo resultado para δ en `MCtrl.regDC`.

En el Programa 1 se encuentra, dentro de `void setup(){}`, la inicialización del objeto `MCtrl`, donde se permite fácilmente establecer la frecuencia de funcionamiento, la variable a controlar, la tensión de referencia, y el valor máximo que se permite tanto para el ciclo de trabajo como para la tensión de salida²⁴. Un primer elemento que podría considerarse negativo es que tanto la tensión de referencia como el valor máximo que puede tomar el ADC no se establecen en voltios sino en valores retornados por el conversor analógico-digital, es decir, valores entre 0 y 1024 que además, en el caso que se esté controlando tensión, están en escala logarítmica²⁵. Si bien puede ser una complicación para el usuario que no está familiarizado con el sistema, es necesario hacerlo así para evitar la sobrecarga adicional que implicaría realizar la conversión a voltios cada vez que se hace el filtrado de la señal²⁶. Algo similar sucede con la determinación del ciclo de trabajo máximo,

²²<https://gcc.gnu.org/onlinedocs/cpp/Macros.html>

²³`MCTRL_FILTRAR()` y `MCTRL_RUN()` son dos macros que resuelven problemas de datos compartidos, consultas al ADC, escritura en registros para establecer el ciclo de trabajo de la PWM, truncamiento de la salida (ciclo de trabajo) respecto al límite impuesto por `MCtrl.setMaxDC()`, reinicio del reloj *watch-dog*, entre otros.

²⁴Se implementó una protección, adicional a las ya comentadas, que implica el apagado inmediato del sistema (con correspondiente mensaje de error por puerto serie) si la tensión de salida supera cierto límite.

²⁵Ver sección 10.2.

²⁶Claro está que en `void setup(){}` no hay problemas de tiempos en el procesamiento, pero se trata de mantener la coherencia de *unidades* a lo largo de todo el programa, incluso

Capítulo 10. Módulo de control

```
#include <ModuloControl.h>

// Instancia la clase ModuloControl.
ModuloControl MCtrl;

// Desarrollo del filtro:
MCTRL_FILTRAR() {
    /* Escriba su filtro aquí, lea el registro MCtrl.regADC
       y escriba el registro MCtrl.regDC, por ejemplo: */
    MCtrl.regDC = MCtrl.regADC;
}

void setup() {
    // Inicializa el puerto serie:
    Serial.begin(115200);
    Serial.println("ControlBasico.ino");

    MCtrl.init(); // Inicializa MCtrl.

    MCtrl.setFreq(50);           // Frecuencia de trabajo (kHz).
    MCtrl.setCtrlVar( TENSION ); // Variable a controlar a la salida.
    MCtrl.setRef(410);           // Referencia (0-1024).
    MCtrl.setMaxDC(200);         // Ciclo de trabajo máximo (0 - 255).
    MCtrl.setMaxADC(500);        // Tensión máxima de salida (0 - 1024).

    MCtrl.start(); //Inicia el convertidor.
}

void loop() {
    MCTRL_RUN();
    /* Otras tareas que no requieran mucho tiempo
       o vuelva a llamar a MCTRL_RUN() entre medio.*/
}
```

Programa 1: Template general de *firmware*.

no está en porcentaje sino en una escala entre 0 y 255.

Finalmente, se encuentra en el Programa 1 el bucle principal del programa donde se realizan las tareas reiterativas. Allí debe llamarse a `MCTRL_RUN()` lo más seguido posible para asegurarse que la señal se filtra en tiempo y forma cada vez que hay un nuevo dato retornado por el ADC.

Una vez encendido el microcontrolador (o después de un reinicio), el *firmware* se comunica por el puerto serie y envía información al usuario relativa a la configuración que se le ha realizado. Muestra en consola la frecuencia establecida, valores máximos y de referencia, así como el tiempo medio que demora la función `MCTRL_FILTRAR()` en correr. Esto es muy útil para asegurarse que los tiempos de filtrado no son superiores al período de muestreo del convertidor analógico-digital. En caso que el filtrado requiera más de $60 \mu s$ el convertidor nunca enciende. En caso contrario espera que el usuario haga acuerdo con la configuración establecida y presione una tecla para continuar.

Una vez en ejecución, el usuario puede modificar algunos parámetros interactuando con el sistema mediante línea de comandos. Se proporcionan comandos para modificar frecuencia de conmutación, ciclo de trabajo máximo y valor máximo de la tensión sensada. También puede operarse en lazo abierto introduciendo por puerto serie el ciclo de trabajo deseado.

El sistema configura un reloj *watch-dog* con el menor tiempo límite posible ($16 ms$), es decir, equivalente a 192 conversiones del ADC. Este contador se reinicia cada vez que se filtra la señal de entrada, por lo tanto, si por algún motivo el programa no funciona correctamente y pasan 192 conversiones del ADC sin que haya filtrado, el sistema se apaga enviando un mensaje de error por puerto serie y es necesario reiniciarlo para volver a ponerlo en funcionamiento.

No será necesario que el usuario diseñe y programe un filtro digital; se brindan un conjunto de programas de ejemplo con su correspondiente implementación de filtros para mostrar el funcionamiento de cada uno de los convertidores. También se disponen de ejemplos para la operación en lazo abierto, ya sea introduciendo valores de ciclo de trabajo por consola o conectando un potenciómetro en una de las entradas analógicas.

De todas formas, a los efectos que programar el filtro digital se proveen algunas herramientas desarrolladas para corroborar su funcionamiento. La que atañe al *firmware* consiste en la posibilidad de verificar la respuesta digital del filtro imponiéndole señales a través de la computadora; una vez diseñado el filtro y evaluado en *Octave* las curvas de desempeño, se puede emular el filtro en *hardware*, para que en lugar de leer el ADC, lea los valores recibidos por puerto serie y a su vez en lugar de establecer la PWM, devuelva los valores por el mismo puerto. De esta forma, desde *Octave* y comunicándose por puerto serie con el convertidor, se puede relevar la respuesta a ciertas excitaciones hipotéticas en la entrada analógica del convertidor, por ejemplo pueden imponerse señales sinusoidales y relevar la res-

en `MCTRL_FILTRAR()`.

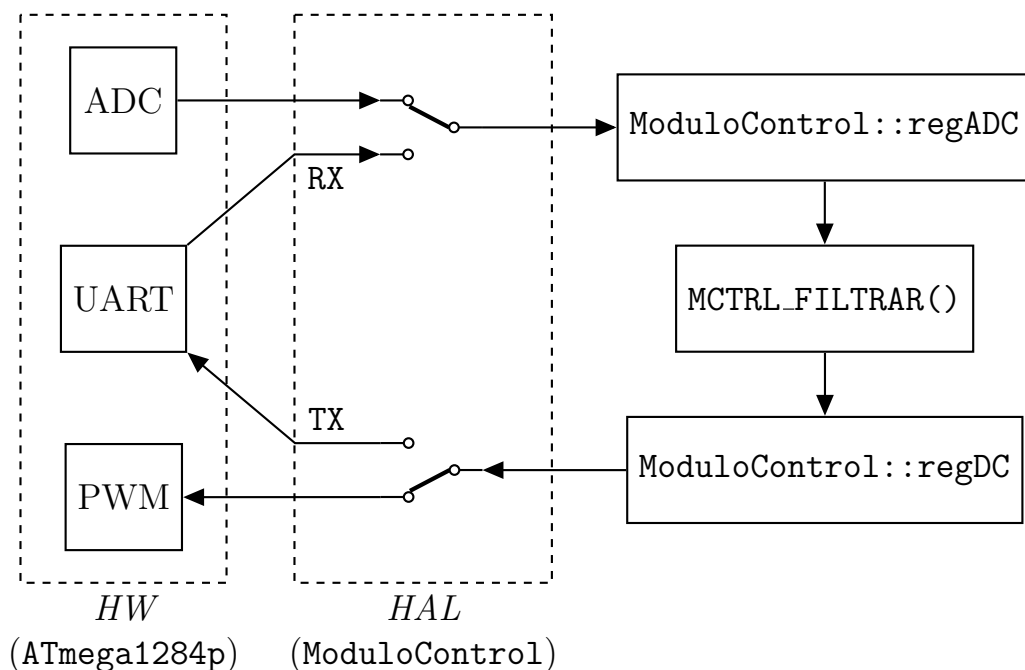


Figura 10.26: Diagrama de bloques sobre las señales que filtra lo implementado en `MCTRL_FILTRAR()`; pueden provenir indistintamente del convertidor o del puerto serie.

puesta en frecuencia que efectivamente tendría la implementación del filtro. En la figura 10.26 se muestra un diagrama de bloques que ilustra el funcionamiento del *firmware* a los efectos de implementar esta idea. La decisión respecto a la fuente de señales (física o vía puerto serie) se toma dependiendo del primer carácter leído en el puerto serie; si es nulo se toma la UART como entrada y salida de señales, en caso contrario se enciende el convertidor normalmente y el puerto serie se utiliza como una simple interacción con el usuario.

Además de la librería `ModuloControl` se desarrolló una herencia de la misma, denominada `ModuloControlAvanzado` que implementa funcionalidades adicionales, tales como al medición de frecuencia o ciclo de trabajo a la salida del generador de PWM. La idea es que `ModuloControl` contenga lo mínimo imprescindible para el control del convertidor y la segunda contenga elementos que permiten, no solo un control más complejo sino que también elementos de diagnóstico del sistema. La razón para separarlas en dos librerías distintas no sólo radica en la simpleza y las buenas prácticas de programación; si bien el sistema de compilación elimina las funciones implementadas y no utilizadas, no elimina rutinas de atención a interrupción (ISR por sus siglas en inglés), ni fragmentos parciales de código que pueden estar implementados en las mismas, generando así posibles sobrecargas en el sistema que enlentescan tareas de tiempos críticos. Es por esto que se optó por prescindir, en `ModuloControl` de aquellas porciones de código que puedan entorpecer el funcionamiento fluido del sistema.

Capítulo 11

Conclusiones y Trabajos a Futuro

11.1. Conclusiones

El primer elemento sobre el que se debe concluir un trabajo de esta índole es respecto a un objetivo que no fue escrito y es el relativo a la formación académica de los autores. Por supuesto que constituye, éste, un aspecto muy subjetivo pero, por otra parte, carecería de sentido no tener en cuenta el fin último de un Proyecto de Fin de Carrera.

Ante la propuesta de un nuevo material semiconductor se logró estudiar y familiarizarse con la nueva tecnología. Por un lado, se caracterizó en el terreno de la teoría, relacionando sus propiedades físicas con el desempeño como dispositivo e incluso comparándola, en igualdad de condiciones, con tecnologías anteriores. Por otra parte se llevó a la práctica, dándole una aplicación en la construcción de un convertidor DC-DC no aislado.

Este convertidor, con requerimientos tan peculiares e incluso cuasi-contradictorios -al que se le pide, por un lado, que demuestre las características de frecuencia propias del carburo de silicio mientras que, a la vez, se le impone una condición didáctica para el Laboratorio de Electrónica de Potencia- fue diseñado y construido bajo análisis y procedimientos más profundos que los inicialmente planificados. Esta desviación en el abordaje, no es sólo por la novedad de diseñar y construir un convertidor DC-DC sino -y más que nada- por la complejidad intrínseca a la yuxtaposición entre la didáctica, la versatilidad y el deseo de llevar la llave de SiC cerca de sus límites de funcionamiento.

Lo atípico del convertidor construido implicó que cada uno de los problemas a resolver no fuesen saldados con una única bibliografía sino que fue recurrente la necesidad de largas búsquedas bibliográficas para saldar temas puntuales; habituales en el diseño de convertidores aunque con características propias que requirieron la conjunción de diversos puntos de vista para su resolución. Algo similar ocurrió con el diseño de cada módulo; las iteraciones entre caracterización, diseño, simulación, construcción y prueba hicieron, de algunos módulos, un largo camino lleno de cuestionamientos y aprendizajes.

Mediante metodologías similares, por momentos quizás un poco minuciosas de

Capítulo 11. Conclusiones y Trabajos a Futuro

más, se fueron resolviendo varios problemas que nunca fueron previstos. Algunos relativamente sencillos como el módulo de carga suave para los condensadores, los *snubbers* de diodo o la falta de estabilidad de la fuente doble para la conmutación del MOSFET, idea que finalmente fue descartada para simplificar el *driver*. Otros demandaron -o se optó por dedicarles- un tiempo excesivamente grande en relación a los tiempos previstos, como fueron el diseño de inductor, el dimensionado de banco de condensadores, el diseño del amplificador logarítmico para sensado de tensión a la salida, el diseño del circuito de medición de corriente por la llave, o la simulación y entendimiento de la dinámica de la conmutación con inductancias parásitas en conjunto con el diagramado del módulo de potencia y el diseño de *snubbers* de *clamp*.

Se realizaron importantes desarrollos en la construcción del convertidor, tratando de simular permanentemente los resultados y contrastando con los valores deseados. Si bien se preveía verificar el sistema completo una vez terminada su construcción, algunos accidentes generaron contratiempos que impidieron completar una de las etapas más importantes del proyecto: medición, prueba y análisis de resultados. La entrega incompleta del presente documento se debe principalmente a una cuestión de cronograma. Sin embargo, los autores están comprometidos a la pronta finalización de las tareas pendientes, aún cuando éstas queden fuera del marco formal en el que se inscribe el proyecto.

11.2. Trabajos a Futuro

En esta sección surgen dos ejes de discusión; por un lado los relativos a correcciones que se le *deben* realizar al convertidor, mientras que existen otras que pueden considerarse *mejoras* o *ramificaciones* del proyecto.

Sobre el primer eje se encuentra la incorporación de nuevos sistemas de protección; los fusibles existentes, tal como se preveía, no protegen de todas las fallas, el sistema de protección contra sobrecorrientes en la llave ya en las etapas de simulación mostró bajo desempeño para frecuencias altas de conmutación, y las protecciones implementadas por *software*, al menos por ahora, no son todo lo rápidas ni todo lo completas que deberían ser para garantizar protección alguna. Hace falta entonces, implementar protecciones más robustas.

En cuanto a las nuevas funcionalidades, siempre se tuvo presente la posibilidad de realizar un análisis térmico, relevando la temperatura en distintos puntos de interés; si bien los inductores ya poseen su RTD adosado al bobinado (entre capas internas), aún resta incorporar sensores al disipador de la llave y el diodo, además del diseño y construcción de una placa que reciba tales señales y las registre de alguna manera.

Como ya se ha mencionado en la sección anterior, este trabajo aún está abierto, restando, para su culminación, el ensayo del convertidor en las topologías *boost* y *buck-boost*. Además sería un gran aporte si se pudieran verificar las transferencias en pequeña señal de valores promediados para las distintas topologías, y verificar el impacto de los filtros digitales diseñados.

11.2. Trabajos a Futuro

Por último, y especialmente importante, es el trabajo que resta en cuanto al relevamiento detallado de las formas de onda de conmutación y su contraste con lo esperado para la llave utilizada.

Esta página ha sido intencionalmente dejada en blanco.

Apéndice A

Análisis armónico

Sea una función $f(x)$ periódica de período T , seccionalmente continua y acotada, entonces se define su Desarrollo en Series de Fourier como

$$F(x) = \sum_{n=-\infty}^{\infty} c_n e^{j\frac{2\pi n}{T}x}$$

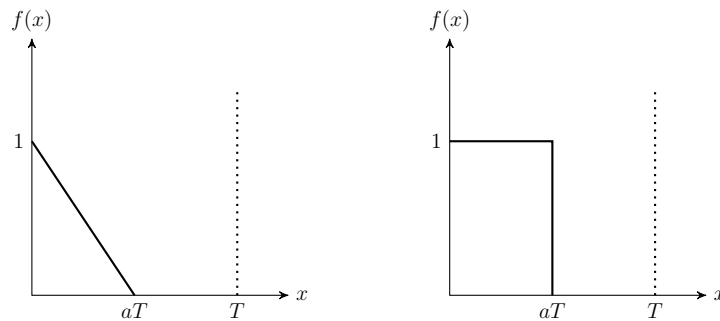
donde

$$c_n = \frac{1}{T} \int_T f(\tau) e^{-j\frac{2\pi n}{T}\tau} d\tau$$

Se puede demostrar que la función $F(X)$ converge puntualmente a $f(x)$; si además $f(x)$ es continua entonces la convergencia es uniforme.

A continuación se dan resultados para c_n asociados a algunas funciones de interés.

Los coeficientes del desarrollo en Series de Fourier de una señal triangular, de base aT y altura 1, tal como se muestra en la figura A.1a, son



(a) Función triangular de altura 1 y ancho aT .

(b) Función triangular de altura 1 y ancho aT .

Figura A.1: Funciones cuyo desarrollo en Series de Fourier resultará de utilidad.

Apéndice A. Análisis armónico

$$\begin{cases} c_{\Delta n}^a = \frac{1}{j2\pi n} \left[1 + \frac{e^{-j2\pi na} - 1}{j2\pi na} \right] \\ c_{\Delta 0}^a = \frac{a}{2} \end{cases} \quad (\text{A.1})$$

Para el desarrollo en Series de Fourier de un pulso rectangular de base aT y altura 1 tal como se muestra en la figura A.1b, los coeficientes quedan

$$\begin{cases} c_{\Pi n}^a = \frac{1}{j2\pi n} [1 - e^{-j2\pi na}] \\ c_{\Pi 0}^a = a \end{cases} \quad (\text{A.2})$$

Apéndice B

Esquemáticos de circuitos realizados en
KiCad

Esta página ha sido intencionalmente dejada en blanco.

Apéndice C

Documentación generada por Doxygen

Esta página ha sido intencionalmente dejada en blanco.

Referencias

- [1] Simon Ang and Alejandro Oliva. *Power-Switching Converters*. CRC Press, third edition, 2011.
- [2] Atmel Corporation. *ATmega1284 - Datasheet Complete*, 2016.
- [3] B. Jayant Baliga. *Silicon Carbide Power Devices*. World Scientific, 2005.
- [4] B. Jayant Baliga. *Fundamentals of Power Semiconductor Devices*. Springer US, 1st edition, 2008.
- [5] Bergquist. *Sil-Pad 400 - The Original Sil-Pad Material - Datasheet*.
- [6] Anup Bhalla, John Bendel, and Xueqing Li. Robustness of sic jfets and cascodes. *Bodo's Power Systems*, May 2015.
- [7] Anup Bhalla, Xueqing Li, and John Bendel. Switching behavior of usci's sic cascodes. *Bodo's Power Systems*, June 2015.
- [8] Gonzalo Casaravilla and Fernando Silveira. Llave de alta frecuencia drive por emisor, feb 1990. Proyecto de fin de Carrera,.
- [9] Srabanti Chowdhury, Brian L Swenson, Man Hoi Wong, and Umesh K Mishra. Current status and scope of gallium nitride-based vertical transistors for high-power electronics application. *Semiconductor Science and Technology*, 28(7), 2013.
- [10] Slobodan Cuk and R. D. Middlebrook. *Modeling, analysis and design of switching converters*. National Aeronautics and Space Administration, first edition, 1977.
- [11] Lloyd H. Dixon. *Magnetics Design - Section 2: Magnetic Core Characteristics*. Texas Instruments.
- [12] Lloyd H. Dixon. *Magnetics Design - Section 5: Inductor and Flyback Transformer Design*. Texas Instruments.
- [13] Robert W. Erickson. *Fundamentals of Power Electronics*. Kluwer Academic Publishers, second edition, 2004.
- [14] Fairchild Semiconductor. *NPN epitaxial silicon transistor - Datasheet*, August 2002.

Referencias

- [15] Fluke Corporation. *45 Dual Display Multimeter - Manual*, January 1989.
- [16] Edwin Hewitt and Robert E. Hewitt. The gibbs-wilbraham phenomenon: An episode in fourier analysis. *Archive for History of Exact Sciences*, 21(2):129–160, Jun 1979.
- [17] Honeywell. *Temperature Sensor - TD Series*.
- [18] Alex Q. Huang. New unipolar switching power device figures of merit. *IEEE Electron Device Letters*, 25(5):298–301, May 2004.
- [19] C. Mark Johnson, D.J. Morrison, Anthony G. O’Neill, and Nicolas G. Wright. Electrothermal simulation of 4h-sic power devices. In *Silicon Carbide, III-Nitrides and Related Materials*, volume 264 of *Materials Science Forum*, pages 917–920. Trans Tech Publications, 12 1997.
- [20] Jim Karki. *Active Low-Pass Filter Design*. Texas Instruments, September 2002.
- [21] Safa Kasap. Elements of photoconductivity. In *Electronic Materials and Devices*. McGraw-Hill, 2nd edition, 2001.
- [22] V. E. Lashkaryov. Investigations of a barrier layer by the thermoprobe method. *Ukrainian journal of physics*, 53:53–56, 2008 [1941].
- [23] X. Li, A. Bhalla, P. Alexandrov, J. Hostetler, and L. Fursin. Investigation of sic stack and discrete cascodes. In *PCIM Europe 2014; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management*, May 2014.
- [24] Gang Liu, Blair R. Tuttle, and Sarit Dhar. Silicon carbide: A unique platform for metal-oxide-semiconductor physics. *Journal of Applied Physics*, 2(2), 2015.
- [25] Kimura Hiroshi Matsumoto Yasushi, Kondo Yasushi. Power electronics equipment applying sic devices. *Fuji Electric Review*, 48(239), 2012.
- [26] Dan Matthews. *Basic Pic 16/17 Oscillator Design*. Microchip Technology Inc., 1996.
- [27] Colonel Wm. T. McLyman. *Transformer and Inductor Design Handbook*. CRC Press, third edition, 2004.
- [28] K. Norling, C. Lindholm, and D. Draxelmayr. An optimized driver for sic jfet-based switches enabling converter operation with more than 99 *IEEE Journal of Solid-State Circuits*, 47(12):3095–3104, Dec 2012.
- [29] D. Othman, M. Berkani, S. Lefebvre, A. Ibrahim, Z. Khatir, and A. Bouzourene. Comparison study on performances and robustness between sic mosfet & jfet devices - abilities for aeronautics application. *Microelectronics Reliability*, 52(9):1859 – 1864, 2012.

- [30] D. Pefitis, J. Rabkowski, and H. P. Nee. Self-powered gate driver for normally-on sic jfets: Design considerations and system limitations. *IEEE Transactions on Power Electronics*, 29(10):5129–5135, Oct 2014.
- [31] Abraham I. Pressman, Keith Billings, and Taylor Morey. *Switching Power Supply Design*. McGraw-Hill, third edition, 2009.
- [32] Abraham I. Pressman, Keith Billings, and Taylor Morey. *Switching Power Supply Design*. McGraw-Hill, third edition, 2009.
- [33] B. N. Pushpakaran, M. Hinojosa, S. B. Bayne, V. Veliadis, D. Urciuoli, N. El-Hinnawy, P. Borodulin, S. Gupta, and C. Scozzie. Evaluation of sic jfet performance during repetitive pulsed switching into an unclamped inductive load. *IEEE Transactions on Plasma Science*, 42(10):2968–2973, Oct 2014.
- [34] M. Riordan and L. Hoddeson. The origins of the pn junction. *IEEE Spectrum*, 34(6):46–51, Jun 1997.
- [35] Waseem A. Roshen. A practical, accurate and very general core loss model for nonsinusoidal waveforms. *IEEE Transactions on Power Electronics*, 22(1):30–40, 2007.
- [36] Yo Sakaki and T. Matsuoka. Hysteresis losses in mn-zn ferrite cores. *IEEE Transactions on Magnetics*, 22(5):623–625, 1986.
- [37] SAMWHA. *Large Aluminium Electrolytic Capacitors - HE Upgrade - Datasheet*.
- [38] Adel S. Sedra and Kenneth C. Smith. *Microelectronics Circuits*. Oxford University Press, 6th edition, 2010.
- [39] C. E. Shannon. Communication in the presence of noise. *Proceedings of the IRE*, 37(1):10–21, Jan 1949.
- [40] W. Shockley. The theory of p-n junctions in semiconductors and p-n junction transistors. *The Bell System Technical Journal*, 28(3):435–489, July 1949.
- [41] David E. Simon. *An Embedded Software Primer*. Pearson Education Inc., 1st edition, 1999.
- [42] Charles Proteus Steinmetz. On the law of hysteresis. *Proceedings of the IEEE*, 72(2):197–221, 1984.
- [43] TDK. *Ferrites and Accesories: SIFERRITE material N87*, September 2006.
- [44] TDK. *EPCOS Data Book 2013: Ferrites and Accesories*, 2013.
- [45] TDK. *Ferrites and Accessories: ETD 59/31/22 Core and accessories*, June 2013.
- [46] TDK. *Ferrites and Accessories: SIFERRITE material PC47*, June 2013.

Referencias

- [47] TDK. *Ferrites and Accessories: ETD 29/16/10 Core and accessories*, April 2015.
- [48] F.E. Terman. *Radio Engineers Handbook*. McGraw-Hill, 1945.
- [49] Texas Instruments. *Multi-Topology High-Frequency PWM Controller*, October 2001.
- [50] TOSHIBA. *TORX1952(F)*, May 2014.
- [51] TOSHIBA. *TOTX1952(F)*, May 2014.
- [52] United Silicon Carbide Inc. *xJ SiC Series — 80m W - 1200V SiC Normally-On JFET — UJN1208K - Datasheet*, November 2016.
- [53] United Silicon Carbide Inc. *xR SiC Series — 15A - 1200V SiC Schottky Diode — UJ2D1215T - Datasheet*, October 2016.
- [54] United Silicon Carbide Inc. *xR SiC Series — 20A - 1200V SiC Schottky Diode — UJ2D1220K - Datasheet*, October 2016.
- [55] P. S. Venkatraman. Winding eddy current losses in switch mode power transformers due to rectangular wave currents. *Proceedings of Powercon*, 11, 1984.
- [56] Irma Villar, Unai Viscarret, Ion Etxeberria-Otadui, and Alfred Rufer. Global loss evaluation methods for nonsinusoidally fed medium-frequency power transformers. *IEEE Transactions on Industrial Electronics*, 56(10):4132–4140, 2009.
- [57] Barry Williams. *Power Electronics*. McGraw-Hill, 1992.
- [58] Kevin Wu. *Introduction To Schottky Rectifier and Application Guidelines*. Taiwan Semiconductor, 2010.
- [59] Zhou Yan and Sun Ai-ming. Simplified ferrite core loss separation model for switched mode power converter. *IET Power Electronics*, 9(3):529–535, 2016.
- [60] Yimeng Zhang, Meiyan Tang, Qingwen Song, Xiaoyan Tang, Hongliang Lv, and Sicheng Liu. High temperature characterization of normally-on 4h-sic junction field-effect transistor. *Superlattices and Microstructures*, 99:113 – 117, 2016.

Índice de tablas

2.1. Algunas propiedades comparativas de semiconductores. Los valores de BFOM se exponen relativos al correspondiente para el silicio. Tomado de [24].	6
4.1. Posición de chapas e inductor para cada topología. Se muestra además en las primeras dos columnas cuál condensador cumple el rol de entrada y cuál el de salida.	26
6.1. Características principales de las llaves utilizadas.	40
6.2. Lista de componentes asociados a los <i>snubbers</i>	43
7.1. Tabla de parámetros de la ferrita N87. Tomados de la hoja de datos del fabricante.	53
7.2. Tabla de parámetros del núcleo ETD-59. Tomados de la hoja de datos del fabricante.	55
7.3. Comparación de potencia disipada por el cobre en dos puntos de funcionamiento de los convertidores <i>boost</i> y <i>buck-boost</i>	65
7.4. Tabla de parámetros del núcleo ETD-29. Tomados de la hoja de datos del fabricante.	68
7.5. Resultados de los ensayos a 50 <i>Hz</i>	70
8.1. Batería de condensadores seleccionada.	78
9.1. Constantes de las transferencias en lazo abierto para los tres convertidores.	90
9.2. Coeficientes de la celda <i>biquad</i>	94
9.3. Coeficientes a programar.	96
10.1. Valores de los componentes para el circuito de la figura 10.4b. . . .	105
10.2. Valores ajustados de la ecuación 10.1.	106
10.3. Valores de componentes utilizados en el circuito de la figura 10.6. .	109
10.4. Valores utilizados para el circuito de la figura 10.20 (en R_4 se colocó un preset).	136

Esta página ha sido intencionalmente dejada en blanco.

Índice de figuras

2.1.	Comparación de límites teóricos de algunos semiconductores de relevancia. Tomado de [9].	7
2.2.	Estructura del transistor de efecto de campo de juntura. Tomado de [7].	9
3.1.	Convertidores DC-DC no aislados.	11
3.2.	Diagrama general de la corriente por el inductor.	12
3.3.	Convertidor <i>buck</i>	14
3.4.	Convertidor <i>buck</i> : corriente por el inductor.	14
3.5.	Convertidor <i>boost</i>	16
3.6.	Convertidor <i>boost</i> : corriente por el inductor.	17
3.7.	Convertidor Buck-Boost.	19
3.8.	Convertidor <i>buck-boost</i> : corriente por el inductor.	20
4.1.	Idea inicial para la implementación de la modularidad. Caso <i>buck</i>	24
4.2.	Lazos de derivadas de corriente altas.	25
4.3.	Topologías esquematizadas a partir de un <i>power pole</i>	26
4.4.	Propuesta de conexión.	27
4.5.	Implementación de chapas de configuración.	27
4.6.	Convertidor completo conectado como <i>buck</i>	28
6.1.	Esquema del <i>cascode</i> utilizado.	38
6.2.	Formas de onda de conmutación simuladas para el <i>cascode</i> . $V_{DS}^{cascode}/10$ (rojo liso), V_{GS}^{MOSFET} (magenta liso), V_{DS}^{MOSFET} (azul a trazos), I_D (negro punteado a trazos)	39
6.3.	Variación de la resistencia de conducción del JFET y de la tensión de conducción del diodo.	41
6.4.	Formas de onda de conmutación simuladas para el <i>cascode</i> con 250 nH de inductancias parásitas de las pistas y sin <i>snubbers</i> . $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).	41
6.5.	Formas de onda de conmutación simuladas para el <i>cascode</i> con <i>snubber</i> de clamp. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), y I_D (negro punteado).	42
6.6.	Formas de onda de conmutación simuladas para el <i>cascode</i> con <i>snubber</i> de clamp para el <i>cascode</i> y para el MOSFET. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).	42

Índice de figuras

6.7. Formas de onda de conmutación simuladas para el <i>cascode</i> con <i>snubber</i> de clamp para el <i>cascode</i> , para el MOSFET y <i>snubber</i> amortiguador para el diodo. $V_{DS}^{cascode}/10$ (rojo liso), V_{DS}^{MOSFET} (azul a trazos), e I_D (negro punteado).	43
6.8. Cascode y diodos con los <i>snubbers</i> implementados para cualquiera de las topologías.	44
6.9. Límites de funcionamiento determinados por la disipación térmica. Por un lado se muestran los límites correspondientes a despreciar las pérdidas de conmutación (trazo continuo para el JFET) y por otro los correspondientes a considerarlas a 500 kHz (trazos a a tramos para el MOSFET y el JFET).	46
6.10. Módulo llave construido en el cual, en particular, se aprecia el disipador utilizado.	47
7.1. Límite de conducción continua-discontinua en función de la tensión de salida, para las tres topologías y contemplando la variación de la tensión de entrada. Se muestra el caso donde $Lf = 14 \Omega$	51
7.2. Núcleo ETD-59.	55
7.3. Carrete para núcleo ETD-59.	55
7.4. Limitante de la saturación del núcleo sobre los convertidores <i>buck</i> , <i>boost</i> y <i>buck-boost</i> considerando frecuencia de 50 kHz y tensiones nominales de alimentación. Superpuestos se encuentran los límites de funcionamiento impuestos por la disipación térmica.	58
7.5. Pérdidas en el material N87 luego de realizar mínimos cuadrados no lineal sobre los puntos relevados de la hoja de datos. Se consideraron excitaciones sinusoidales.	61
7.6. Curvas de equi-potencia disipada en el cobre para los distintos convertidores superpuestas a la limitante de la saturación del núcleo considerando tensión de entrada nominal y frecuencia de trabajo de 50 kHz.	66
7.7. Aumento de temperatura en los inductores, con límites de saturación y δ mínimo.	67
7.8. Módulo inductor implementado.	70
7.9. Corriente y tensión de los ensayos a 50 Hz.	70
7.10. Tensión y corriente obtenida en el inductor en un <i>buck</i> operando a 50 kHz.	71
8.1. Impedancia de distintos tipos de condensadores.	74
8.2. Diagrama del proceso de diseño de las baterías de condensadores.	76
8.3. Ripples porcentuales de tensión de entrada y salida.	79
8.4. Enrutado de condensadores para que todos los caminos tengan misma inductancia.	80
8.5. Circuito de carga suave de los condensadores de entrada.	82
8.6. Transitorio de carga de los condensadores de entrada. Se aprecia la tensión en los condensadores (rojo) y la corriente de entrada (negro).	83

9.1. Dinámica en baja frecuencia de un convertidor. Tomada de [13].	86
9.2. Diagrama de bloques del sistema.	87
9.3. Compensación del lazo.	91
9.4. Lazos cerrados resultantes.	93
9.5. Celda <i>Biquad</i> para implementación de filtro digital.	94
9.6. Comparación de filtro digital con filtro en tiempo continuo.	95
9.7. Evaluación del efecto del truncamiento de coeficientes.	96
9.8. Corriente y tensión en el inductor de un <i>buck</i> operando a 50 <i>kHz</i> controlado por el compensador digital diseñado.	97
10.1. Esquema general del sistema de control.	101
10.2. Ejemplo básico de utilización del integrado TPS43000 para esquematizar su funcionamiento.	101
10.3. Esquema general del sistema de control.	103
10.4. Determinación de frecuencia de PWM de salida a través de un optoacoplador con salida LDR.	104
10.5. Comparación de datos relevados con el ajuste realizado por mínimos cuadrados no lineal a la expresión 10.1.	107
10.6. Circuito para determinar el ciclo de trabajo por medio del microcontrolador.	108
10.7. Transferencia en módulo (arriba) y fase (abajo) del filtro esquematizado en la figura 10.6, desglosando la primer etapa (azul punteado), la segunda etapa (rojo con guiones) y el filtro completo (amarillo sólido).	110
10.8. Conexión del adaptador USB-UART al microcontrolador, utilizando la señal RTS para el reinicio del MCU.	111
10.9. Etapa de salida del módulo de control. PDRV es la salida del TPS43000, PO la entrada al módulo de fibra óptica, OUT_EN una salida/entrada (alta impedancia) del MCU para inhibir la salida hacia la llave y FREQ_SENS y DC_SENS entradas del microcontrolador para sensar frecuencia y ciclo de trabajo respectivamente.	112
10.10. Conexión básico para el funcionamiento del microcontrolador.	113
10.11. Circuito para imponer y sincronizar la frecuencia del TPS43000 así como para apagarlo.	115
10.12. Entrada al módulo de control de la señal proveniente de la placa de sensado: filtro pasabajos y protección contra sobretensiones.	117
10.13. Transductor y amplificador de señal para la medición de corriente a la salida del convertidor.	118
10.14. Amplificador logarítmico térmicamente compensado.	120
10.15. Simulaciones realizadas en Spice para evaluar errores de cuantización y algunas no idealidades detectadas en el comportamiento.	122
10.16. Estudio de la dispersión por temperatura en función de las resistencias R_1 y R_2	124
10.17. Gráficos de simulación a distintas temperaturas comparando el amplificador logarítmico sin compensar, compensando sólo I_s , sólo V_T o ambos a la vez.	125

Índice de figuras

10.18	Diagrama de Bode para la transferencia del amplificador logarítmico de la figura 10.14 (azul lisa). Se superpuso la transferencia hasta v_a (roja a trazos) para verificar que el ancho de banda queda determinado por $0A2$	126
10.19	Comparación entre valores simulados (azul lisa), ajuste por mínimos cuadrados de los valores simulados (roja a trazos), valores experimentales (puntos negros) y ajuste por mínimos cuadrados de los valores experimentales (puntos verdes).	127
10.20	Circuito para el sensado de corriente por la llave.	130
10.21	Simulaciones en SPICE del circuito expuesto en la figura 10.20. La entrada es una corriente sinusoidal de 100 kHz con amplitud 10 A y continua 20 A que ingresa por el <i>drain</i> del MOSFET (arriba) y la salida es la tensión de control que va al TPS43000 (abajo). Para esta última se muestran las salidas correspondientes a temperaturas de $10\text{ }^\circ\text{C}$ (verde a tramos), $25\text{ }^\circ\text{C}$ (negra lisa) y $40\text{ }^\circ\text{C}$ (rojo punteado).	131
10.22	Simulación SPICE de la señal de control al TPS43000 si no se hubiese realizado la compensación térmica utilizando el diodo D_3 . Se comparan los resultados que se obtendrían a $10\text{ }^\circ\text{C}$ (azul a trazos), $25\text{ }^\circ\text{C}$ (roja lisa) y $40\text{ }^\circ\text{C}$ (amarilla puntueada).	132
10.23	Diagrama de Bode para el circuito de la figura 10.20.	133
10.24	Simulación del transitorio del circuito de la figura 10.20 utilizando una frecuencia de conmutación de 50 kHz , ciclo de trabajo 25% y variando la amplitud de la corriente entre 10 A y 30 A	134
10.25	Simulación del transitorio del circuito de la figura 10.20 utilizando una frecuencia de conmutación de 500 kHz , ciclo de trabajo 25% y variando la amplitud de la corriente entre 10 A y 30 A	135
10.26	Diagrama de bloques sobre las señales que filtra lo implementado en <code>MCTRL_FILTRAR()</code> ; pueden provenir indistintamente del convertidor o del puerto serie.	140
A.1.	Funciones cuyo desarrollo en Series de Fourier resultará de utilidad.	145

Esta es la última página.
Compilado el miércoles 16 agosto, 2017.
<http://iie.fing.edu.uy/>