

Universidad de la Republica Oriental del Uruguay
Facultad de Ingeniería

Ingeniería Eléctrica opción Potencia

Generación Distribuida Conexión a la red de un Inversor

Proyecto de Fin de carrera:

“Generación Distribuida – Conexión a la red de un Inversor”

Rivoir Peyronel, Gastón

Giacosa Berriel, Diego Sebastián

Biardo Rostán, Renzo Nicola

Orientación docente:

Ing. Gonzalo Casaravilla

Junio 2007

CONTENIDO

Resumen	4
Introducción.....	5
Agradecimientos	6
Capítulo 1- Modelado del Sistema y Estrategias de Control.....	7
1.1 Descripción del modelo.....	7
1.2 Descripción del control.....	8
1.2.1 Control de corriente	8
1.2.1.1 Generalidades.....	8
1.2.1.2 Estrategia utilizada.....	8
(a) Selección del modo de conmutación para minimizar armónicos.....	11
(b) Selección del modo de conmutación para respuesta rápida.....	17
1.2.2 Teoría p-q.....	18
1.2.3 Control de la celda de combustible.....	20
1.2.3.1 Finalidad:.....	20
1.2.3.2 Método de control.....	20
Capítulo 2- Simulaciones	26
2.1 Descripción del modelo	26
2.2 Casos.....	29
2.2.1.1 L=10 mHy	29
2.2.1.2 L=20 mHy	30
2.2.1.3 L=30 mHy	30
2.2.2 Diferentes tiempos de adquisición y procesamiento de los datos	31
2.2.2.1 $T_z = 50 \mu s$, $f_c = 20 \text{ kHz}$ y 20mHy.....	31
2.2.2.2 $T_z = 200 \mu s$, $f_c = 5 \text{ kHz}$ y 20mHy.....	32
2.2.2.3 $T_z = 500 \mu s$, $f_c = 2 \text{ kHz}$ y 20mHy.....	32
2.2.3 Escalón de bajada y subida en la tensión de referencia	33
2.2.4 Escalón de bajada y subida en la corriente entregada por la celda.....	35
2.2.5 Energía reactiva consumida y entregada.....	37
2.2.5.1 Potencia imaginaria instantánea pedida 0.....	37
2.2.5.2 Potencia imaginaria instantánea pedida 1000VAr (entregada).....	39
2.2.5.3 Potencia imaginaria instantánea pedida 1000VAr (consumida).....	40
2.3 Conclusiones de este capítulo.....	41
Capítulo 3- Hardware.....	42
3.1 Estudio del VSI	42
3.1.1 Funcionamiento de inversor:.....	43
3.2 Estudio de la tarjeta PC-LPM-16	43
3.3 Estudio de la tarjeta de interconexión	43
3.4 Interconexión Plaqueta-Inversor.....	44
3.5 Interconexión Plaqueta-Entradas Analógicas Opcionales.....	45
3.5.1 Interconexión Plaqueta-Encoder.....	45
3.6 Pruebas realizadas	46
3.7 Cambios, mejoras y agregados en el hardware.....	47
3.7.1 Puesta a punto de la tarjeta de interconexión:.....	47
3.7.2 Transformador trifásico de medida de tensiones de red.....	47
3.7.3 Transformador que alimenta la electrónica del VSI.....	48
3.8 Conexionado del sistema de potencia.....	48
Capítulo 4 - Programación	49
4.1 Estructura del programa de control	49

4.1.1	Módulo de Entrada - Salida.....	50
4.1.2	Módulo de Control.....	50
4.1.3	Módulo de Teoría p-q.	51
4.1.4	Módulo de Control de Corriente del Inversor.	51
4.1.5	Módulo de Interfaz con el usuario.....	51
4.2	Programación de la tarjeta adquisidora PC-LPM-16	52
4.2.1	Selección del modo de trabajo.....	52
4.2.2	Configuración.....	53
4.2.2.1	Configuración por hardware.....	53
4.2.2.2	Configuración por software.....	53
4.2.3	Rutinas implementadas.	53
4.2.3.1	procedure inicializar_tarjeta	53
4.2.3.2	procedure autocalibracion_AD.....	54
4.2.3.3	procedure seteo_AD.....	54
4.2.3.4	procedure seteo_contadores.....	54
4.2.3.5	procedure arranca_conteo.....	55
4.2.3.6	procedure leo_analogicas8_count0.....	55
4.2.3.7	function ler_digitales.....	56
4.2.3.8	function escribir_digitales	56
4.2.3.9	procedure reset_interrupt.....	56
4.2.4	Estudio de Optimización de Tiempos para seteo de Contadores	57
4.2.4.1	Necesidad de la disminución del tiempo de Interrupción	57
4.2.4.2	Problema para la determinación de los valores de los contadores.....	57
4.2.4.3	Estudio Empírico de Tiempos	57
4.2.4.4	Valor utilizado del contador	58
4.3	Programación del control del bus de continua.	58
4.3.1	Programación del regulador Proporcional	58
4.3.2	Programación del regulador Proporcional Integral	59
4.3.3	Referencia de potencia instantánea.....	59
4.4	Programación de la teoría p-q	60
4.5	Programación del controlador de corriente.....	60
4.6	Rutina de atención al pedido de interrupciones.	61
4.7	Interfaz gráfica.	62
4.8	Interfaz con el usuario.	64
4.8.1	Archivo de configuración.....	64
4.8.1.1	Parámetros de la celda de combustible (en nuestro caso del bus de continua).....	65
4.8.1.2	Parámetros de control.....	65
4.8.1.3	Parámetros de la interfaz gráfica	65
4.8.1.4	Límites de funcionamiento	66
4.8.2	Funciones asignadas al teclado.....	66
4.8.3	Parámetros y variables accesibles por el usuario.	66
4.9	Protecciones	67
4.9.1	Sobrecorriente	67
4.9.2	Falla en los disparos.....	67
Capítulo 5-	Pruebas Realizadas	68
5.1	Instructivo de puesta en marcha del sistema.....	68
5.2	Entregando energía a la red.....	69
5.2.1	Caso 1.....	69
5.2.2	Caso 2.....	71
5.2.3	Caso 3.....	72

5.3 Controlando potencia imaginaria.....	74
5.3.1 Caso 1.....	74
5.3.2 Caso 2.....	75
5.3.3 Caso 3.....	76
Capítulo 6 - Mejoras futuras.....	77
Conclusiones.....	79
Referencias	80

Resumen

En este trabajo se estudia la conexión de un inversor a la red eléctrica en el marco de una aplicación de Generación Distribuida a los efectos de enviar energía a la misma, estudiando la posibilidad de entregar o recibir energía reactiva.

Como caso particular se estudió la conexión de una celda de combustible a la red utilizando un inversor de tensión (VSI). Para dicho estudio se realizaron simulaciones modelando las diferentes partes del sistema, celda de combustible, VSI y la red eléctrica. Se realizó un control realimentado para el comando de las llaves del VSI, con la finalidad de mantener la tensión del condensador de entrada del VSI alimentado a su vez por la celda de combustible constante, para dicho control se utilizó la teoría p-q (teoría de la potencia activa e imaginaria instantánea) y un control de corriente vectorial.

Para su implementación se estudió una plataforma existente en el IIE utilizada por un proyecto de fin de carrera anterior, el cual controlaba un motor de inducción utilizando el control de corriente antes mencionado. Se realizaron las modificaciones necesarias a dicha plataforma, tanto en hardware como en software para lograr el correcto funcionamiento.

Finalmente se realizó una comparación de los datos relevados en la práctica con nuevas simulaciones, las cuales reflejan las limitaciones prácticas y las modificaciones efectuadas.

Introducción

Este trabajo esta dentro del tema Generación Distribuida, el cual está actualmente en estudio y aplicación creciente en el mundo. La relevancia del tema se debe a la crisis Energética que enfrentan gran número de países incluido el nuestro. Esto motivó la elección de este tema como proyecto de fin de carrera.

El desafío en la mayoría de las aplicaciones de Generación Distribuida es entregarle energía disponible en determinada fuente no convencional, (por ejemplo una celda de combustible, un panel solar, etc.) a la red eléctrica. Para esto se debe convertir generalmente una tensión continua en alterna, lo cual se hace de forma natural con un inversor (VSI).

En nuestro trabajo esta tensión de continua es generada por una celda de combustible, la cual asumimos se comporta aproximadamente (convertidor DC/DC mediante) como una fuente de corriente continua, por lo cual se pretende mantener constante la tensión del condensador de entrada del inversor alimentado por la celda de combustible.

El objetivo del trabajo es el de simular e implementar un control de las llaves del VSI que logre mantener la tensión del condensador continua constante y a su vez permita entregar energía a la red. Para alcanzar este objetivo se realizó una primera etapa de estudio y simulación del control, y en una segunda etapa la implementación de dicho control en una plataforma existente con la finalidad de verificar experimentalmente las simulaciones realizadas.

En este material se encuentran los siguientes capítulos:

- 1) Modelado del Sistema y Estrategia de Control. Se encuentra la descripción del modelo del sistema eléctrico de potencia, del control de corriente y del control de la tensión de continua.
- 2) Simulaciones. Se muestran los resultados de simulaciones para diferentes valores de parámetros y pruebas realizadas.
- 3) Hardware. Se describe el Hardware que existía, los cambios realizados y el conexionado final del sistema eléctrico que se puso en marcha.
- 4) Programación. Se muestra una descripción completa del Software.
- 5) Pruebas Realizadas. En este capítulo se muestran los datos relevados de la puesta en marcha de la plataforma para diferentes casos.
- 6) Mejoras Futuras. Por último comentamos algunos puntos que se podrían mejorar para lograr una mejor performance.

Agradecimientos

En el desarrollo de este Proyecto colaboraron las personas que se señalan a continuación:

- Ing. Gonzalo Casaravilla. Director del proyecto.
- Ing. César Briozzo.
- Ing. Rubén Méndez.
- Ing. Rubén Chaer. Por su aporte esclarecedor de los programas de interfase gráfica en pascal.
- Ing. Adhemar Prieto. Por sus aportes a la puesta en marcha del VSI.
- Ing. Diego Alcatgaray. Por su ayuda en la programación y préstamo del PLD.

Capítulo 1- Modelado del Sistema y Estrategias de Control

1.1 Descripción del modelo.

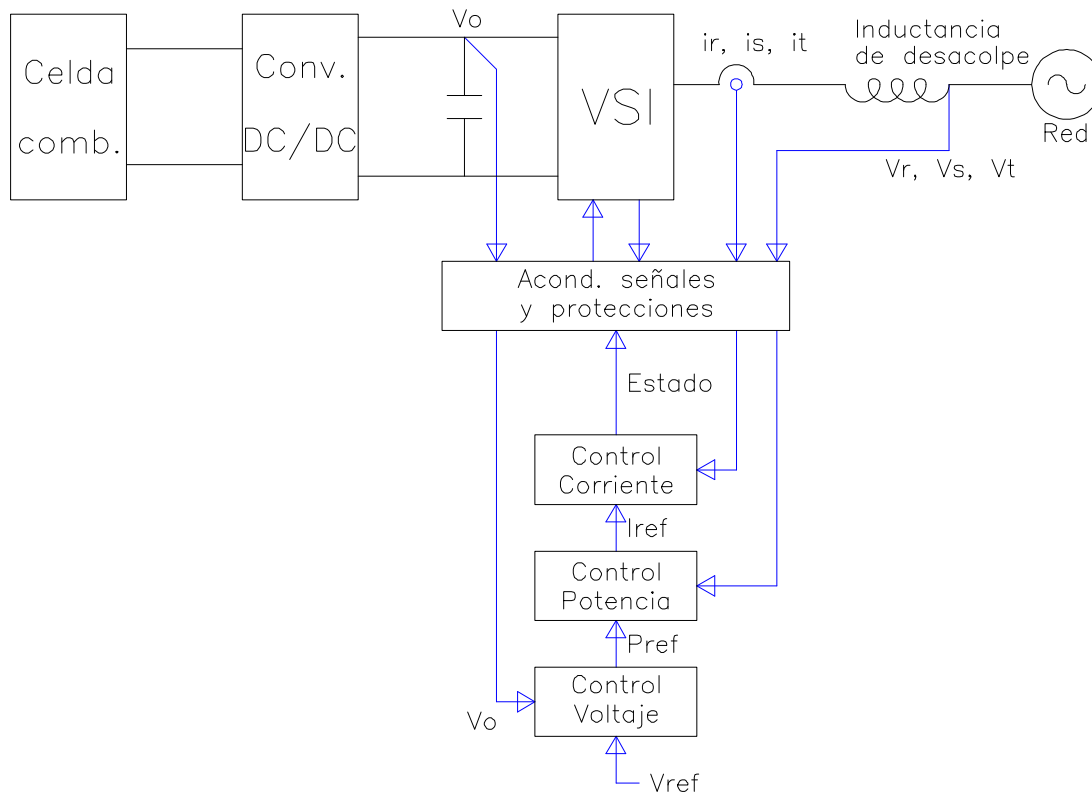


figura 1.1 Diagrama de bloques del sistema.

En el diagrama anterior vemos el sistema de potencia y los bloques de control. **Sistema de potencia:** En el diagrama se observa la celda de combustible seguida de un convertidor DC/DC, este se coloca para situar la tensión de la celda en un valor adecuado. Este conjunto alimenta al condensador de entrada del inversor, el cual se conecta a la red a través de una inductancia de desacople.

El control del VSI se divide en tres bloques: Control de voltaje, Control de potencia y control de corriente. Estos bloques necesitan de entradas provenientes del sistema de potencia las cuales pasan por un bloque de acondicionamiento y protección de señales. Dichos bloques están vinculados entre si, como se muestra en el diagrama.

1.2 Descripción del control

1.2.1 Control de corriente

1.2.1.1 Generalidades.

El Módulo de Control de Corriente del Inversor genera el comando de las llaves del inversor de forma que las corrientes de fase sigan a las corrientes de referencia.

La estrategia de control de corriente juega un papel muy importante en los inversores controlados en corriente cuando se requiere rápida respuesta en corriente y bajo contenido de armónicos de corriente. Sin embargo estos requerimientos son contradictorios entre sí. Es decir, el modo de conmutación para tener altas derivadas de corriente cuando se necesita una respuesta rápida en corriente, es distinto al modo de conmutación que se requiere para tener pequeñas derivadas de corriente cuando se busca un bajo contenido de armónicos de corriente.

1.2.1.2 Estrategia utilizada.

La estrategia utilizada es la definida en la referencia [3], utilizada y documentada en [4] que aquí es reproducida con modificaciones menores adaptándose al caso estudiado.

En este trabajo se propone un esquema de control no predictivo, sino realimentado, el cual puede suprimir el alto contenido de armónicos de corriente en régimen, y además resolver el problema de tener una rápida respuesta de la corriente en régimen transitorio.

Se analizará el control de corriente durante un intervalo en el que se consideran las i_{ref} constantes, provenientes del modulo PQ, a las cuales se pretende seguir.

Se estudiará el Circuito Inversor de la figura 1.2 en un contexto de control de un motor de inducción.

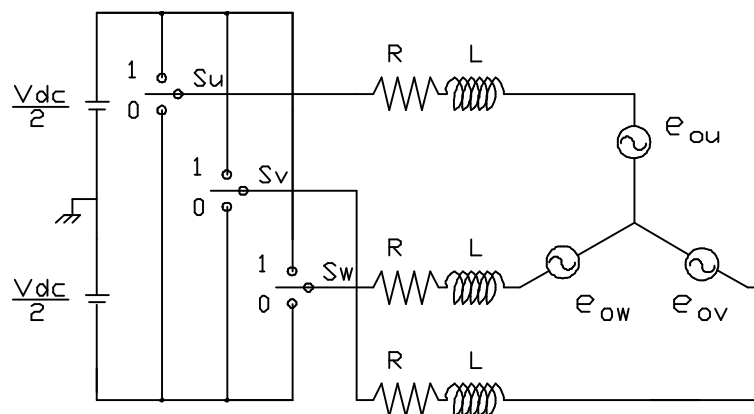


figura 1.2 Modelo del inversor.

La ecuación vectorial de tensión y corriente en coordenadas de fase (u v w) se expresa así:

$$1.1 \quad v(k) = L \frac{di}{dt} + Ri + e_0$$

i es el vector de corriente.

e_0 es la fem del motor.

$v(k)$ es la tensión de salida del inversor detallada en la tabla I.

Son ocho estados posibles, que dan siete posibles valores de tensión de salida de la fuente.

Los estados de las llaves serán k ($k= 0, 1, \dots, 7$) y las tensiones correspondientes $v(k)$, donde $v(0)=v(7)$.

V(k)	k=0	k=1	k=2	k=3	k=4	k=5	k=6	k=7
(Su,Sv,Sw)	000	100	110	010	011	001	101	111

Tabla I

El valor del vector de corriente i es medido en coordenadas de fase (u v w), comparando contra el valor de i_{ref} se obtiene el vector de desviación de corriente Δi .

$$1.2 \quad \Delta i = i_{ref} - i$$

Sustituyendo en la ecuación 1.1

$$1.3 \quad L \frac{d\Delta i}{dt} + R\Delta i = (L \frac{di_{ref}}{dt} + R \cdot i_{ref} + e_0) - v(k)$$

En general puede despreciarse $R\Delta i$ frente a $Ld\Delta i/dt$ por lo que

$$1.4 \quad L \frac{d\Delta i}{dt} = e - v(k)$$

donde

$$1.5 \quad e = L \frac{di_{ref}}{dt} + Ri_{ref} + e_0$$

e es el correspondiente vector de contra fem en bornes del motor cuando el vector de corriente i , iguala al vector de referencia i_{ref} . Es decir e es el vector de tensiones que permite al motor llevar una corriente i_{ref} sin ninguna desviación de corriente respecto a la deseada. Sin embargo la tensión de salida del puente inversor sólo puede tomar siete valores discretos.

La ecuación 1.4 muestra que el término $d\Delta i/dt$ queda determinado por la elección de $v(k)$. $d\Delta i/dt$ es la variable que determina el contenido de armónicos de la corriente en estado de régimen y la respuesta de corriente en estado transitorio.

En la figura 1.3 se muestra $Ld\Delta i/dt$, cuando e se encuentra entre $v(1)$ y $v(2)$.

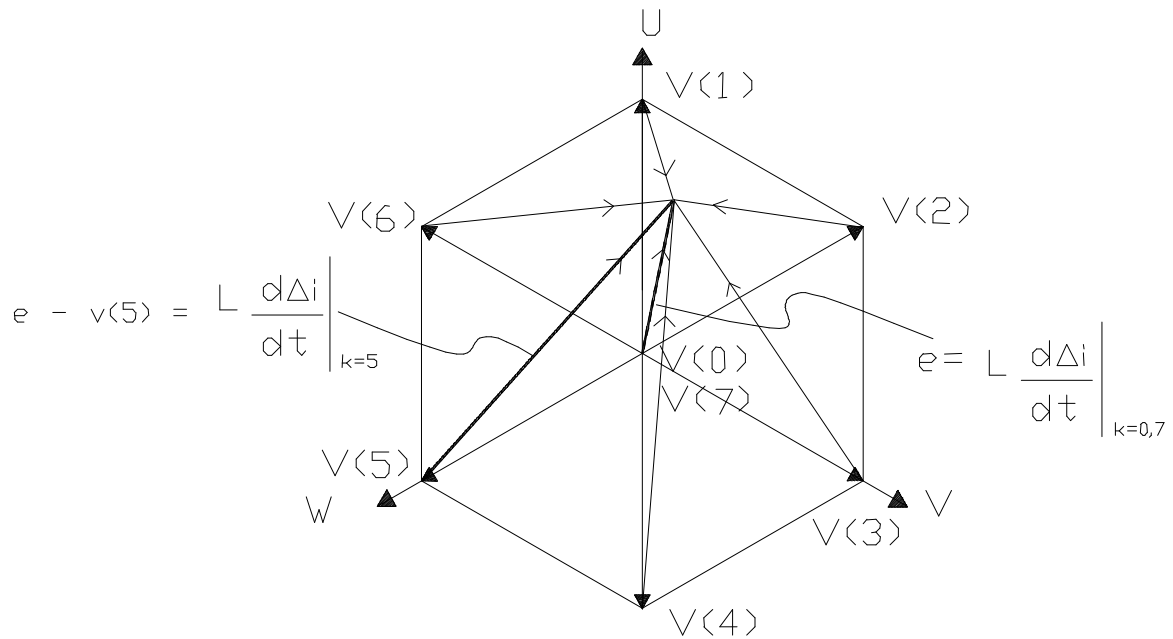


figura 1.3 Vector de voltaje de salida $v(k)$ y $|Ld\Delta i/dt|_k$

En la Figura 1.3 se muestra el vector de la derivada del error de corriente.

Para obtener un Δi pequeño es necesario elegir un $v(k)$ tal que la correspondiente $d\Delta i/dt|_k$ tenga sentido opuesto a Δi .

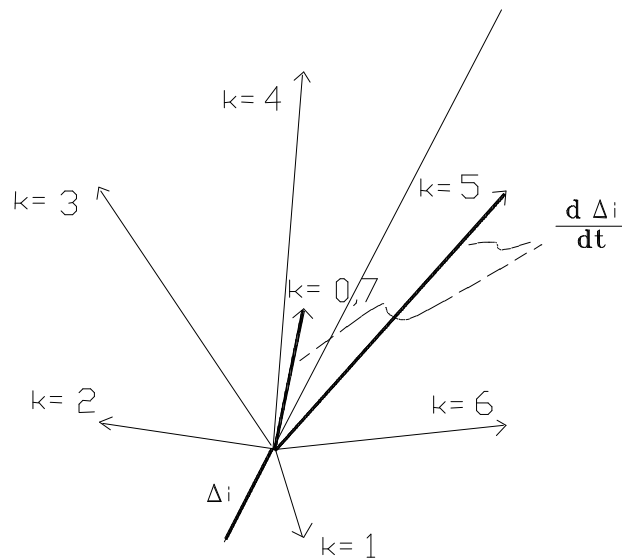


figura 1.4 Desviación de la derivada de corriente.

En la Figura 1.4, con el Δi indicado al elegir $k=5$ se obtiene un vector derivada del error de corriente de módulo máximo y sentido opuesto a Δi , ésta debe ser la elección si se quiere una respuesta rápida.

Análogamente si se requiere minimizar el contenido de armónicos de la corriente se debe elegir en este caso $k=0$ o $k=7$, obteniéndose un vector derivada del error de corriente de módulo mínimo y sentido opuesto a Δi .

Como se dijo anteriormente, la estrategia consiste en lograr un vector de tensiones en bornes de la máquina lo más próximo posible a e , aunque en los transitorios se prioriza la velocidad de respuesta del sistema frente a la minimización de la derivada del error de corriente.

La estrategia de control adoptada selecciona el estado de las llaves según el siguiente procedimiento:

- 1) Se miden las corrientes de fase.
- 2) Se calcula el vector de error de corriente Δi .

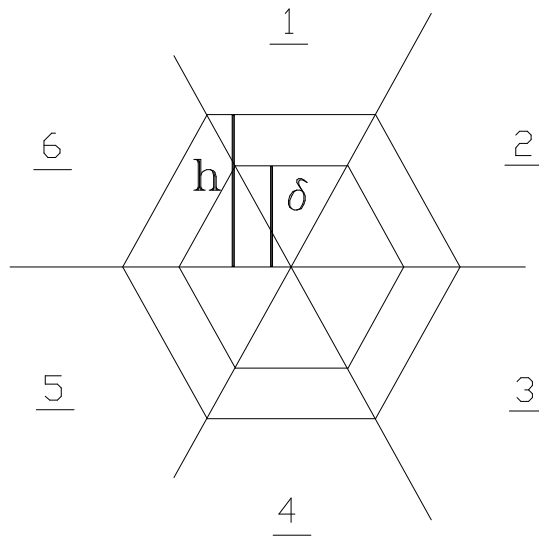


figura 1.5 Hexágono para cambiar entre dos estados.

Hay entonces tres casos posibles, según sea Δi en relación con δ y h .

- 2.1) Si $|\Delta i| < \delta \Rightarrow$ No se cambia de estado
- 2.2) Si $\delta < |\Delta i| < h \Rightarrow$ Se cambia de estado de acuerdo al criterio de minimización de armónicos en las corrientes de salida.
- 2.3) Si $|\Delta i| > h \Rightarrow$ Se cambia de estado de acuerdo al criterio de respuesta rápida.

$|\Delta i|$ es el módulo del vector error de corriente. Se define como módulo el máximo valor absoluto de las componentes del vector.

(a) Selección del modo de conmutación para minimizar armónicos

Para minimizar los armónicos de corriente, se elige el modo de conmutación tal que permita minimizar $d\Delta i/dt$.

En la figura 1.4, para la posición indicada de Δi la elección correcta sería $k=0$ o 7 .

El próximo estado de las llaves estará limitado a los vértices del triángulo que contiene e , como se muestra en la figura 1.3. Esto se debe a que con esos estados se obtienen los tres

vectores derivada de error de corriente más pequeño de los siete posibles. Entre los tres el elegido será aquel que logre la disminución del error de corriente lo más rápido posible. Con e dentro del hexágono definido por los $v(k)$ esto es siempre factible pues de los tres vectores siempre uno tiene componente en el sentido opuesto a Δi .

Si e queda fuera del hexágono antedicho, la derivada del error de corriente es elevada, por lo que el error de corriente detectado entre dos muestras consecutivas es grande, luego Δi superará la banda exterior de error y la estrategia a seguir será la de respuesta rápida.

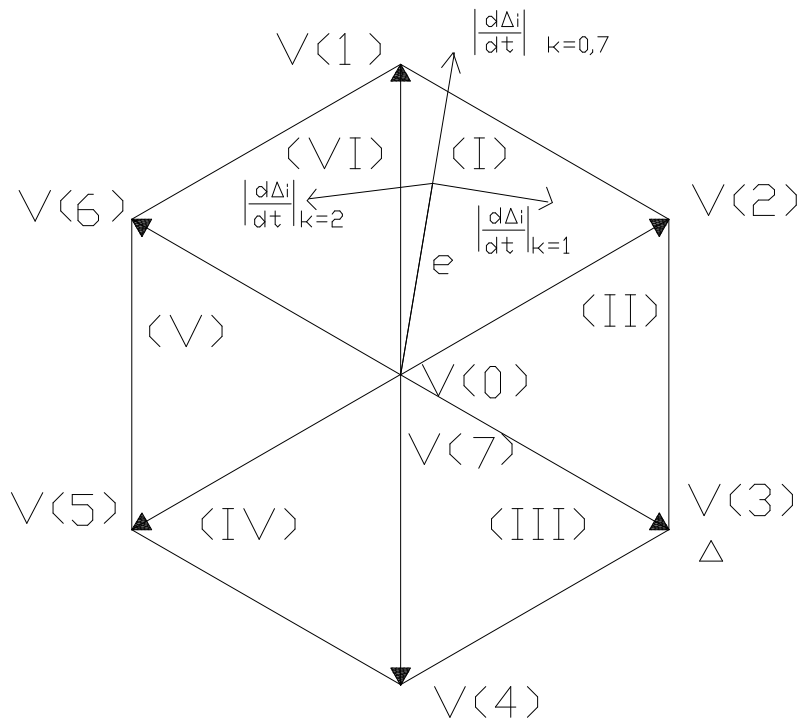


figura 1.6 Hexágono para la región de e .

Esto es, si e está en la región $\langle I \rangle$, entonces el estado de las llaves es elegido entre $k= 0, 1, 2, 7$.

Se considera un sistema de ejes x, y, z desfasados 120° entre sí, los cuales son perpendiculares a los lados que forman la zona $\langle I \rangle$. Este sistema de coordenadas se usará para ubicar la zona del vector Δi .

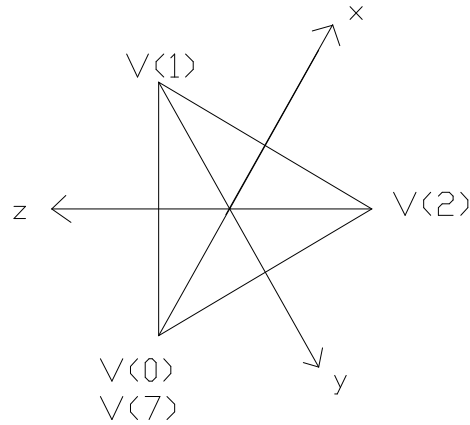


figura 1.7

Se observa que para las zonas (III) y (V) el sentido de los ejes x, y, z es el mismo que para la zona (I).

Para las zonas (II), (IV) y (VI) el sentido de los ejes x, y, z será opuesto; por ejemplo, para la zona (II) los ejes quedan de la forma:

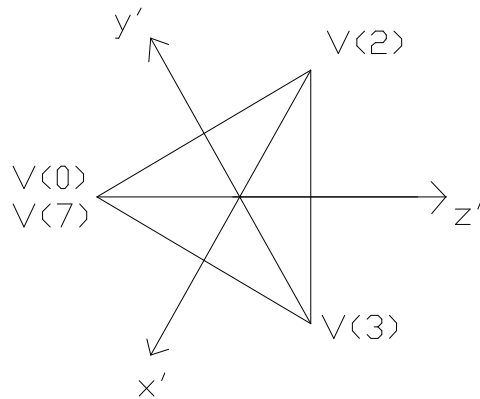


figura 1.8

Por lo tanto, superponiendo los dos sistemas, se obtienen seis zonas en las que se puede encontrar Δi (figura 1.9). En función de esas zonas y las zonas de e es que se determina el estado al que conmutarán las llaves del puente inversor.

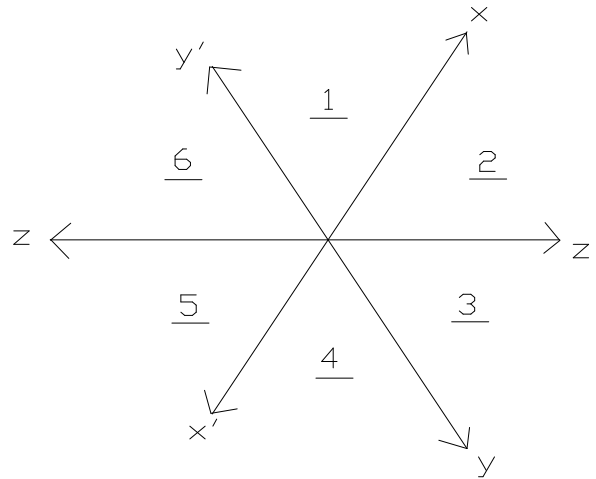


figura 1.9

La Figura 1.10 muestra los estados a elegir cuando e está en las zonas (I), (III) o (V), para los pares 1-6, 2-3,4-5 de zonas Δ_i . Si Δ_i está en 1 o 6, el error de corriente crece en sentido opuesto a $d\Delta_i/dt|_{k=1}$, por lo tanto, el modo $k=1$ debe ser elegido. Análogamente, si Δ_i crece en la dirección opuesta a $d\Delta_i/dt|_{k=2 \text{ o } k=0 \text{ o } k=7}$, es decir Δ_i en 2, 3 o 4, 5 entonces el modo V (2) o los modos V (0), V (7) deben ser adoptados respectivamente.

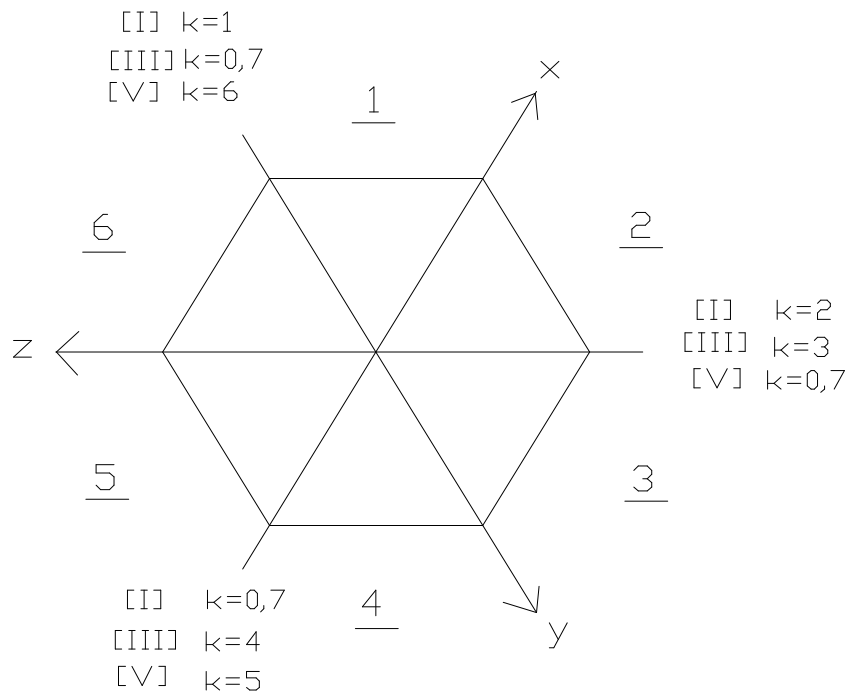


figura 1.10 Hexágono para la región de Δ_i (e: [I] [III] [V]).

La figura 1.11 muestra los estados a elegir cuando e está en las zonas (II), (I) o (VI), para los pares 1-2, 3-6 y 5-6 de zonas Δ_i .

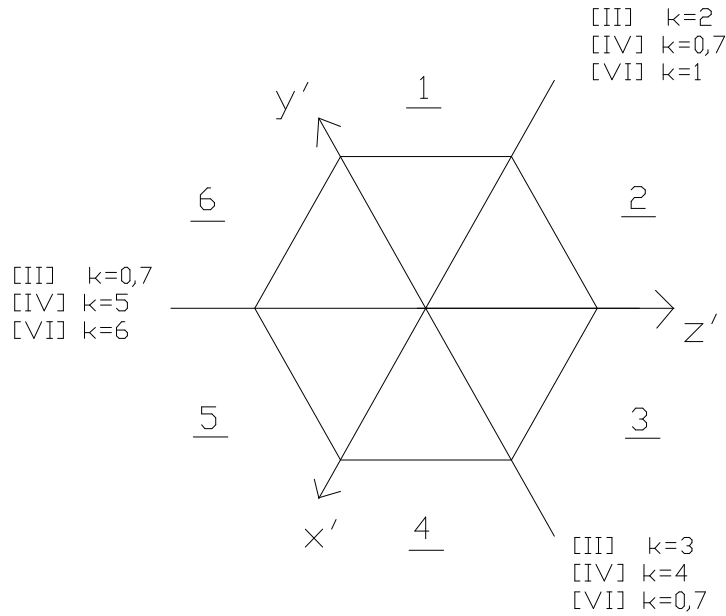


Figura 1.11 Hexágono para la región de Δi (e: [III] [IV] [VI]).

Gráficamente la relación entre el sistema de referencia para el vector Δi (x, y, z) y el sistema de referencia para el vector e (u, v, w) se muestra en la figura 1.12

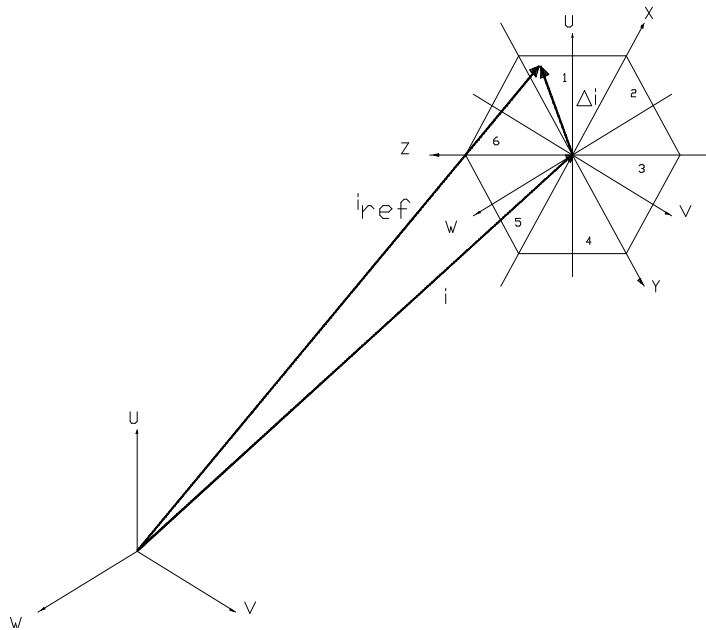


Figura 1.12

Esto representa un giro de 30° horario.

Algebraicamente esto es:

$$\begin{bmatrix} x \\ y \\ z \end{bmatrix} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & -1 & 1 \end{bmatrix} \cdot \begin{bmatrix} u \\ v \\ w \end{bmatrix} = \frac{1}{\sqrt{3}} \cdot \begin{bmatrix} u - w \\ -u + v \\ -v + w \end{bmatrix}$$

Utilizando la Tabla II se puede determinar la zona de Δi en coordenadas x, y, z a partir de los signos de Δi en coordenadas u, v, w.

zona de Δi	signo Δi_u	signo Δi_v	signo Δi_w
1	+	-	-
2	+	+	-
3	-	+	-
4	-	+	+
5	-	-	+
6	+	-	+

Tabla II

Se define la zona del vector de error de corriente Δi en coordenadas x, y, z a partir de los signos de las componentes del mismo en coordenadas u, v, w (Tabla II).

Se calcula la derivada $\Delta i'$ del error de corriente en coordenadas x, y, z ($\Delta i ((M+1) T) - \Delta i (MT) / T$).

Con los signos de $\Delta i_x'$ $\Delta i_y'$ $\Delta i_z'$ y el estado actual v (k) de las llaves, se determina la región de la fem e (Tabla III). Con las regiones de Δi y e, de la Tabla IV se deduce el nuevo estado a enviar a las llaves.

Determinación de la Región de e, 0 negativo, 1 positivo

v(k)	sgn($\Delta i_x'$)	sgn($\Delta i_y'$)	sgn($\Delta i_z'$)	e
0, 7	1	0	0	[I]
	1	1	0	[II]
	0	1	0	[III]
	0	1	1	[IV]
	0	0	1	[V]
	1	0	1	[VI]
1	-	-	1	[VI]
	-	-	0	[I]
2	-	0	-	[I]
	-	1	-	[II]
3	1	-	-	[II]
	0	-	-	[III]
4	-	-	0	[III]
	-	-	1	[IV]
5	-	1	-	[IV]
	-	0	-	[V]
6	0	-	-	[V]
	1	-	-	[VI]

Tabla III

$$D_i' = [D_i ((m+1) T) - D_i (mT)] / T$$

Determinación del estado a enviar a las llaves del puente

		Región de Δi					
Región de e	(1)	(2)	(3)	(4)	(5)	(6)	
[I]	1	2	2	0,7	0,7	1	
[II]	2	2	3	3	0,7	0,7	
[III]	0,7	3	3	4	4	0,7	
[IV]	0,7	0,7	4	4	5	5	
[V]	6	0,7	0,7	5	5	6	
[VI]	1	1	0,7	0,7	6	6	

Tabla IV

(b) Selección del modo de conmutación para respuesta rápida

En el caso que el error de corriente Δi corresponda a la situación 2.3 es decir si $|\Delta i| > h$ se selecciona el próximo estado de las llaves del puente de acuerdo a la estrategia de respuesta rápida.

Si $|\Delta i| > h$ entre dos instantes de muestreo, se asume que se está frente a un transitorio y se seleccionará aquel estado de las llaves que disminuya lo más rápidamente posible el error de corriente. Ello se logra eligiendo como próximo estado aquél que proporcione un vector $d\Delta i/dt$ de componente máxima en la dirección de Δi y de sentido opuesto al mismo.

Independientemente de la región de e, si Δi se encuentra en el ángulo 1 de la figura 1.9, la derivada del error de corriente ha de buscarse en el ángulo opuesto por el vértice, es decir el ángulo 4.

Obsérvese que según la ecuación 1.4 el vector derivada del error de corriente es proporcional al vector opuesto a $v(k)$. Luego, $v(k)$ ha de hallarse en el ángulo opuesto por el vértice al ángulo 4 de la figura 1.11, o sea el ángulo 1. El único $v(k)$ en estas condiciones es $v(1)$. Análogamente se razona para las restantes zonas de Δi , ello se resume en la Tabla V.

zona de Δi	$v(k)$
1	1
2	2
3	3
4	4
5	5
6	6

Tabla V

1.2.2 Teoría p-q

La Teoría p-q (ver apéndice B) es la teoría de las potencias activa e imaginaria instantánea presentada por Akagi, y es una forma de caracterizar, en el dominio del tiempo, las variables involucradas en sistemas eléctricos de potencia en circuitos de tres o cuatro hilos con carga genérica.

Utilizando la Teoría p-q se desarrolló una función en Matlab [5], cuyas entradas son las tensiones trifásicas instantáneas (v_r , v_s y v_t) y las potencias activa e imaginaria de referencia (p_{ref} y q_{ref}), siendo sus salidas las corrientes trifásicas de referencia.

Primero, con la transformada de Clarke y la tensión en coordenadas (r, s, t), se obtiene la terna de tensiones ($\alpha, \beta, 0$) correspondiente a un sistema básico ortogonal.

$$\begin{bmatrix} v_0 \\ v_a \\ v_b \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} v_R \\ v_S \\ v_T \end{bmatrix}$$

1.6

Segundo, con la transformación inversa de la Teoría p-q y las potencias de referencia, se obtienen las corrientes en coordenadas a y b .

$$\begin{bmatrix} i_a \\ i_b \end{bmatrix} = \frac{1}{v_a^2 + v_b^2} \begin{bmatrix} v_a & v_b \\ v_b & -v_a \end{bmatrix} \begin{bmatrix} p_{ref} \\ q_{ref} \end{bmatrix}$$

1.7

Tercero, con la transformada inversa de Clarke teniendo en cuenta que i_0 es cero por trabajar con un sistema de tres hilos, y las corrientes en coordenadas a y b se obtienen las corrientes de referencia del sistema trifásico.

$$\begin{bmatrix} i_R \\ i_S \\ i_T \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} \frac{1}{\sqrt{2}} & 1 & 0 \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ \frac{1}{\sqrt{2}} & -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} i_0 \\ i_a \\ i_b \end{bmatrix}$$

1.8

Las corrientes de referencia obtenidas son las que tendremos que seguir para que el inversor entregue las potencias activa e imaginaria que queremos.

Observación:

Supóngase que no hay potencia instantánea homopolar, como ocurre en nuestro caso, dado que trabajamos con un sistema eléctrico de tres hilos.

Si por ejemplo se impone $p_{ref} = P = cte$ y $q_{ref} = 0$, se estará forjando a que $\bar{p} = P$, $\bar{q} = 0$, $\bar{q} = Q = 0$ y $\bar{q} = 0$.

Si en este caso v_a y v_b son puramente sinusoidales (lo cual es cierto si v_R , v_S y v_T son un sistema trifásico equilibrado de frecuencia fundamental) resulta $v_a^2 + v_b^2 = 1$. De la ecuación 1.7 se observa que $\hat{i}_b = P \cdot v_b$ y $\hat{i}_a = P \cdot v_a$, por lo que las corrientes serán una copia de las tensiones y por tanto sinusoidales, lo cual supone que el inversor ve a la red como una carga resistiva.

Luego en el caso que v_a y v_b contengan armónicos, también las corrientes \hat{i}_a e \hat{i}_b las tendrán. Si se quiere no replicar los armónicos de tensión en la corriente, basta con obtener con un PLL la secuencia positiva de las senoides v_a y v_b y usar estas para calcular \hat{i}_a e \hat{i}_b .

En este caso las corrientes \hat{i}_a e \hat{i}_b serán puramente sinusoidales de frecuencia fundamental y secuencia positiva.

Por otra parte como se ve en el apéndice B, el hecho de que $Q = 0$ significa que no hay transferencia de energía reactiva.

1.2.3 Control de la celda de combustible

1.2.3.1 Finalidad:

Se desea controlar el voltaje de la celda de combustible, esto es debido a que si el voltaje en la misma es muy bajo el VSI no será capaz de controlar la corriente y de entregar la potencia que uno desea. Se realiza un control que al disminuir la tensión del condensador se solicita menos potencia del mismo con la finalidad de recuperar la pérdida de tensión.

1.2.3.2 Método de control

La siguiente figura muestra el modelo de la fuente de continua:

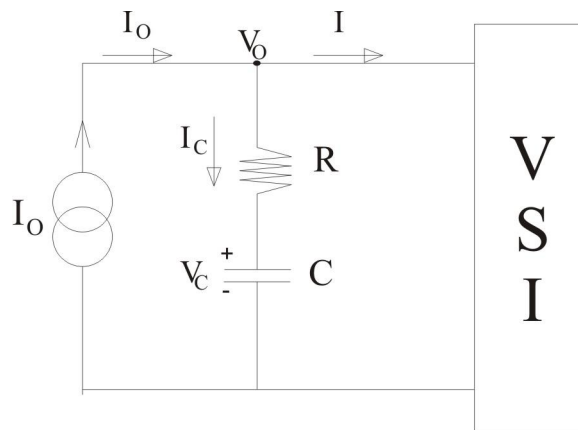


figura 1.13 Esquema de la planta.

Donde I_o es la corriente que entrega la celda de combustible la cual es considerada constante, I_c es la corriente que circula por el condensador e I es la corriente entregada al inversor.

El objetivo del control es mantener la tensión en la celda (V_o) igual a la tensión de referencia (V_{ref}).

La figura 1.14 muestra el diagrama de bloques de la planta junto con el control a implementar.

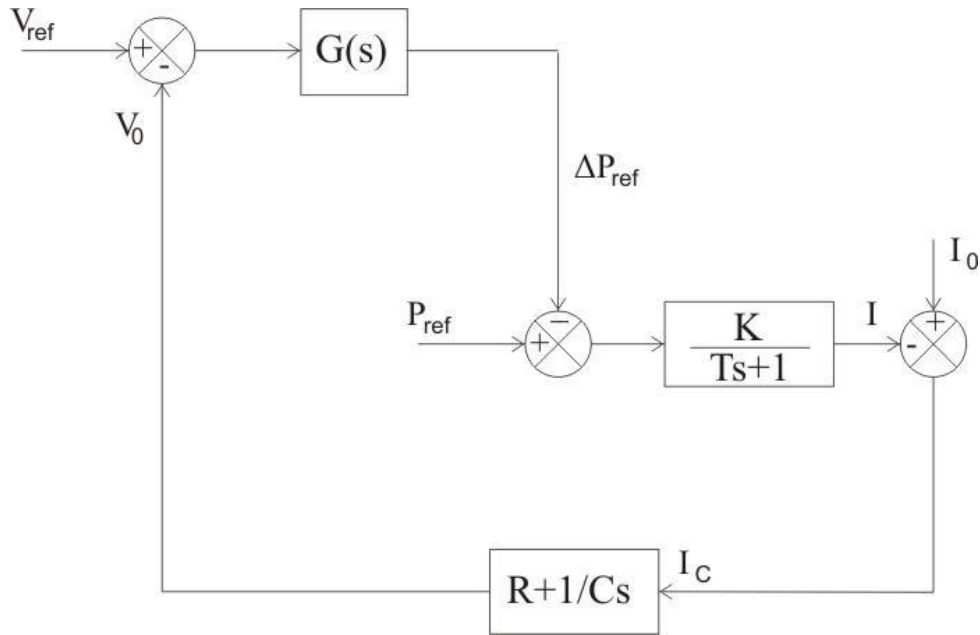


figura 1.14 Diagrama de bloques del control.

Donde $G(s)$ es el compensador a diseñar, K y T la ganancia y retardo introducido por el inversor respectivamente.

Se toman como hipótesis simplificadoras las siguientes: V_o constante en el intervalo considerado y el retardo T introducido por el VSI despreciable comparado con la dinámica del condensador. El sistema se estudia solamente para la entrada, V_{ref} .

La figura 1.15 muestra el diagrama de bloques simplificado.

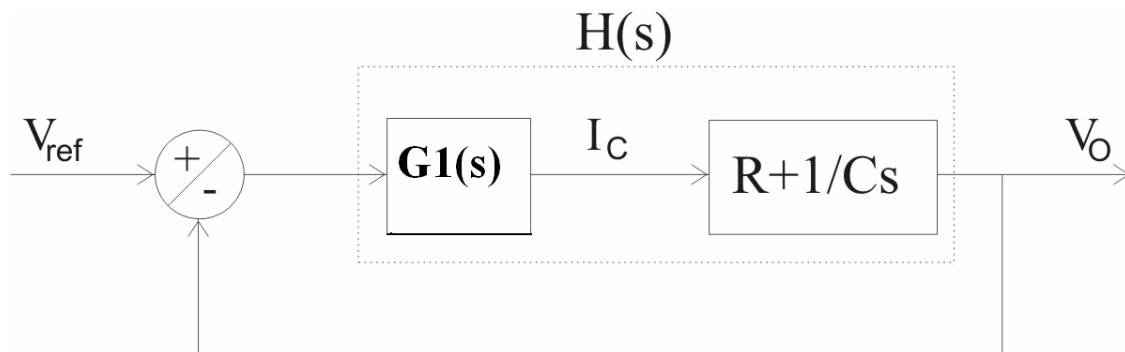


figura 1.15 Diagrama de bloques simplificado.

Donde tenemos que $G1(s)=K*G(s)$.

La potencia queda determinada por las siguientes ecuaciones:

$$I_o = I_c + I \Rightarrow I = I_o - I_c$$

$$P_{ref} = V_o \times I \quad 1.9 \text{ y } 1.10$$

Las ecuaciones que determinan el sistema de control son las siguientes:

$$V_o = V_r + V_c \quad 1.11$$

V_r caída de tensión en la resistencia que modela la fuente.

$$V_r = R \times I_c \quad 1.12$$

V_c caída de tensión en el condensador.

$$V_c = \frac{1}{C} \times \int I_c \Rightarrow V_c(s) = \frac{I_c}{Cs} \quad 1.13$$

$G_1(s)$ es el controlador a diseñar.

Planteando las ecuaciones del diagrama de bloques se obtiene la transferencia de lazo cerrado.

$$[V_{ref}(s) - V_o(s)] \times G_1(s) \times \left(\frac{1}{Cs} \right) = V_o(s) \quad 1.14$$

$$\frac{V_o(s)}{V_{ref}(s)} = \frac{G_1(s) \times (RCs + 1)}{G_1(s) \times (RCs + 1) + Cs} \quad 1.15$$

Las condiciones que determinan al controlador son:

- 1) Tener error nulo ante una entrada escalón en V_{ref} .
- 2) El sistema sea estable.

1) El error tiene la siguiente expresión:

$$e = \frac{1}{1 + K_p} \quad K_p = \lim_{s \rightarrow 0} [H(s)] \quad 1.16$$

Siendo $H(s)$ la transferencia en lazo abierto.

$$H(s) = G_1(s) \left(R + \frac{1}{Cs} \right) \quad 1.17$$

Para que el error sea cero, K_p debe tender a infinito, o sea:

$$K_p = \lim_{s \rightarrow 0} \left(G_1(s) \left(R + \frac{1}{Cs} \right) \right) = \infty \quad 1.18$$

Siendo $G_1(s)$ un PI (Proporcional, integrador) se observa que verifica la condición anterior.

Elegimos como controlador

$$G_1(s) = a + \frac{b}{s} \quad 1.19$$

Donde alfa y beta son constantes positivas.

2) Para ver la estabilidad trabajamos con la transferencia en lazo abierto y verificamos que el lugar de las raíces no se encuentre en el semiplano derecho para ningún valor de K_1 . Por ejemplo si elegimos

$$G_1(s) = K_1 \times \left(2 + \frac{1}{s} \right) \quad 1.20$$

es decir que la constante del proporcional es el doble que la del integrador (relación que se justifica más adelante). En las graficas que siguen se puede observar el lugar de las raíces.

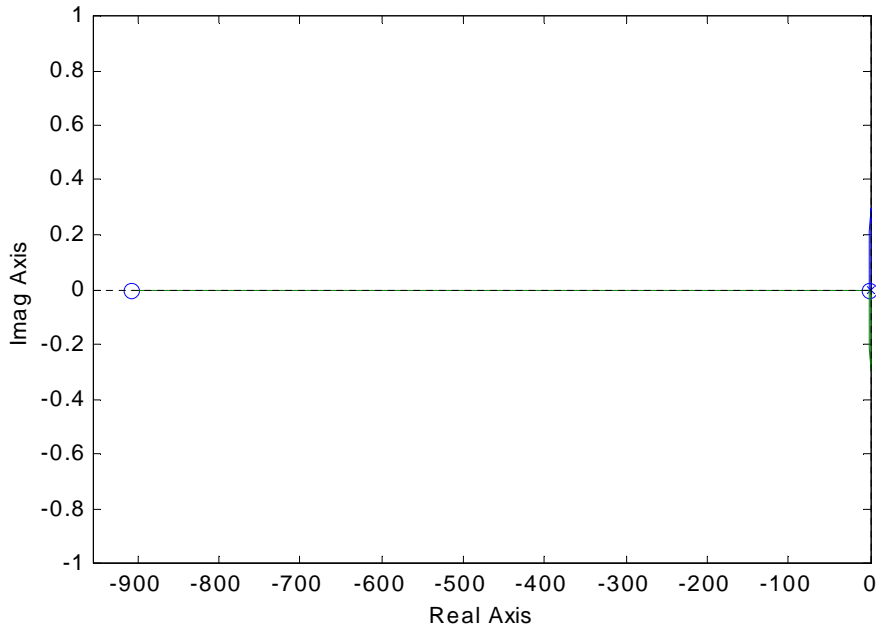


figura 1.16 Lugar de las raíces.

La siguiente figura muestra una ampliación cerca del cero, donde queda claro que el sistema es estable para K_1 positivo.

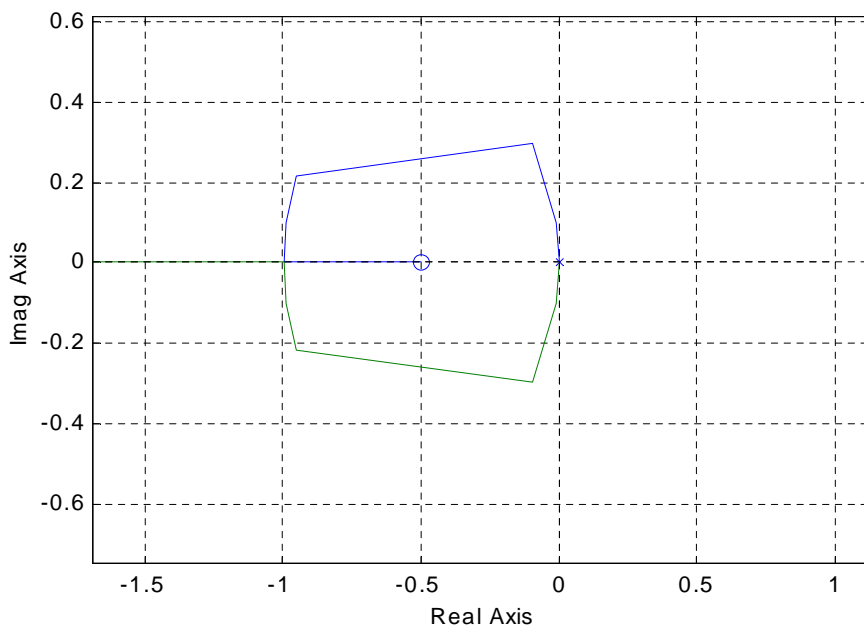


figura 1.17 Lugar de las raíces ampliada.

Criterio de elección de alfa y beta:

El criterio utilizado fue encontrar una relación entre alfa y beta que minimice el sobretiro, dado que la transferencia de lazo cerrado es de segundo orden.

La transferencia de lazo cerrado tiene la siguiente expresión:

$$\frac{V_o}{V_{ref}} = \frac{\left(a + \frac{b}{s}\right) \times (RCs + 1)}{\left(a + \frac{b}{s}\right) \times (RCs + 1) + Cs} \quad 1.21$$

Podemos escribir la expresión anterior de la siguiente forma:

$$\frac{V_o}{V_{ref}} = \left(\frac{1}{aRC + C}\right) \times \frac{(as + b) \times (RCs + 1)}{s^2 + \left(\frac{a + bRC}{aRC + C}\right)s + \left(\frac{b}{aRC + C}\right)} \quad 1.22$$

En principio despreciamos el efecto de los ceros para poder comparar con una transferencia del tipo:

$$\frac{V_o}{V_{ref}} = \frac{w_n^2}{s^2 + 2xw_n s + w_n^2} \quad 1.23$$

Donde en nuestro caso:

$$w_n^2 = \frac{b}{aRC + C} \quad 1.24$$

$$2xw_n = \frac{a + bRC}{aRC + C} \quad 1.25$$

Si resolvemos para ξ obtenemos esta ecuación:

$$x = \frac{a + bRC}{2b} \cong \frac{a}{2b} \quad 1.26$$

La aproximación se debe al hecho de que RC tiene un valor muy pequeño (0,0011seg), lo cual luego se verifica.

La relación entre alfa y beta que permite tener un amortiguamiento crítico ($\xi=1$) es: $\alpha=2\beta$. Es decir que si se cumple esta relación nuestro sistema no tendría sobretiro. Para determinar el valor de alfa se probó empíricamente que a valores de alfa mayores o iguales a 0,5 el sistema se volvía inestable (por tener saltos en la potencia solicitada muy grandes). La siguiente figura muestra la respuesta al escalón con alfa igual a 0,2 y beta igual a 0,1.

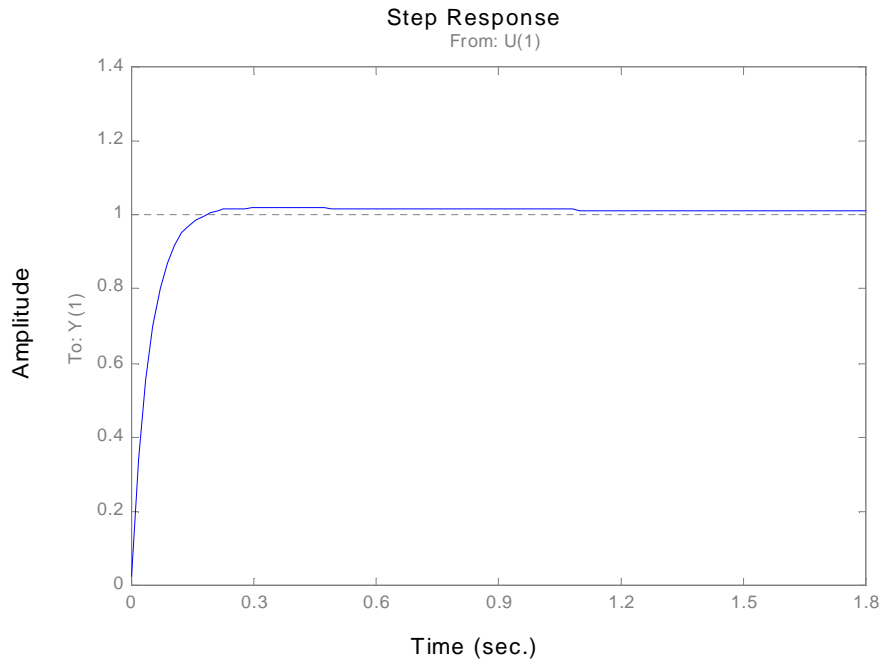


Figura 1.18 Respuesta al escalón con $b=0.1$ y $a=0.2$.

Si bien tenemos sobretiro, dado que los ceros que despreciamos en la realidad afectan la transferencia, vemos que el sobretiro es relativamente chico.

La siguiente figura muestra la respuesta al escalón para $\beta=0.1$ y $\alpha=0.3$.

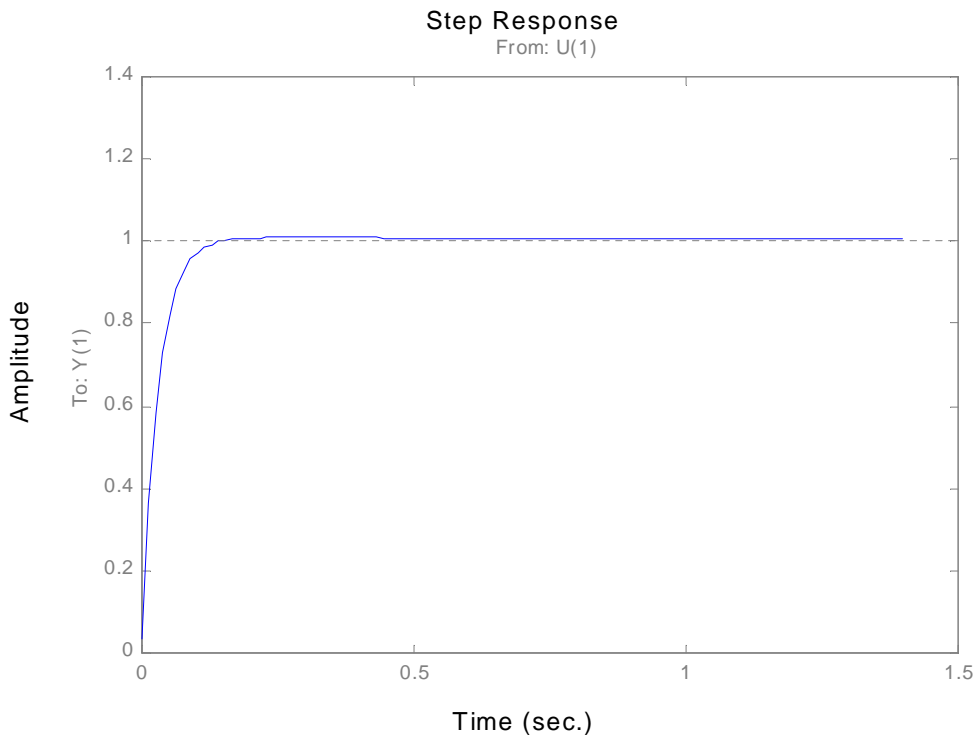


Figura 1.19 Respuesta al escalón con $b=0.1$ y $a=0.3$.

En esta figura podemos apreciar como bajo el sobretiro al aumentar alfa, dado que ξ se acerca a la unidad. Por lo tanto elegimos los valores de alfa y beta de aquí en adelante como $\beta=0.1$ y $\alpha=0.3$.

Capítulo 2- Simulaciones

2.1 Descripción del modelo

El Modelo realizado en Simulink [6] se puede dividir en dos partes: la parte de potencia y la parte de control.

La parte de potencia consta de tres grandes grupos: primero la celda de combustible, segundo el inversor junto con una inductancia de desacople, y tercero el modelo de la red a la cual se quiere entregar la energía. En la figura 2.1 se pueden apreciar estos grupos.

El modelo de la celda de combustible se simuló como una fuente de corriente ideal en paralelo con un capacitor.

El VSI es un puente inversor trifásico de tres ramas modelado con IGBT's ideales con diodos antiparalelos, entre el VSI y la red se encuentra una inductancia trifásica de desacople.

La red eléctrica fue modelada como una fuente de tensión trifásica equilibrada y una carga trifásica equilibrada la cual consume potencia activa y reactiva.

El control del VSI consta de 3 grandes bloques ellos son: "PQ", "Nuevo estado" y "realimentación", estos tres bloques y la conexión entre ellos se observan en la figura 2.2.

El bloque "PQ" realiza las cuentas necesarias para calcular la corriente que debe entregar el VSI para cierta potencia de referencia la cual es calculada por la "realimentación", "Nuevo estado" implementa el control de corriente el cual a partir de la corriente de referencia calculadas por "PQ", comanda las llaves para poder seguir dicha corriente.

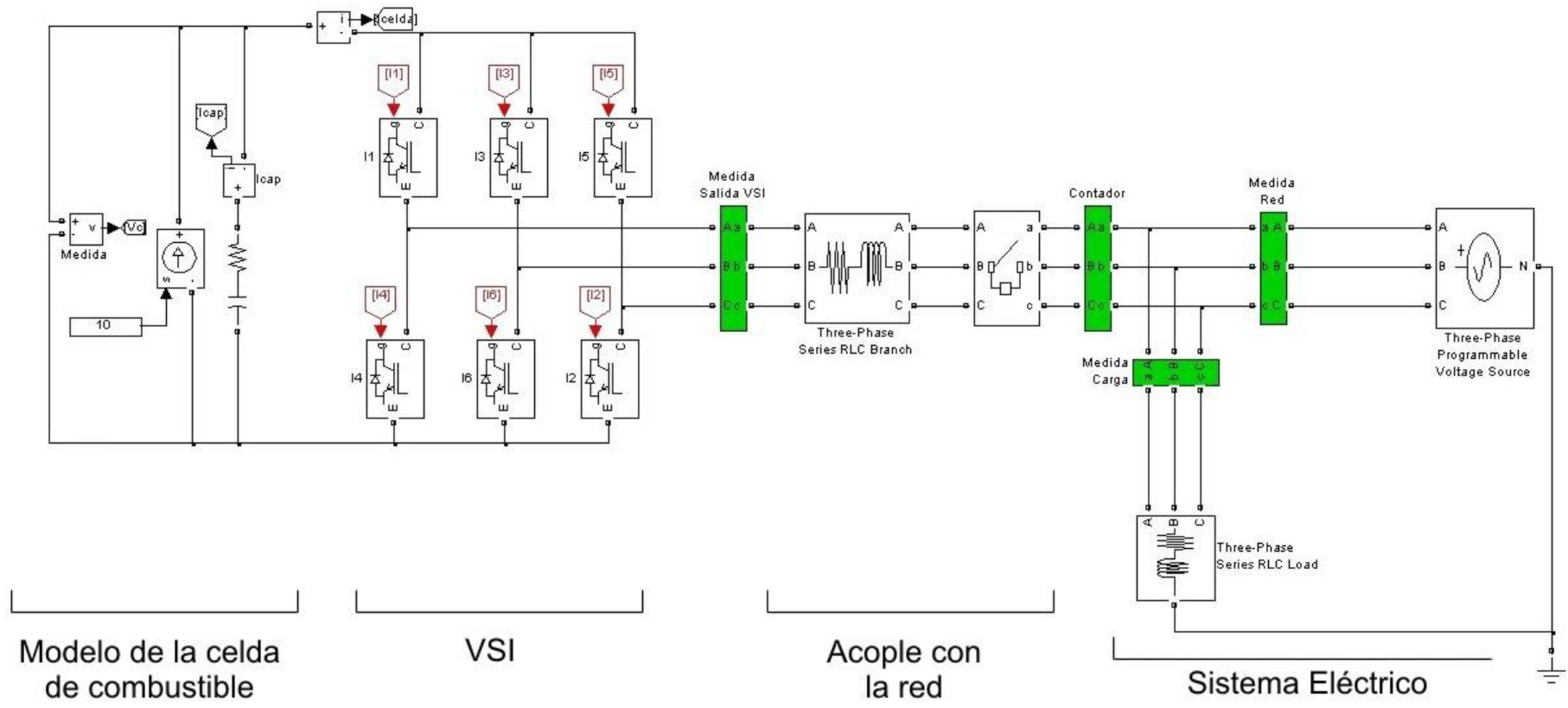


figura 2.1 Modelo del sistema de potencia.

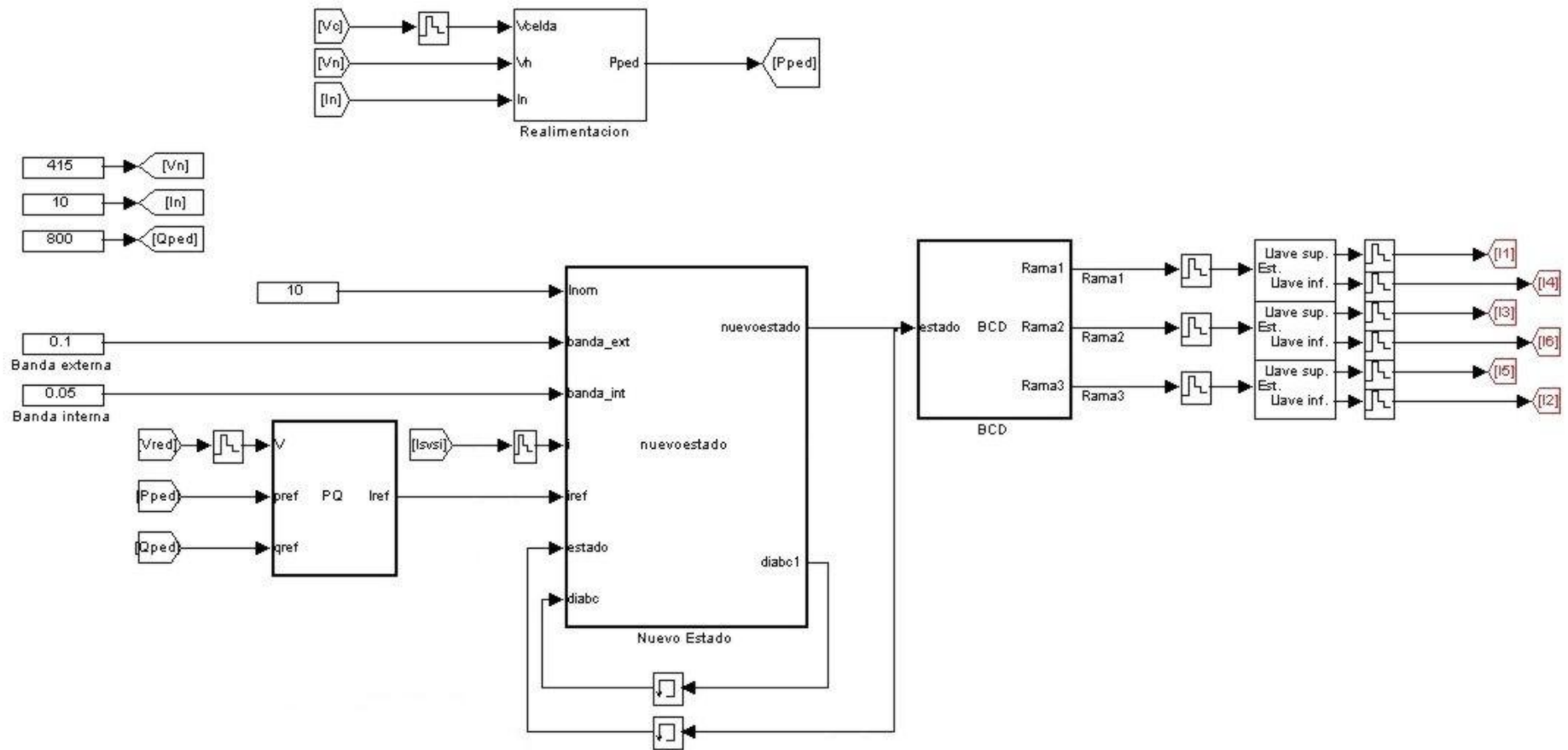


figura 2.2 Modelo del sistema de control.

2.2 Casos

Se estudiarán diferentes casos a fin de poder ver como se afecta el desempeño del sistema cuando se cambian ciertos parámetros del sistema.

Se utilizarán los siguientes parámetros generales: tensión de referencia de la celda 415V, 4 condensadores de 2,2 mF con resistencia interna de 0,5 Ohm en paralelo, la fuente de corriente de 10A, la red eléctrica es de 220V y una frecuencia de 50Hz, la carga consume 22,0 kW y 3,0 kVAr.

2.2.1 Comparación con diferentes inductancias de desacople

La inductancia de desacople influye en la forma de onda de las corrientes entregadas por el VSI. Por una parte para inductancias menores se tiene un rizado más pronunciado que para inductancias mayores. Por otra parte para inductancias mayores la dinámica del control de corriente es más lenta. A continuación se muestran las corrientes de referencia, las entregadas por el VSI a la red y la diferencia entre éstas para diferentes valores de inductancias, con un tiempo de muestreo y procesamiento de datos de 200us (conmutaciones a 5 kHz.)¹.

2.2.1.1 L=10 mHy

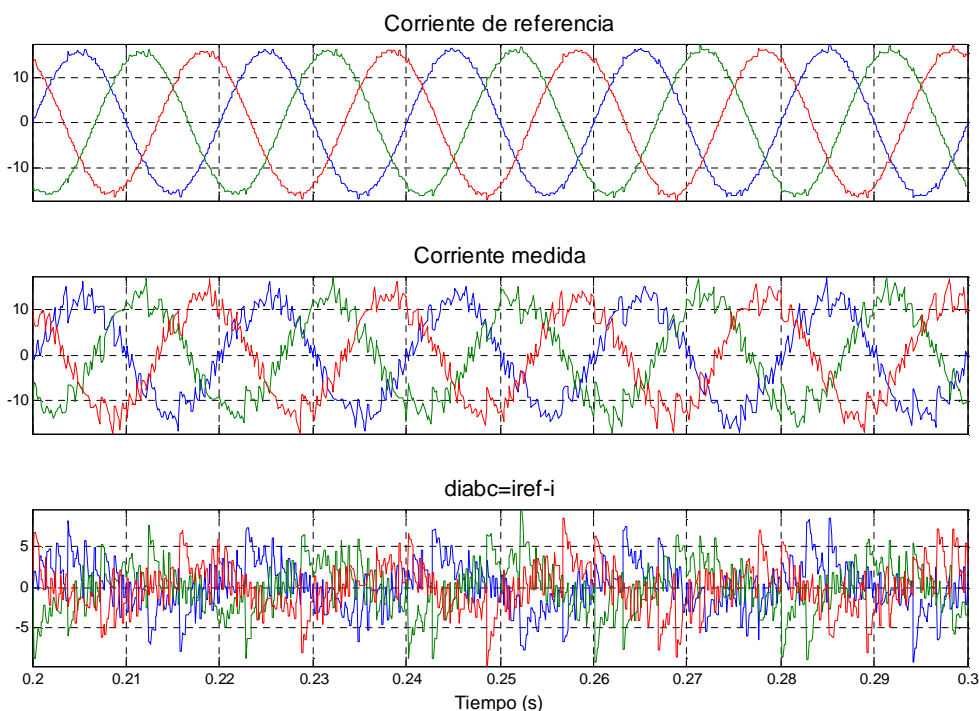


figura 2.3 Corriente de referencia, medida y la diferencia entre ellas con L=10mHy

¹ El método de control utilizado determina que a lo sumo cada 200us se conmuta una rama del inversor. Esto corresponde aproximadamente a una frecuencia de portadora de 2.5kHz si se utilizase un método de control del tipo PWM triangular ya que en este tipo de control se efectúan dos conmutaciones en un periodo de la triangular.

2.2.1.2 L=20 mHy

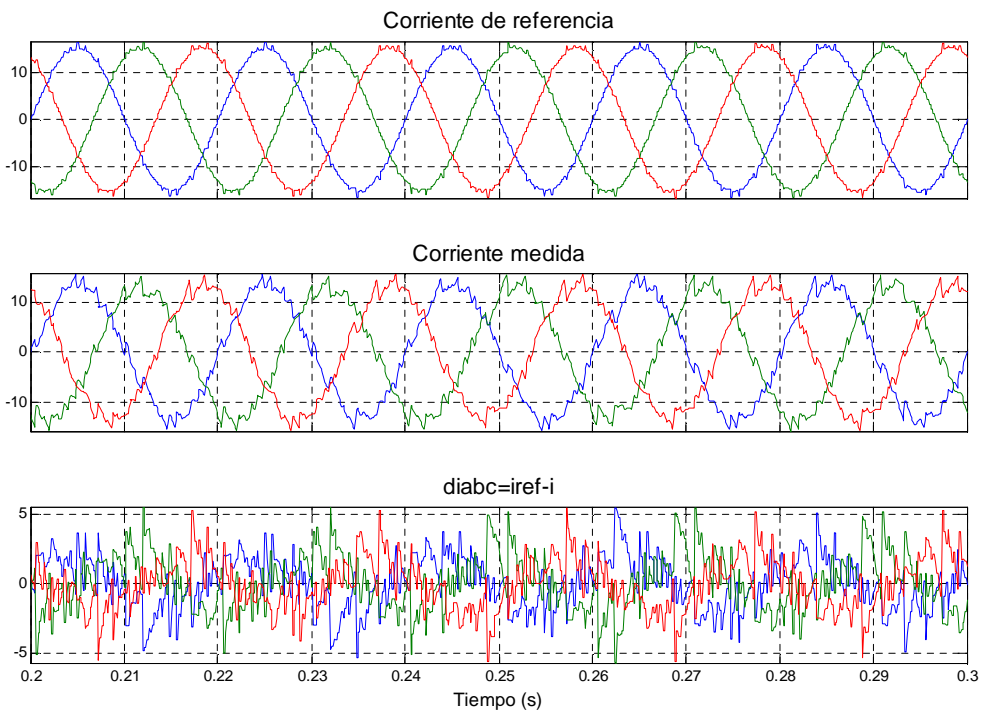


figura 2.4 Corriente de referencia, medida y la diferencia entre ellas con L=20mHy

2.2.1.3 L=30 mHy

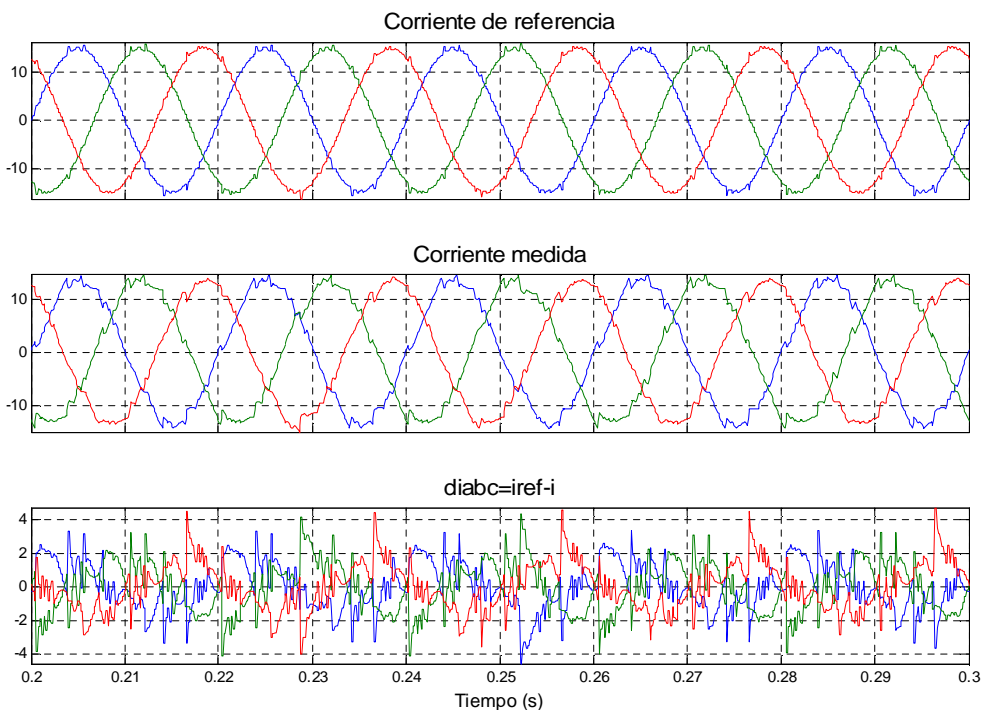


figura 2.5 Corriente de referencia, medida y la diferencia entre ellas con L=30mHy

De aquí en más se utiliza una inductancia de 20mHy para el resto de las simulaciones. Aunque el rizado de la corriente es menor para inductancias mayores, se comprobó mediante simulaciones que para una inductancia de desacople de 30mH, si se le aplica un escalón de bajada en la tensión del 10%, el VSI no se puede imponer a la red eléctrica y pierde el control de la tensión de la celda.

2.2.2 Diferentes tiempos de adquisición y procesamiento de los datos

Se comparan tres tiempos de adquisición y procesamiento de los datos (500μs, 200μs, y 50μs), a continuación se muestran las gráficas de las corrientes de referencia, las corrientes medidas, y la diferencia entre estas dos para el sistema en régimen.

2.2.2.1 $T_z = 50 \mu s$, $f_c = 20 \text{ kHz}$ y 20mHy.

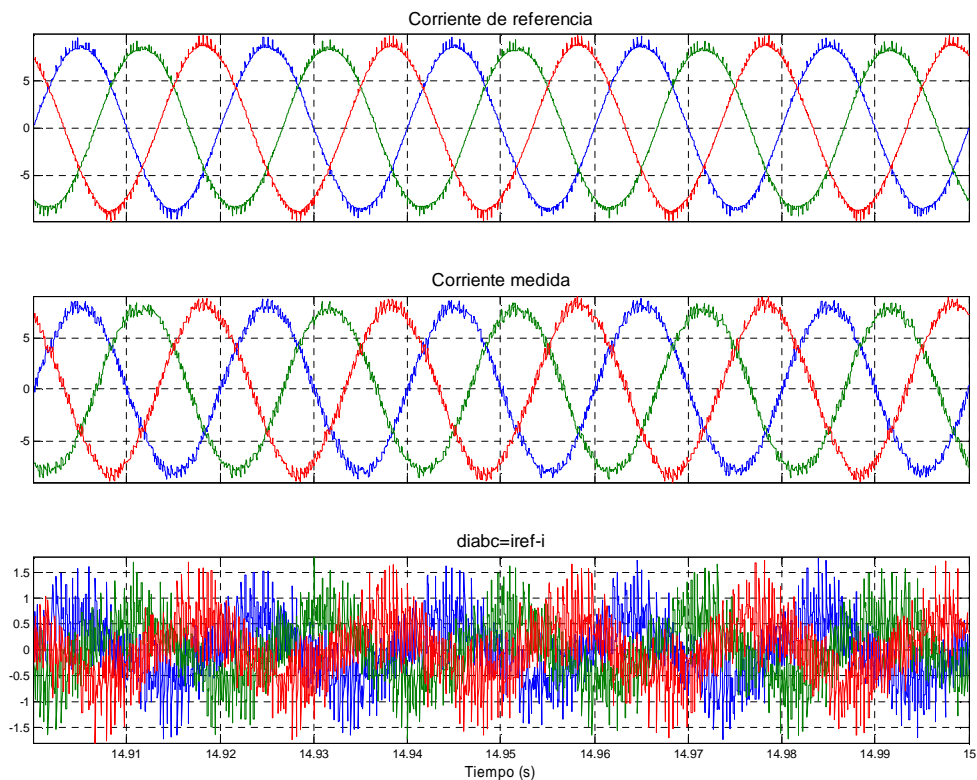


figura 2.6 Corriente de referencia, medida y la diferencia entre ellas con $T_z = 50 \mu s$

2.2.2.2 $T_z = 200 \mu s$, $f_c = 5 kHz$ y $20 mH_y$.

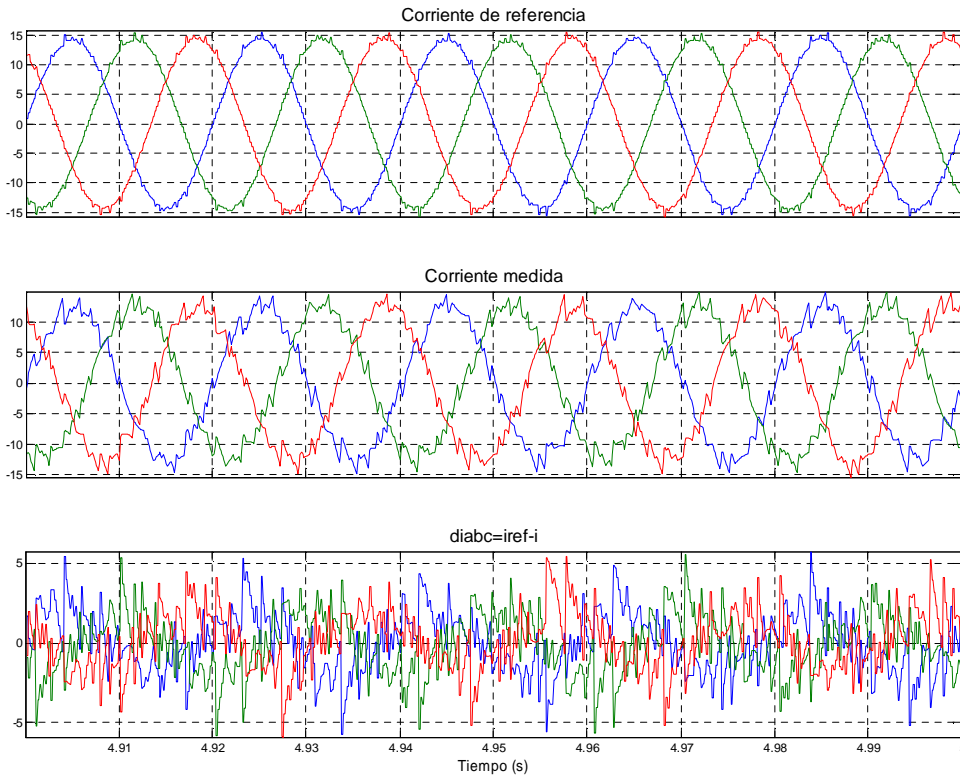


figura 2.7 Corriente de referencia, medida y la diferencia entre ellas con $T_z=200\mu s$ (esta simulación coincide con la vista en la fig. 2.4)

2.2.2.3 $T_z = 500 \mu s$, $f_c = 2 kHz$ y $20 mH_y$.

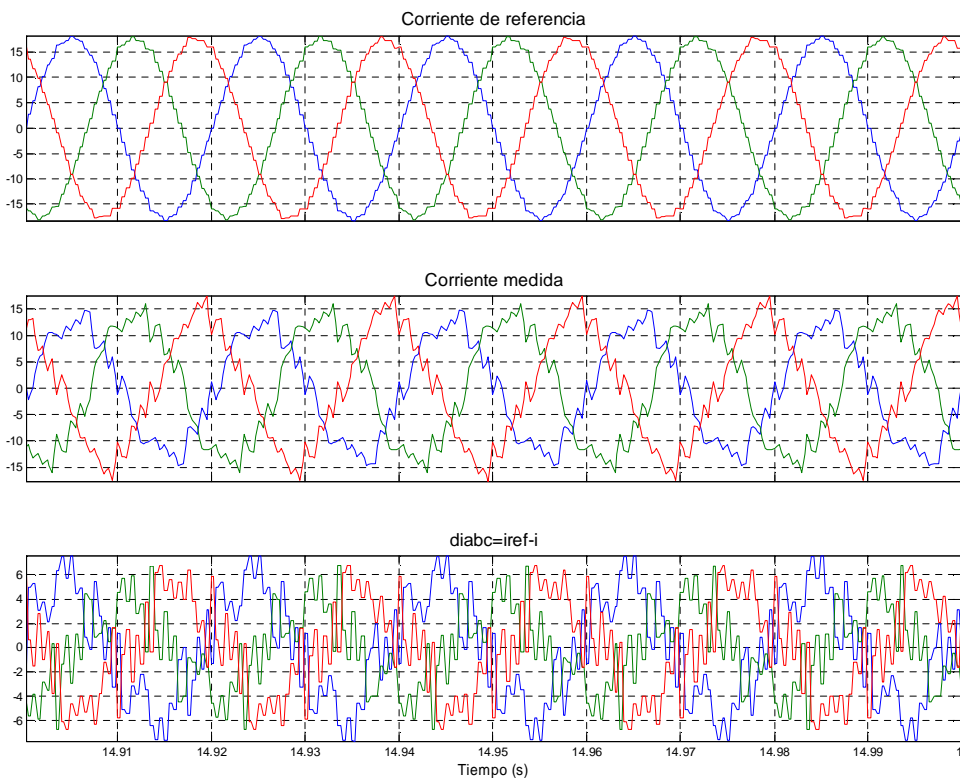


figura 2.8 Corriente de referencia, medida y la diferencia entre ellas con $T_z=500\mu s$

Comparando los tres casos se observa que para tiempos de muestreo y procesamiento de datos pequeños, se logran errores menores y el control actúa mayormente minimizando armónicos. Para tiempos de muestreo y procesamiento de datos mayores a 500us y los parámetros del control de corriente $\delta=5\%$, $h=15\%$ no se minimizan armónicos. De aquí en más utilizaremos en este capítulo una frecuencia de 5kHz ($T_z=200\ \mu s$) y se mantendrán los 20mHy ya referidos. Si bien 5kHz no es la frecuencia que presenta la mejor performance, es alcanzable con la tecnología de la plataforma real disponible. Como se verá en la implementación en el laboratorio se debió reducir más aún esta frecuencia.

2.2.3 Escalón de bajada y subida en la tensión de referencia

Las figuras 2.9, 2.10 y 2.11 muestran los efectos en el sistema debido a escalones de subida y bajada en la tensión de referencia. El control funciona correctamente ante ambas perturbaciones, en aproximadamente 5 ciclos de red (0,10 seg.) retoma el régimen. Se puede apreciar también cómo cambia la potencia y la corriente de referencia al presentarse un escalón en la tensión de referencia. La potencia imaginaria de referencia se seteo en 0.

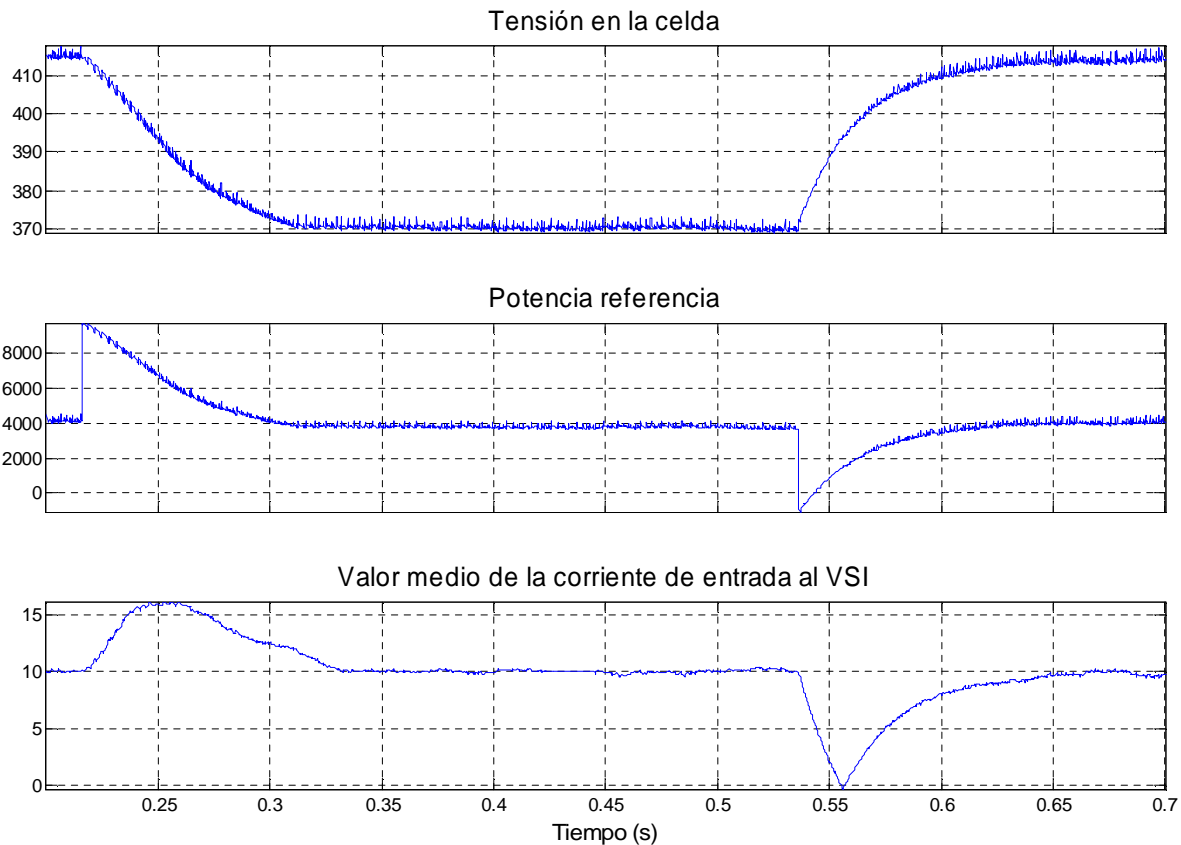


figura 2.9

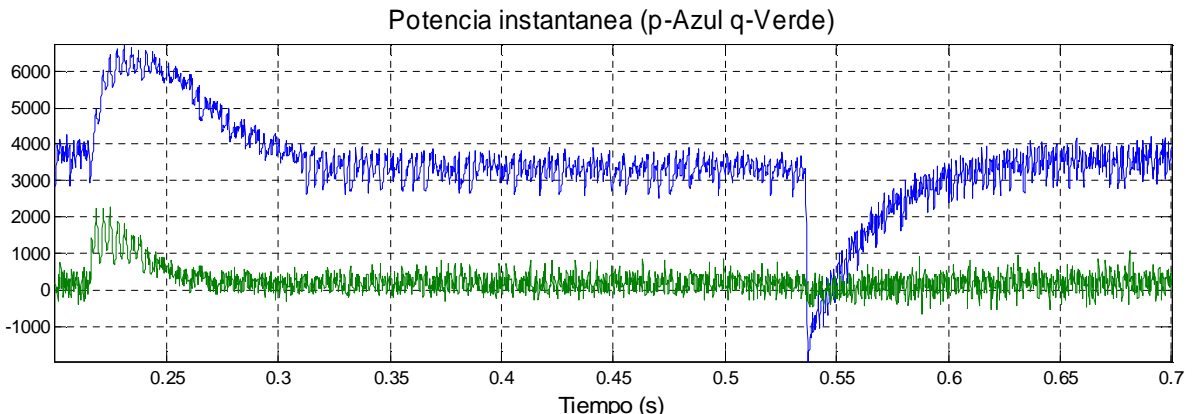
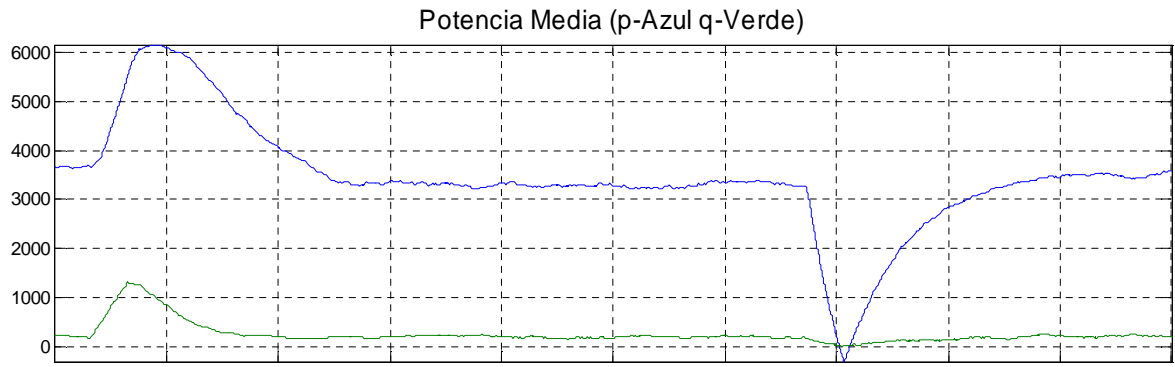


figura 2.10

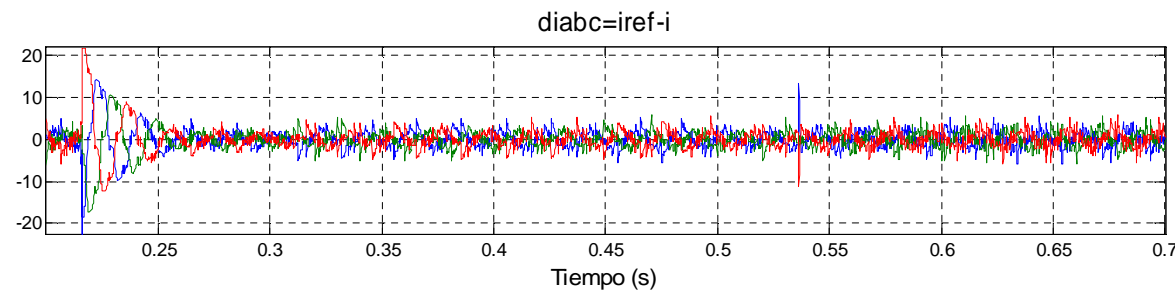
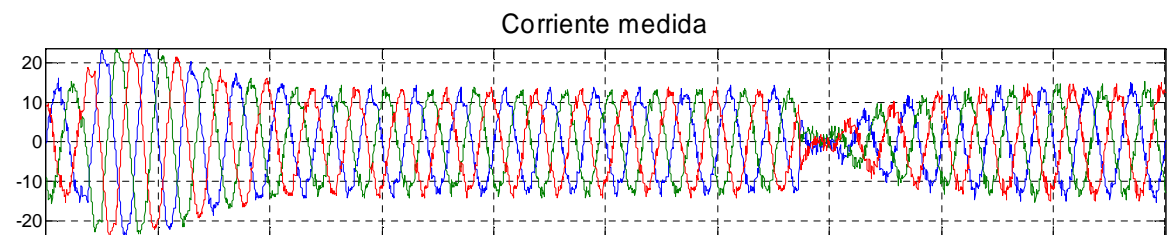
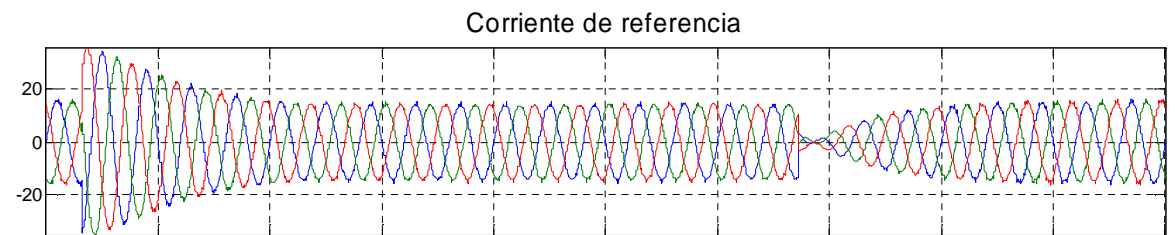


figura 2.11

2.2.4 Escalón de bajada y subida en la corriente entregada por la celda

En las figuras 2.12, 2.13 y 2.14 se muestran los efectos causados por una perturbación de tipo escalón en la corriente (3 A) por la celda de combustible. Se puede apreciar que al cambiar I_o la tensión sobre la celda y el error en la corriente no se ven afectados, comprobándose así la hipótesis realizada de que el retardo introducido por el VSI es despreciable contra la dinámica de la celda.

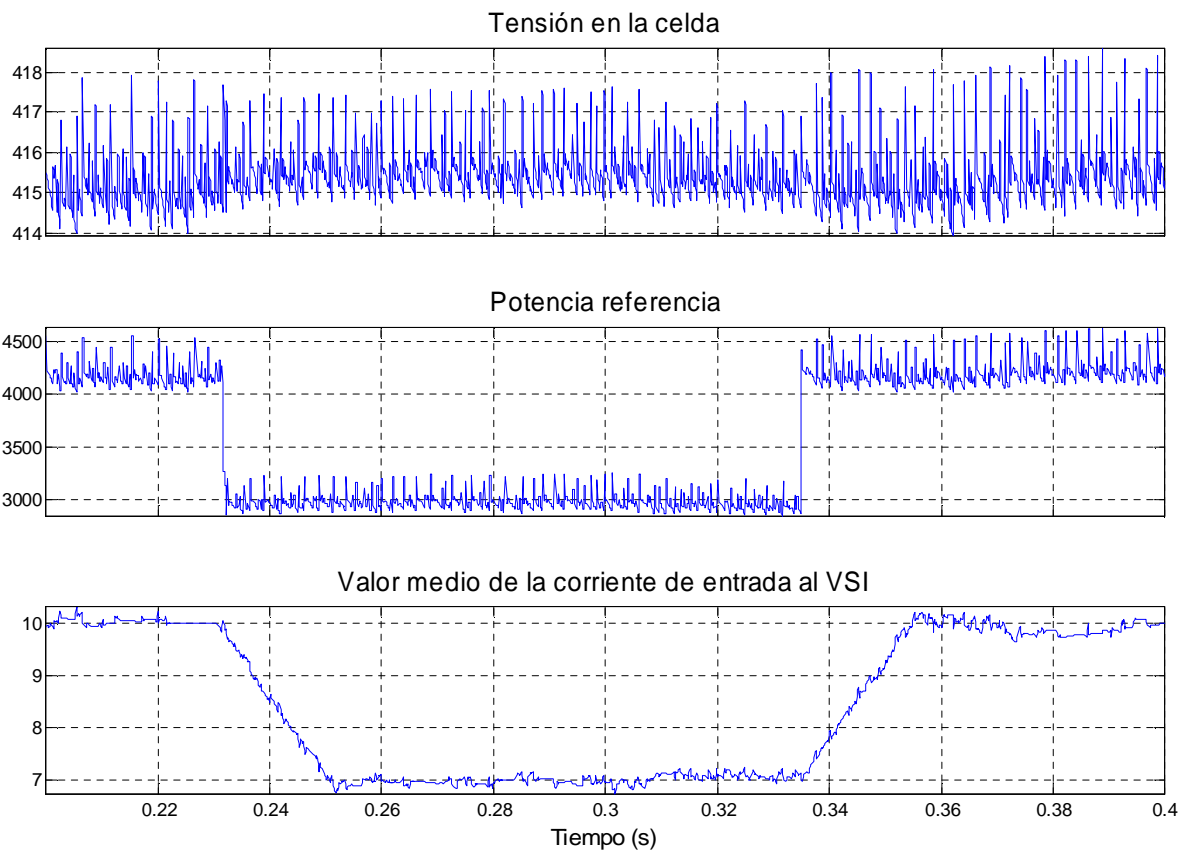


figura 2.12

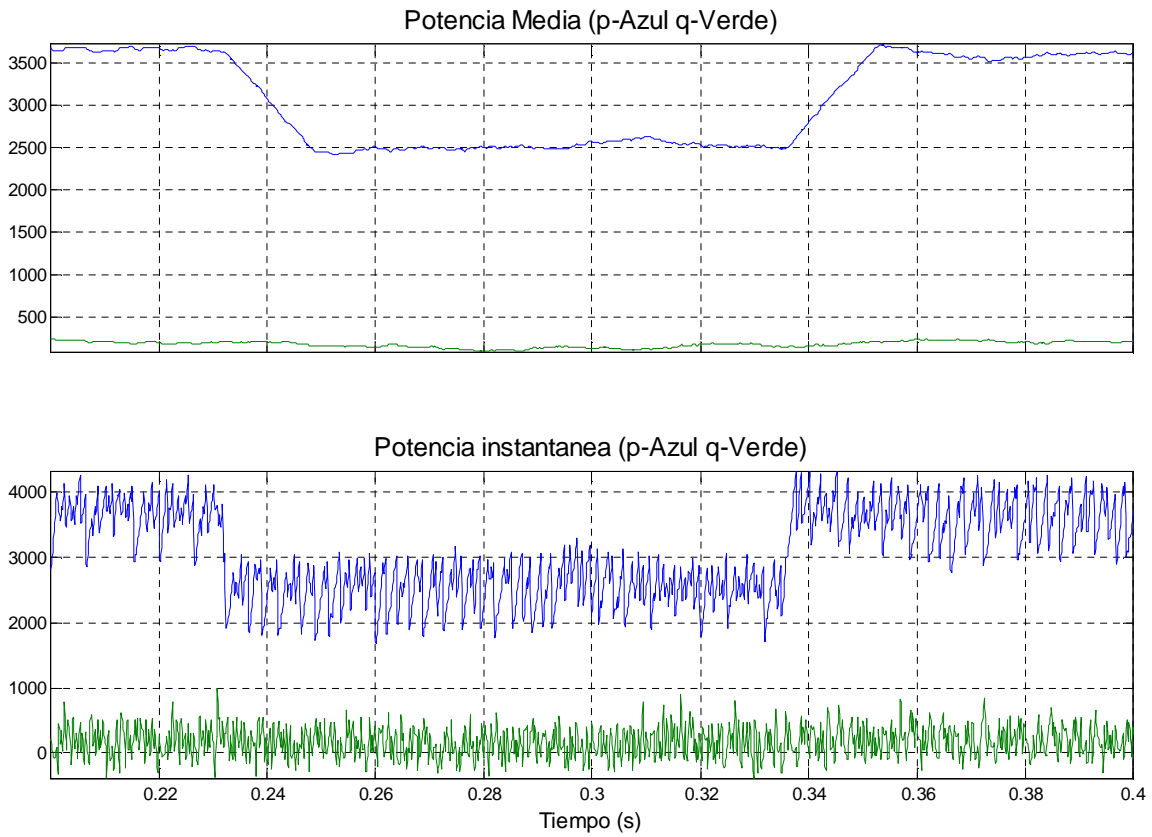


figura 2.13. Las rampas en la potencia media se deben al retardo en el cálculo de la misma.

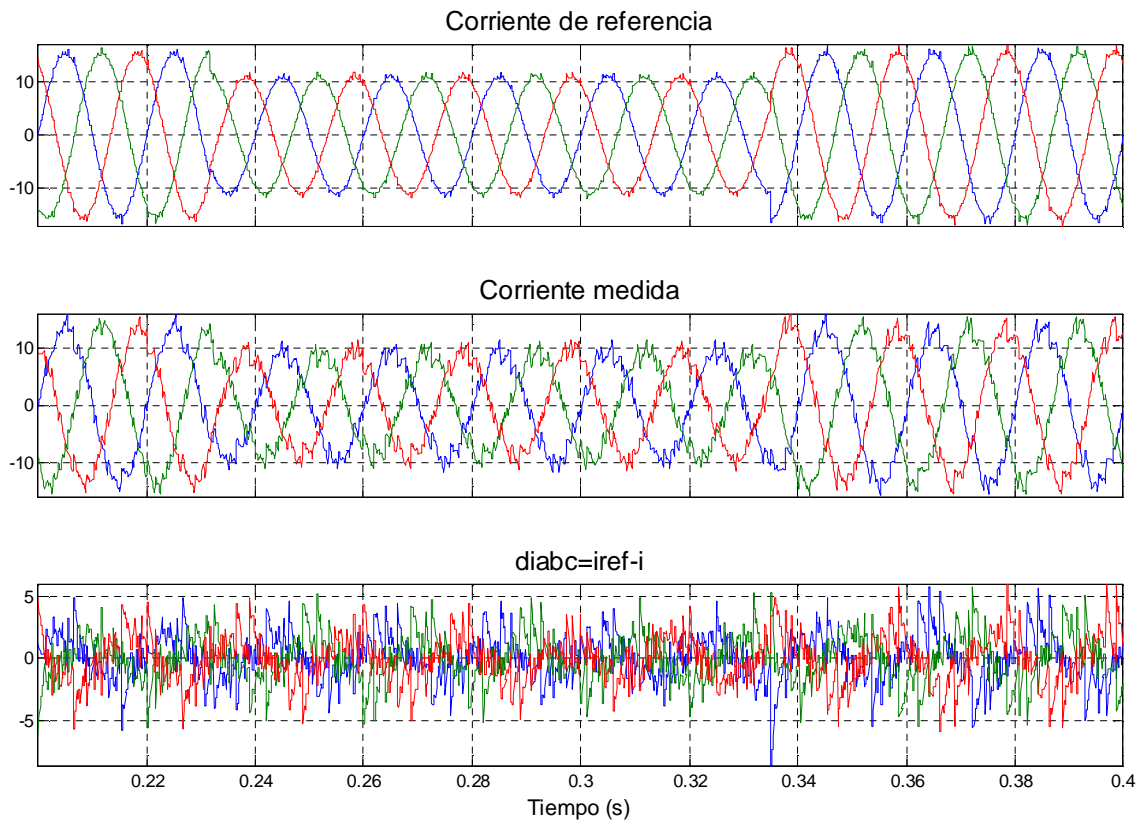


figura 2.14

2.2.5 Energía reactiva consumida y entregada

Se realizaron las simulaciones para diferentes valores de potencia imaginaria instantánea solicitada. En las gráficas se puede observar que la potencia entregada es aceptablemente similar a la solicitada, por lo que el control se podría utilizar para compensar la potencia reactiva (ya que en régimen el valor medio de q es la potencia reactiva convencional).

2.2.5.1 Potencia imaginaria instantánea pedida 0.²

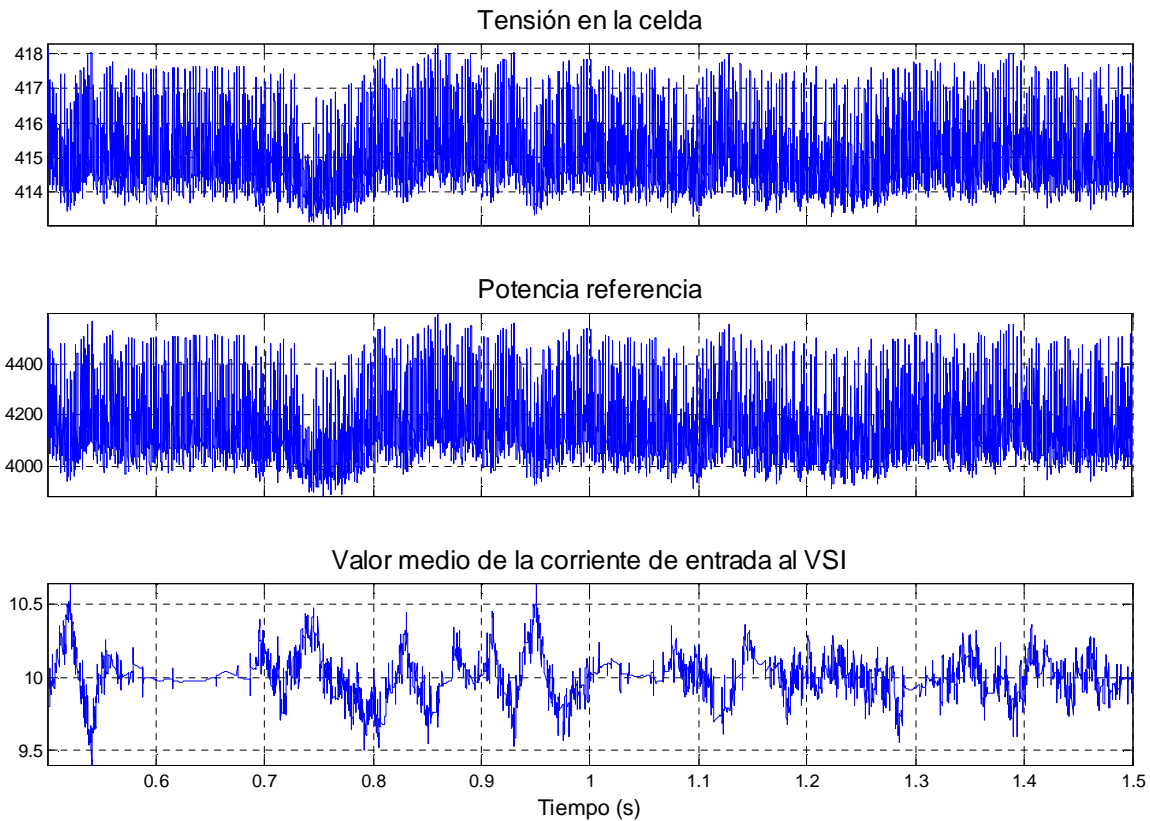


figura 2.15

² Como se comento en la sección 1.2.2 esto corresponde a potencia reactiva (Q) nula.

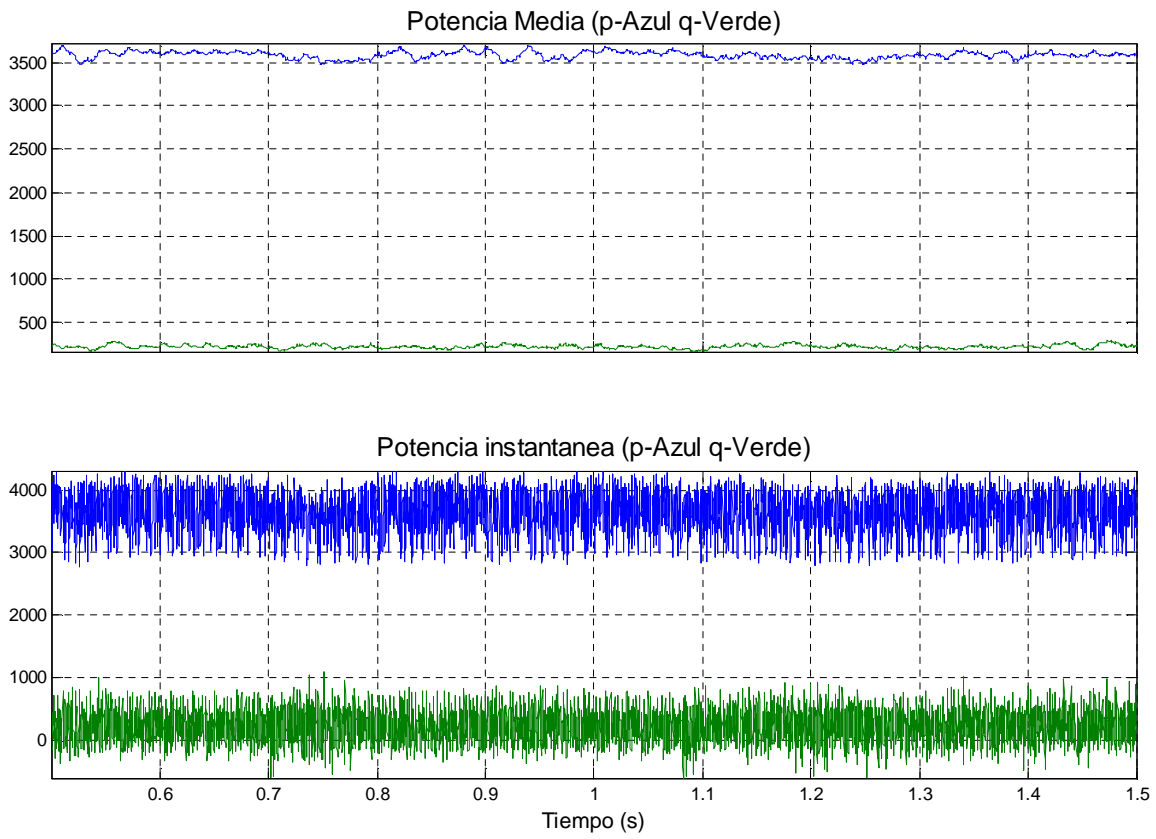


figura 2.16

2.2.5.2 Potencia imaginaria instantánea pedida 1000VAr (entregada).

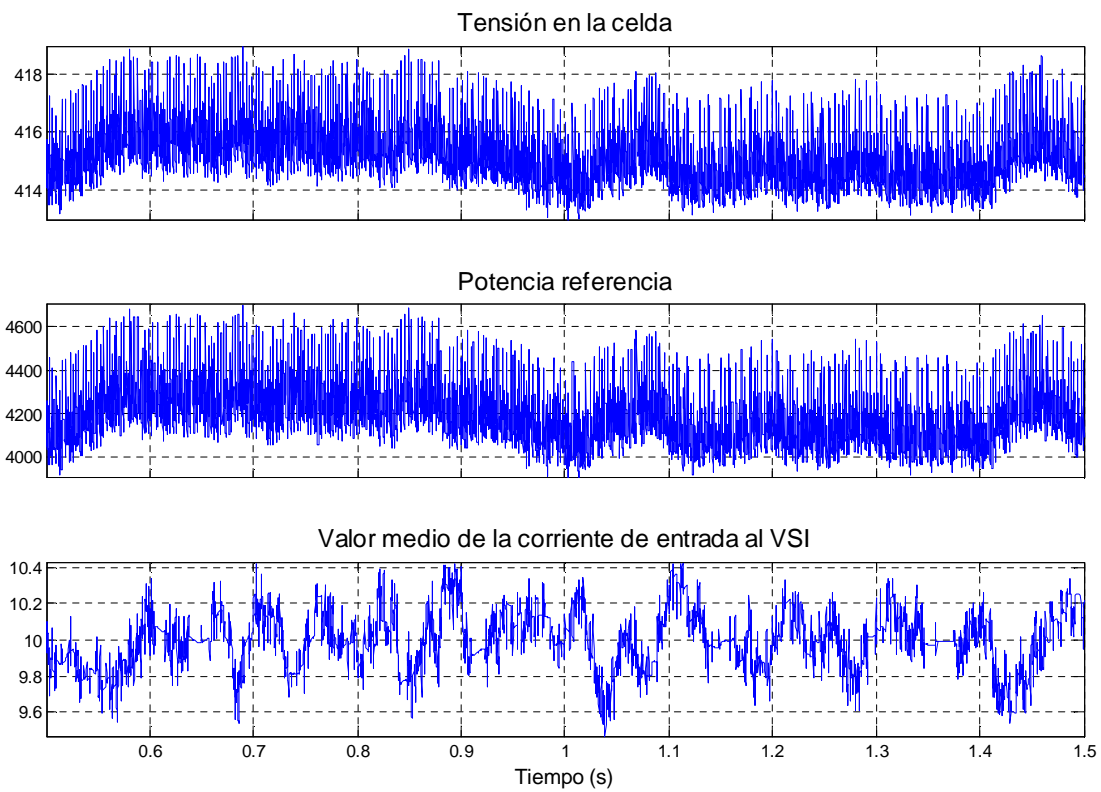


figura 2.17

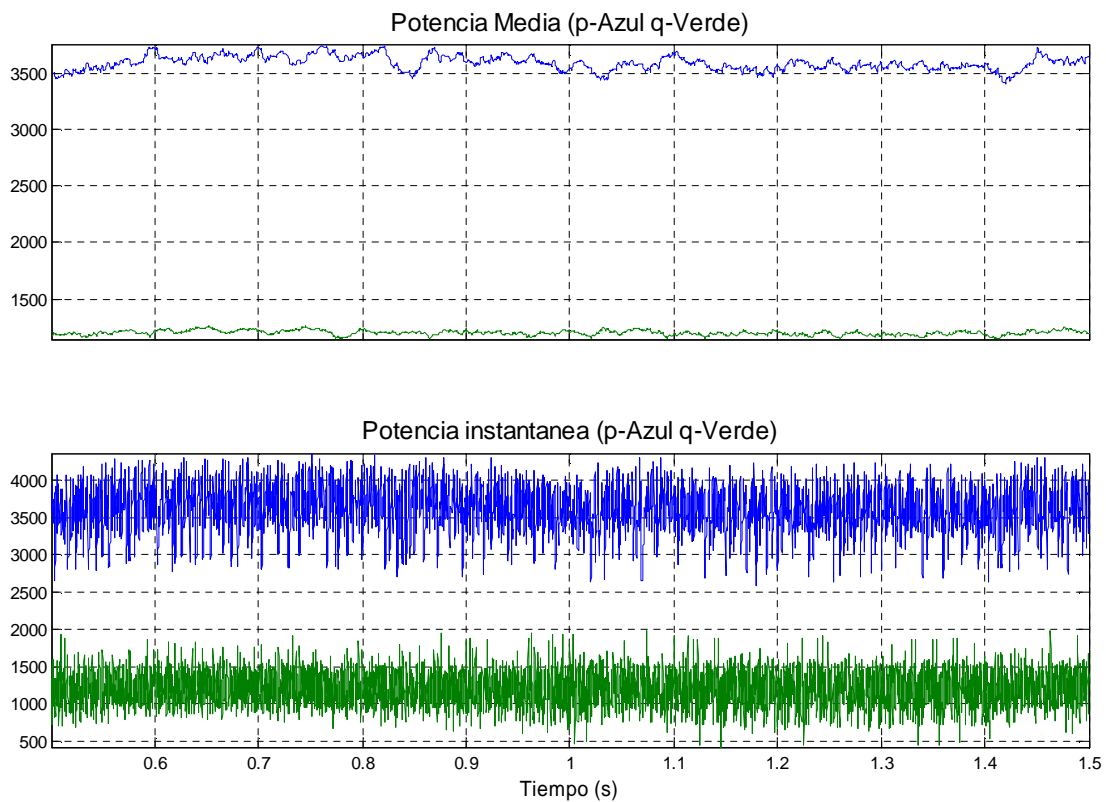


figura 2.18

2.2.5.3 Potencia imaginaria instantánea pedida 1000VAr (consumida).

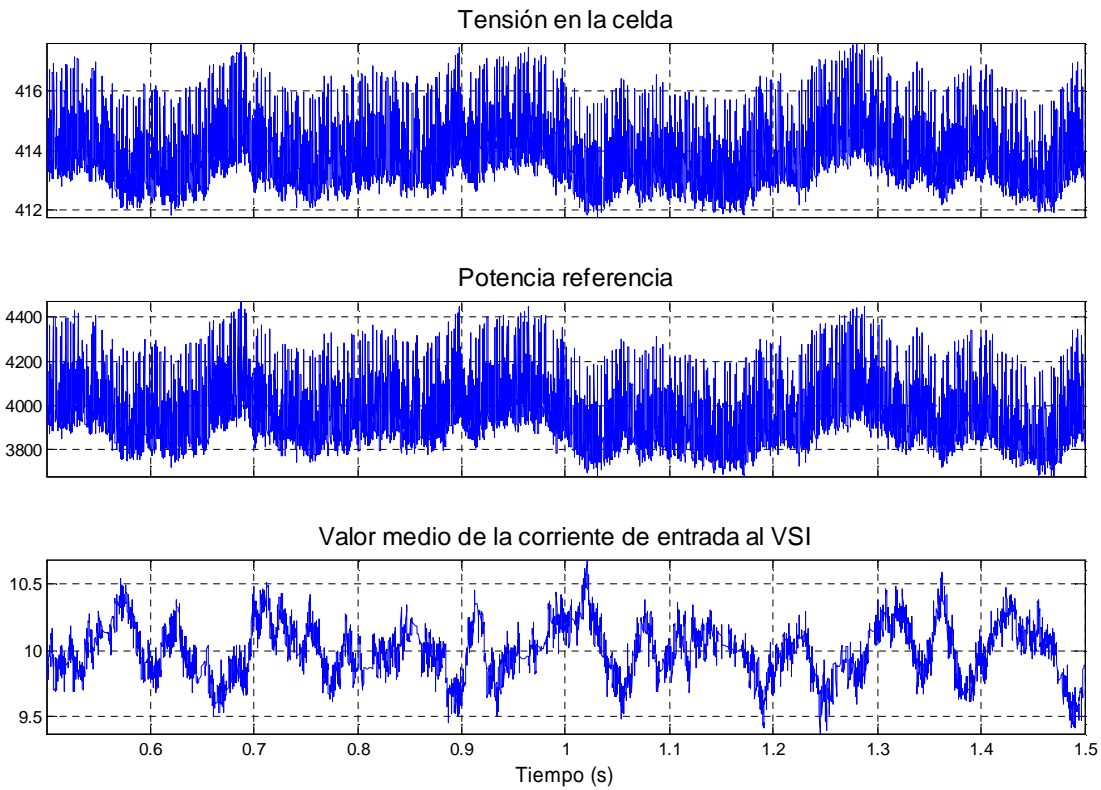


figura 2.19

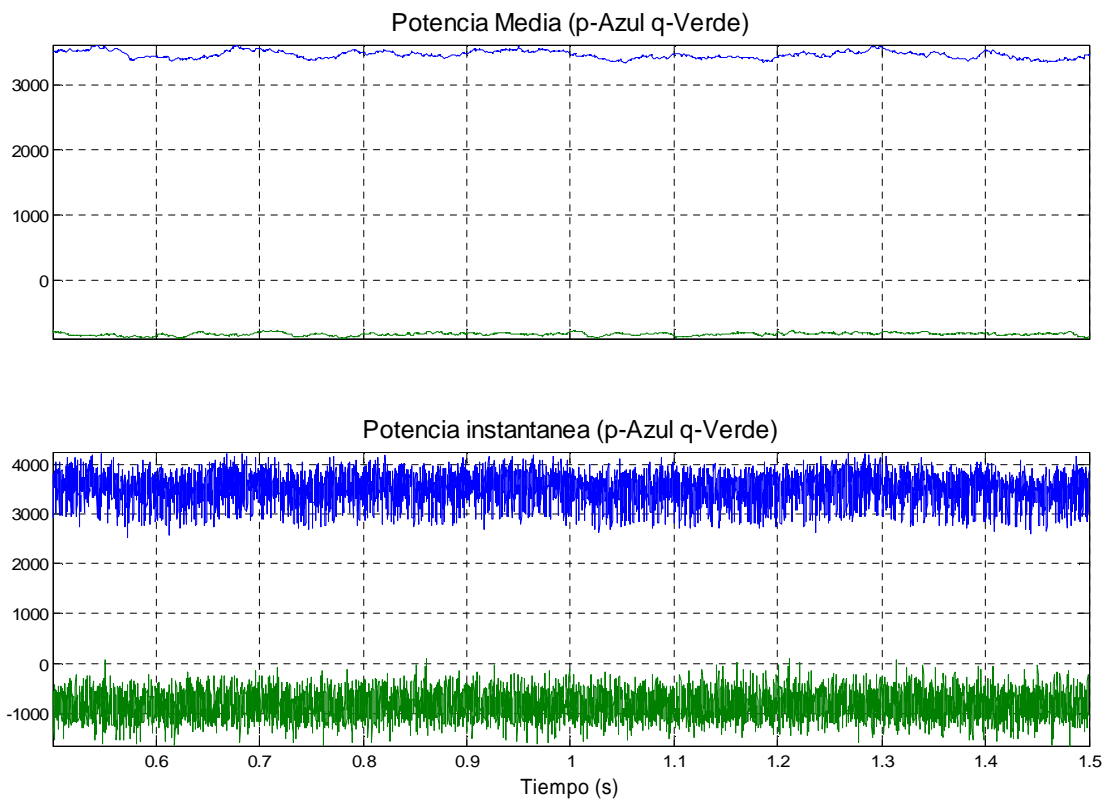


figura 2.20

2.3 Conclusiones de este capítulo.

A partir de los datos obtenidos en los casos simulados se puede asegurar que mediante el control de corriente propuesto por Akagi [3] (si bien este control fue desarrollado para el control de motores, puede ser utilizado en otras aplicaciones con similar éxito, teniendo en cuenta la dinámica de cada planta) y aplicando la Teoría p-q se puede controlar un VSI para intercambiar energía activa y reactiva con la red.

Con la variación de los parámetros mencionados en secciones anteriores se logra un equilibrio entre tiempo de respuesta del sistema, el error en régimen de la corriente, una buena fortaleza contra variaciones en la tensión de referencia y corriente entregada por la celda de combustible, con error de corriente nulo.

También se observó en las simulaciones que con el control utilizado, el VSI puede entregar o consumir energía reactiva, con lo cual se lo podría utilizar para compensar reactiva.

Analizando la fig. 2.9 y 2.10, antes del escalón de la referencia de tensión se tiene una Pref de 4150 W (10x415) y una potencia medida simulada de 3650 W (fig. 2.10) resultando en una diferencia de 500 W. Luego del escalón de 10% en la referencia de tensión, la Pref. es 3735 W (10x373) y la medida simulada resulta en 3250 W (fig. 2.10) resultando una diferencia 485 W.

Por otra parte se observa en la fig. 2.10 que pese a haberse establecido una potencia reactiva de referencia nula el VSI entrega a la red una potencia reactiva de aproximadamente 150 VAr.

De la fig 2.12 y 2.13, 2.15 y 2.16, 2.17 y 2.18, 2.19 y 2.20 también se puede establecer que hay una diferencia del orden de 450 W y 150 VAr entre referencias y resultados.

Si bien no se desarrolla en este trabajo, la diferencia se debe al tipo de control de corriente a paso fijo utilizado y la asimetría en las derivadas de la corriente (impuestas por el VSI) dependiendo del ciclo (positivo o negativo) en la tensión de red (este tema ha sido reportado por Gabriel Barbat en el desarrollo de su proyecto de fin de carrera y trabajos del proyecto asociados al proyecto PDT 47/14 actualmente en curso). En el marco del presente proyecto sí se realizaron simulaciones que mostraron que a medida que disminuye el tiempo de muestreo y consecuente accionar del control de corriente, este efecto disminuye.

Capítulo 3- Hardware

En este capítulo se describe todo el hardware existente antes y después de ser modificado para nuestro fin.

Se realizó como primera etapa un estudio del equipamiento existente en Laboratorio de Electrónica de Potencia del IIE, en particular el VSI, tarjeta PC-LMP-16 y la tarjeta de interconexión entre la PC y el VSI (diseñada en el proyecto de fin de carrera de Méndez-Cohn-Del Pino- “Control Vectorial de un Motor de Inducción”). Para este estudio bastaba con poner en marcha dicho control vectorial y ver su correcto funcionamiento. En segundo lugar se hicieron los cambios, mejoras y agregados necesarios para lograr nuestro objetivo.

3.1 Estudio del VSI

Descripción:

El VSI mostrado en la figura 3.1 (fabricado por CONTROLES S.A.), está compuesto por un rectificador trifásico no controlado, seis pulsos, dos vías, que se conecta a la red. La salida del mismo se conecta a un bus de continua de 315 VDC constituido por un banco de condensadores electrolíticos. A la salida del bus de continua se tiene un puente inversor trifásico de tres ramas constituido por IGBTs. Dos de las ramas están construidas con IGBTs PRK modelo CM100DY-12H que contienen en una sola pastilla los 2 IGBT que manejan una rama del inversor, la tercer rama esta compuesta por dos IGBTs discretos TOSHIBA modelo MG400Q1US41.

La salida del inversor consta de 3 sensores de corriente de efecto Hall que están alimentados por una fuente externa al equipo de $\pm 15V$. Estos sensores dan en sus salidas un valor de tensión proporcional a la corriente que los atraviesa; la constante de proporcionalidad es $150A / 5V$.

El inversor tiene 3 borneras, una de entrada de potencia, otra de salida de potencia y una entrada/salida de control.

Una de las borneras de potencia es para la entrada de 220 VAC trifásica y la otra es para la salida de las tres ramas del inversor.

La bornera de entrada/salida de control ofrece las siguientes posibilidades.

1. Permite disparar las llaves mediante señales digitales externas al inversor (entradas).
2. Permite verificar el estado (encendido o apagado) de todas las llaves del inversor (salidas).

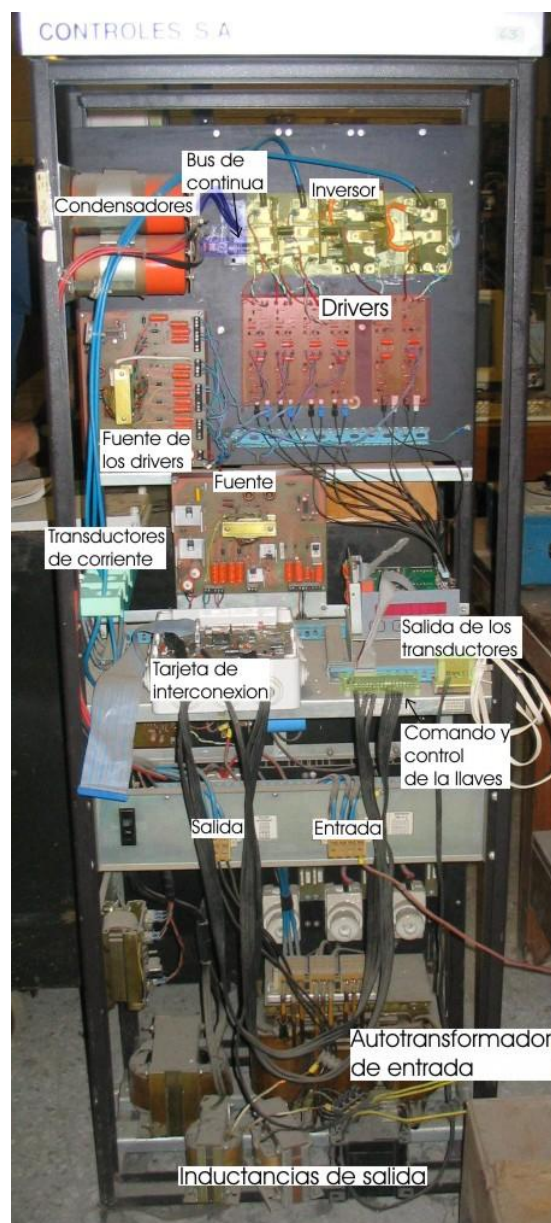


figura 3.1

3. Permite leer las corrientes de salida del inversor desde los sensores antes mencionados.

4. Permite el apagado de todas las llaves.

A la salida del inversor y a través de tres inductancias en serie cuyos valores están en el entorno de los 10 mHy se conecta a la red.

3.1.1 Funcionamiento de inversor:

Las llaves (IGBTs) se disparan en forma independiente desde el exterior del inversor a través de una bornera, antes mencionada, y es responsabilidad de quien dispara las llaves controlar no poner a conducir las dos llaves de una misma rama al mismo tiempo.

El driver es capaz de detectar que la tensión colector-emisor está aumentando debido a una sobrecorriente y envía una señal para apagar la llave. Esto es sumamente importante, pues usado en conjunto con la señal de estado permite una realimentación del correcto o incorrecto funcionamiento del sistema.

3.2 Estudio de la tarjeta PC-LPM-16

La PCLPM16 es una tarjeta de entrada-salida para PC. Tiene entradas analógicas de baja potencia, entradas digitales, salidas digitales y salidas y entradas de temporización.

La tarjeta posee un conversor A/D de aproximaciones sucesivas de 12 bits más signo, autocalibrable, con 16 entradas analógicas, 8 líneas de entrada digital compatible con TTL y 8 líneas de salida digital. La PCLPM16 contiene además tres canales de temporización de entrada-salida con contadores/temporizadores de 16 bits.

Las 16 líneas de entrada-salida digital compatibles con TTL pueden ser usadas para conmutar dispositivos externos tales como transistores y relés de estado sólido, para lectura del estado de lógica digital externa y para generar interrupciones. Los contadores/temporizadores pueden ser usados para sincronizar eventos, generar pulsos, para medida de frecuencia y tiempo y para generar interrupciones.

La tarjeta viene acompañada de un software llamado NI-DAQ; este tiene una librería de funciones que pueden ser llamadas desde los programas del usuario. Estas funciones incluyen rutinas para entradas analógicas (conversión A/D), salidas analógicas (conversión D/A), generación de formas de onda, E/S digital, conteo/temporización y auto calibración. NI-DAQ viene con interfaces para varios lenguajes de programación según el ambiente de trabajo.

3.3 Estudio de la tarjeta de interconexión

La interconexión entre la tarjeta adquisidora y el puente inversor se realiza a través de un hardware específico diseñado a tal fin. Sus funciones son:

- Enviar las señales a cada uno de los seis circuitos de comando de los IGBT del inversor.
- Evitar que dos llaves de una misma rama sean encendidas simultáneamente.
- Adaptar las señales de salida del inversor (corrientes y estado de las llaves) para ser adquiridas por la tarjeta.
- Procesar la señal del encoder para obtener velocidad y sentido de giro del motor.

- Proteger al inversor en el caso que no esté funcionando el programa de control mediante un Watchdog.

La figura 3.2 muestra el esquema de la tarjeta, donde la letra A significa señal analógica y la letra D significa señal digital; las flechas indican el sentido de las distintas señales.

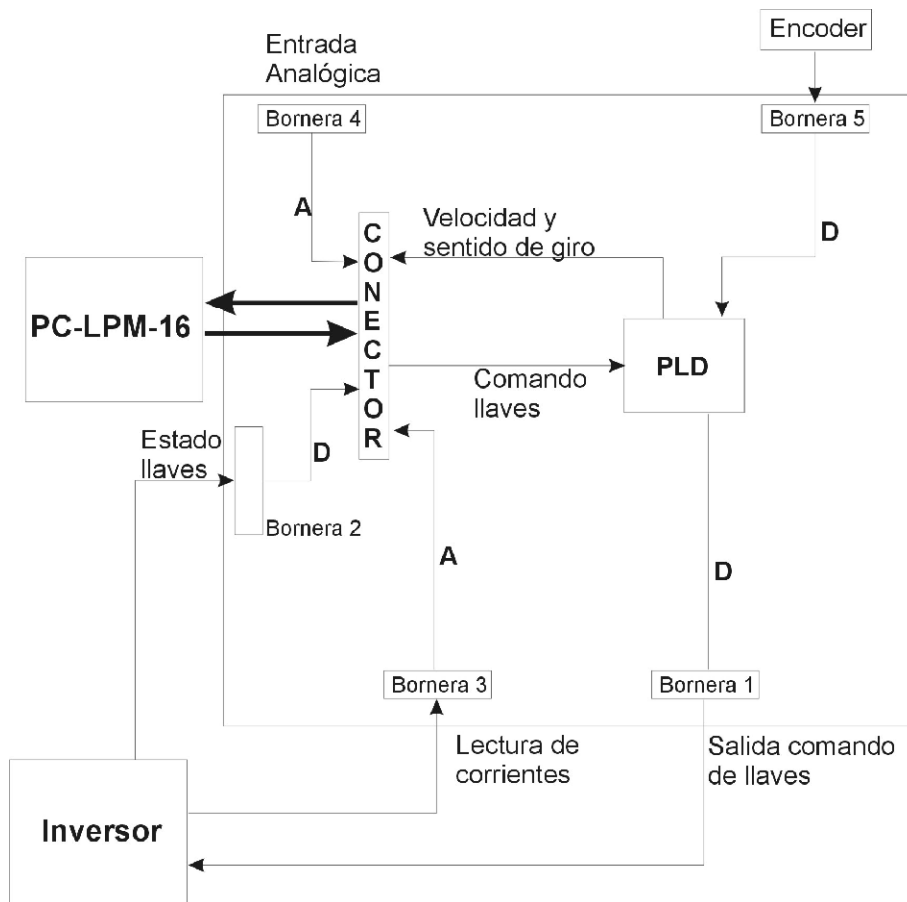


figura3.2. Esquema de la tarjeta de interconexión

3.4 Interconexión Plaqueta-Inversor.

Esta interconexión se hace mediante 3 borneras que se encuentran en la plaqueta de interconexión; dos borneras son para señales digitales y una es para señales analógicas. En la figura 3.3 se puede ver un esquema de esta interconexión.

La bornera 1 lleva las señales digitales correspondientes a los disparos de las seis llaves del inversor, generados por el PLD de la tarjeta de interconexión, a partir de las señales digitales que vienen de la PC-LPM-16 a través de sus salidas digitales DOUT1, DOUT2 y DOUT3 que ingresan a la plaqueta de interconexión mediante el conector de 50 pines que conecta esta con la PCLPM.

La bornera 2 lleva las señales digitales correspondientes al estado de las llaves del inversor hacia las entradas digitales DIN1, DIN2,..., DIN6 de la PC-LPM-16 a través del conector de 50 pines, para que dicho estado pueda ser leído en el programa de control; estas señales son recortadas en la tarjeta de interconexión por diodos zener de protección cuando exceden los 5 V.

La bornera 3 lleva las señales analógicas generadas por los transductores de corriente de salida del inversor, hacia las entradas analógicas ACH1, ACH2 y ACH3 de la PC-LPM-16 a través del conector de 50 pines; estas señales analógicas pasan por un buffer (el cual esta puentado, pero el zócalo esta disponible), luego son recortadas por diodos zener de protección cuando exceden los 5 V y finalmente van al conector de 50 pines de la plaqueta.

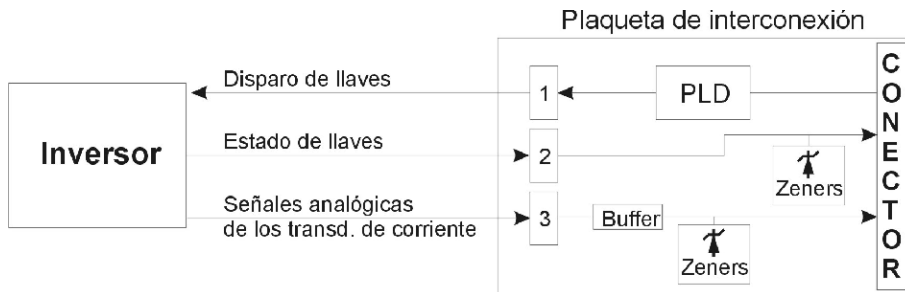


figura 3.3. Esquema interconexión plaqueta-inversor

3.5 Interconexión Plaqueta-Entradas Analógicas Opcionales.

Esta interconexión se hace mediante una bornera que se encuentra en la plaqueta de interconexión; estas entradas están disponibles en caso de necesidades futuras. En la figura 3.4 se puede ver que las entradas analógicas opcionales entran en la bornera 4, pasando luego por un buffer, luego son recortadas por diodos zener de protección cuando exceden los 5 V y finalmente van al conector de 50 pines que lleva las señales a las entradas analógicas ACH0 Y ACH4 de la PC-LPM-16.

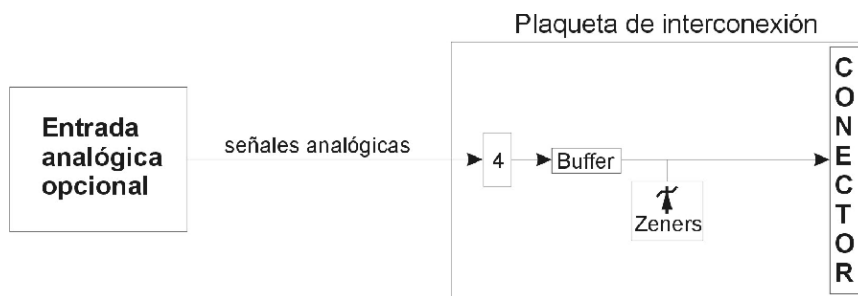


figura 3.4. Esquema interconexión plaqueta-entrada analógica opcionales.

3.5.1 Interconexión Plaqueta-Encoder.

Esta interconexión se hace mediante la bornera 5 que se encuentran en la plaqueta de interconexión; esta bornera lleva la alimentación de +5 V hacia el encoder y sirve como entrada de los pulsos provenientes del encoder; estos pulsos son objeto de un tratamiento para mejorar su forma antes de ser enviados al conector de 50 pines. Este tratamiento consiste en hacer pasar los pulsos provenientes del encoder por un Schmitt Trigger para que sus flancos sean aproximadamente verticales, luego pasan por una compuerta Xor y por un Flip-Flop D (dentro del PLD); la primera es para duplicar la cantidad de pulsos a contar (para aumentar la

precisión en la lectura de la velocidad) y el segundo para determinar el sentido de giro del motor de inducción. En la figura 3.5 se puede ver un esquema de esta interconexión.

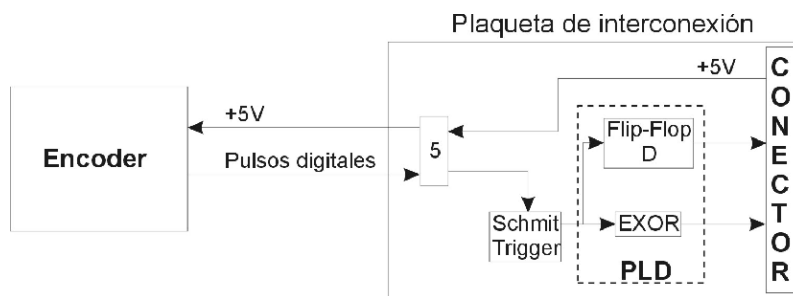


figura 3.5. Esquema interconexión plaqueta-encoder.

La placa de interconexión sufrió algunos cambios que no están registrados en la documentación del proyecto de Méndez-Del Pino-Cohn. En particular lo mencionado anteriormente acerca del buffer en la bornera 3, de entradas analógicas.

3.6 Pruebas realizadas

Después de haber estudiado el proyecto de Méndez-Del Pino-Cohn y el Capítulo 6 del proyecto de Prieto-Faccio-González- “Puesta al día del Laboratorio de Electrónica de Potencia I”, se procedió a relevar los diferentes componentes del VSI, y el equipamiento de control.[4]

Utilizando los programas ejecutables que se encuentran en GCPLAB01, (se refiere al directorio del usuario GCPLAB01 de la red del IEE), se pudo observar que el control funcionó correctamente cuando el motor estaba en reposo. Al cambiar el requerimiento de par o de velocidad (según el control) al motor funcionaba correctamente por algo más de un minuto y luego se producía un error por sobrecorriente.

Apenas se comenzaron a efectuar pruebas con el osciloscopio para determinar el correcto funcionamiento de la tarjeta, se quemó el transformador trifásico 220V/220V que alimentaba el rectificador encargado de generar la continua necesaria por la electrónica del VSI.

Después que esto sucediera, el Ing. Cesar Briozzo nos informó de la existencia de una alimentación alternativa para la electrónica. Entonces se alimentó la electrónica desde esta fuente alternativa (dicha fuente es derivada del rectificador del bus de continua).

Después de solucionado el problema de la alimentación, se procedió a poner en funcionamiento el sistema, detectándose que el sistema no funcionaba correctamente. Por lo cual se procedió a medir las tensiones de continua en todo el circuito para descartar un problema de alimentación. Estas tensiones resultaron estar todas en los rangos admitidos.

Al ejecutar el programa de control, este emitía el siguiente mensaje “error por conmutación en las llaves”, por lo cual se pensó que este error estaría relacionado con la señal de encendido de las llaves. Para descartar esta hipótesis se procedió a inyectar una tensión DC de 5 V en la bornera de disparo de las llaves, y se comprobó el correcto funcionamiento del disparo y de la verificación del estado de las mismas. Con esto concluimos que el problema es un mal funcionamiento del PLD que se debió romper como consecuencia de alguna de las pruebas efectuadas con las puntas del osciloscopio.

Si bien no se pudo poner en funcionamiento a pleno al control de velocidad o par del motor de inducción se verificó el correcto funcionamiento de varios de sus componentes tanto hardware como software.

Estos son los puntos verificados:

- El comando y las llaves del VSI funcionan correctamente.
- La tarjeta PC-LMP-16 funciona correctamente.
- La tarjeta de interconexión existente no posee algunos requisitos necesarios, por lo cual se modificará la misma.

3.7 Cambios, mejoras y agregados en el hardware.

3.7.1 Puesta a punto de la tarjeta de interconexión:

Una vez finalizada la etapa de estudio que se describió anteriormente se procedió a probar la tarjeta de interconexión. En particular era de interés ver que al correr el programa que comandaba las llaves, se pudiera constatar que las salidas al VSI fueran correctas. El resultado fue que no funcionaba correctamente la tarjeta. Para solucionar el problema se realizó lo siguiente:

1) Se consiguió un nuevo PLD en el IIE y se programó con los programas fuentes del proyecto anterior. Esto se hizo dado que se creía haberlo dañado en las pruebas realizadas con el osciloscopio en la etapa de estudio.

2) Se cambio el triestado dado que se verificó su mal funcionamiento con el osciloscopio.

Con los cambios anteriores se volvió a correr el programa ya mencionado y se corroboró el funcionamiento correcto de la tarjeta.

Por otro lado se agregaron tres entradas analógicas, las cuales son recortadas por diodos zeners de protección cuando exceden los 5 V y luego van al conector de 50 pines que lleva las señales a las entradas analógicas ACH4, ACH5 y ACH6 de la PC-LPM-16. En estas entradas se conectaron las tensiones de red y el neutro a la tierra analógica, provenientes de un transformador trifásico con una relación de transformación de 220V/5V.

La última modificación fue la colocación de un potenciómetro en la entrada analógica opcional (bornera 4, ACH0 de la PC-LPM-16), a efectos de simular la tensión del bus de continua, la cual no se mide directamente.

3.7.2 Transformador trifásico de medida de tensiones de red.

Para nuestro trabajo necesitábamos la lectura de las tensiones de red a una tensión aceptable por la tarjeta. Fue por ello que se armó un transformador trifásico con tres transformadores monofásicos, estos con una relación de transformación de 220V/5V. La conexión es estrella-estrella; del lado secundario se encuentra el neutro accesible el cual se conecta a la tierra analógica de la tarjeta de interconexión. El transformador así armado originalmente deformaba la tensión de fase, lo cual se solucionó con la colocación de resistencias entre fases y neutro del lado primario a efectos de dar una referencia cierta al neutro de dichas tensiones.

3.7.3 Transformador que alimenta la electrónica del VSI.

Como se dijo antes, se quemó el transformador trifásico 220V/220V que alimenta el rectificador encargado de generar la continua necesaria por la electrónica del VSI. En ese momento se optó por alimentar dicha electrónica con el propio bus de continua. Dicha opción no era conveniente dado que es importante que la electrónica esté alimentada antes de encender el bus, para evitar una posible destrucción de las llaves debido a que algún transitorio en el comando de las mismas permita corrientes cruzadas.

Para ello se procedió a reemplazar el transformador quemado por dos en serie 220V/67.5V-67.5V/220V, que se tenían disponibles en ese momento.

Es importante señalar que una vez encendido el bus de continua, la electrónica del VSI queda alimentada por dicho bus.

3.8 Conexión del sistema de potencia.

La conexión final del sistema de potencia que fue puesto en marcha, se muestra a continuación.

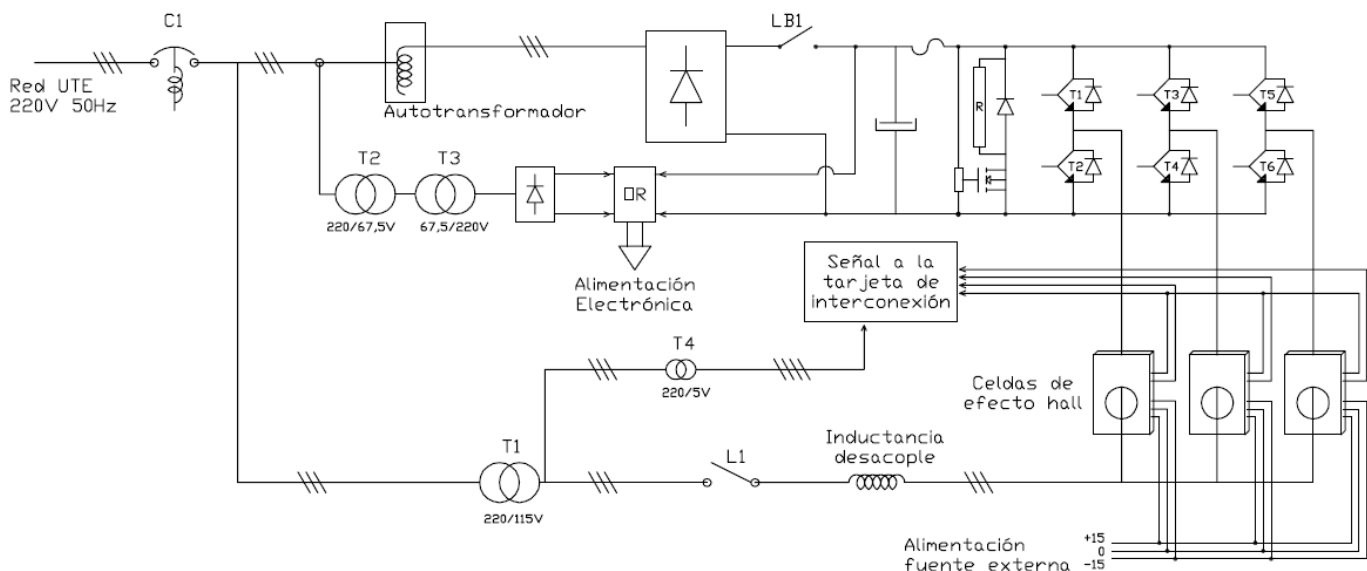


figura 3.6

La salida del VSI es conectada mediante un transformador trifásico (T1) de relación de transformación 220V/115V a la red. Este transformador se colocó para que el inversor logre imponer la corriente deseada. Se colocó una llave entre el VSI y el transformador a efectos de poder maniobrar con seguridad.

La conexión del transformador de medida de las tensiones de red se realizó en el secundario del transformador (220V/115V).

Capítulo 4 - Programación

4.1 Estructura del programa de control

Se ha definido la siguiente estructura en bloques de programación, correspondientes a los módulos físicos del sistema en estudio.

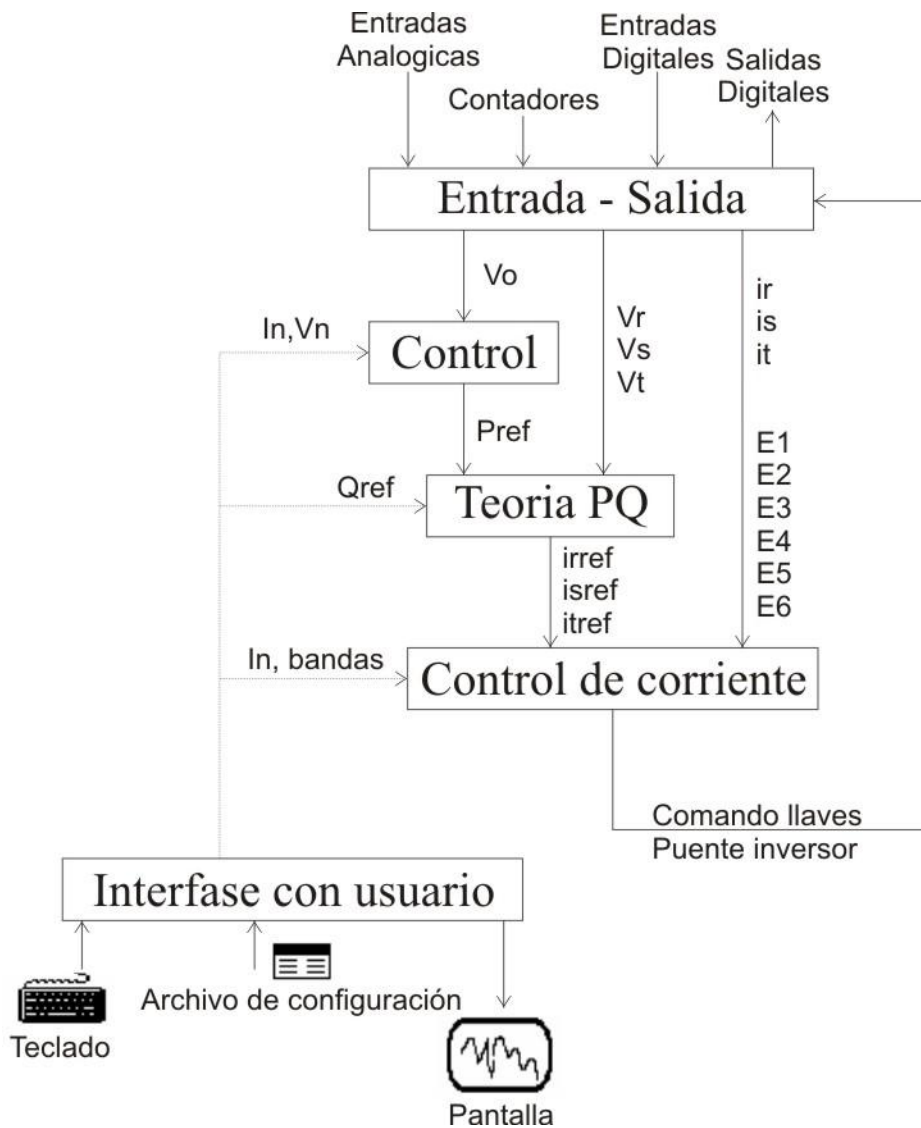


figura 4.1

Todas las utilidades definidas en los módulos descritos a continuación son utilizadas por el programa principal *GDR*, para implementar el control del inversor.

4.1.1 Módulo de Entrada - Salida.

Interactúa con la tarjeta adquisidora de datos PC-LPM-16.

Sus entradas son los datos almacenados en los *registros de contadores*, *registro de entradas digitales*, en la memoria FIFO (buffer) de la tarjeta, y el comando de las llaves.

Sus salidas son los *valores* de la tensión de fase (V_r , V_s , V_t), de las corrientes de fase entregadas por el inversor (I_r , I_s , I_t), el estado de las llaves del puente inversor (E1, E2, E3) y las señales de comando de las mismas enviadas a través del *registro de salidas digitales*. Las tensiones y las corrientes son calculadas a partir de los valores leídos desde la memoria FIFO; ésta es cargada con los resultados de las conversiones A/D obtenidas desde las señales de entrada a los canales analógicos.

Funciones:

- Configuración de la tarjeta.
- Lectura y conversión de los datos de la memoria FIFO.
- Lectura del estado de las llaves del inversor.
- Escritura del nuevo estado al que conmutarán las llaves.

Estas funciones están implementadas en la unidad Pascal *PCLPM16*.

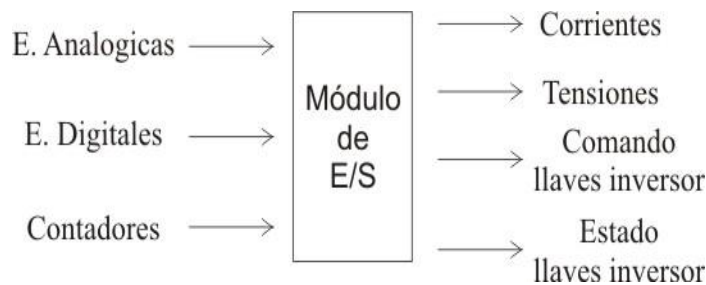


figura 4.2

4.1.2 Módulo de Control.

Implementa la realimentación que permite mantener constante la tensión del bus de continua.

Sus entradas son la tensión nominal, la corriente nominal y la tensión medida del bus de continua. Su salida es la potencia a entregar por el inversor.

Este módulo está implementado en la unidad Pascal *REALIM*.

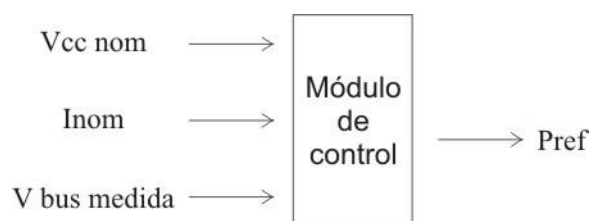


figura 4.3

4.1.3 Módulo de Teoría p-q.

Genera las corrientes de referencia utilizando la teoría p-q.

Sus entradas son la potencia activa y reactiva de referencia, y la tensión de red.

Este módulo esta implementado en la unidad Pascal *PQ*.

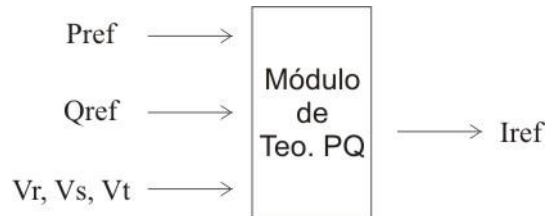


figura 4.4

4.1.4 Módulo de Control de Corriente del Inversor.

Genera el comando de las llaves del inversor de forma que las corrientes de fase sigan a las corrientes de referencia.

Sus entradas son los valores de las corrientes de fase i_r , i_s e i_t , las referencias de las corrientes de fase i_{r_ref} , i_{s_ref} e i_{t_ref} y los estados de las llaves del puente inversor E1, E2, E3, E4, E5, E6.

Su salida es el estado al que conmutarán las llaves del inversor.

Funciones:

- Determinación de la zona del error de corriente.
- Determinación de la zona de e.
- Giro de 30° horario de las coordenadas de corriente.
- Determinación del próximo estado de las llaves del puente.

Estas funciones están implementadas en la unidad Pascal *CONTCORR*.

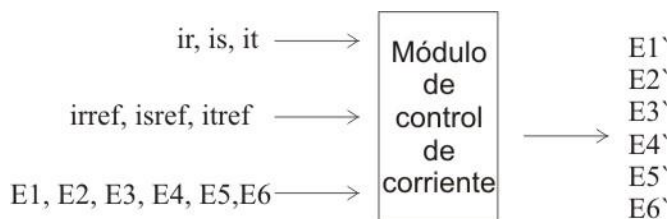


figura 4.5

4.1.5 Módulo de Interfaz con el usuario

Sus entradas son un archivo de configuración y el teclado.

Su salida es la pantalla de la computadora.

Funciones:

- Definición de los valores de partida de los parámetros del modelo, de las constantes de los reguladores y los límites de funcionamiento admisibles.
- Arranque y parada del control.
- Visualización y modificación de los valores de los parámetros en funcionamiento
- Visualización Gráfica de la evolución de las principales variables de interés.

Estas funciones están implementadas en las unidades Pascal *CARGA* y *TECLADO*.

La adquisición de las tensiones y las corrientes, el procesamiento de datos, la integración numérica, el control y el llenado de los Buffers de las gráficas son realizados en forma sincrónica por una rutina de atención a interrupción, *ATENCIÓN*. El pedido de interrupción es generado desde la tarjeta PC-LPM-16 con un período de 375 μ s. El manejo de interrupciones está implementado en la unidad Pascal *IC8259*.

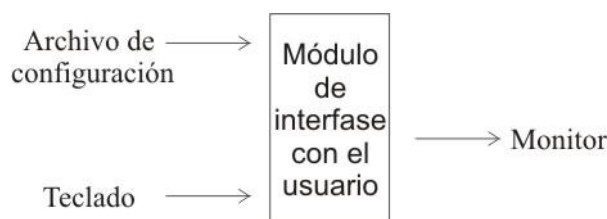


figura 4.6

El programa principal presenta gráficamente en pantalla la evolución del sistema basándose en las variables seleccionadas por el usuario en un archivo de configuración y también se permite ver un muestreo de los últimos 2000 valores (aprox. 37 ciclos de red) de las variables disponibles para graficar; asimismo habilita al usuario a ver y cambiar los valores de diversos parámetros mediante el teclado.

4.2 Programación de la tarjeta adquisidora PC-LPM-16

4.2.1 Selección del modo de trabajo.

Se seleccionó el modo 2 de conteo para los tres contadores de la tarjeta, con los gates permanentemente habilitados, nivel alto. En estas condiciones un contador trabajando en modo 2 cuenta los pulsos del clock manteniendo su salida en nivel bajo hasta alcanzar el valor de conteo, en ese momento se produce un pulso en la salida. Puede verse mayor información sobre los posibles modos de conteo en la hoja de datos del integrado MSM82C53 en el Apéndice.

Se muestrean los canales analógicos de entrada del 0 al 6 mediante un escaneo de canales. El canal 0 se utiliza para la medida del bus de continua, los canales 1, 2 y 3 para la medida de la corriente y el 4, 5 y 6 para la medida de la tensión de red.

El muestreo es comandado con la salida del contador 1, el flanco de subida de la misma dispara una conversión analógico-digital. En éste el tiempo entre muestras ha de ser mayor que 20 μ s de acuerdo a la máxima frecuencia de trabajo definida por el fabricante, véanse 2-15 y 3-5 del PC-LPM-16 User Manual (May 1993). El clock del contador 1 está conectado internamente a un oscilador de 1 MHz (1 μ s). Luego se toma un valor de conteo de 25 para el contador 0 (25 μ s).

La salida del contador 2 es utilizada para solicitar interrupción a la CPU. Las líneas de interrupción que la tarjeta permite utilizar son IRQ3, 4, 5, 6, 7 o 9. Se usa aquella que se halle disponible en la computadora a utilizar.

El clock del contador 2 se conecta a la salida del contador 1 para así generar el pedido de interrupción. El contador 3 estará siempre habilitado y el valor de conteo será 15 de forma que transcurran 375 μ s entre dos flancos de subida en la salida, este tiempo seleccionado se explica más adelante.

4.2.2 Configuración.

4.2.2.1 Configuración por hardware

La tarjeta adquisidora PC-LPM-16 se instala en un slot de ampliación de la computadora, y se conecta al bus de entrada-salida de la misma. Previamente debe ser configurada posicionando adecuadamente sus switches y jumpers.

Tanto la dirección base de la tarjeta y la interrupción elegida se mantuvieron como estaban configuradas por el proyecto anterior [1]. Dirección base de la tarjeta 360h y línea de interrupción IRQ3.

Se selecciona el rango de las entradas analógicas con los jumpers W1 y W2. Por defecto +/-5Vdc. El jumper W1 cortocircuita B-C (bipolar), y W2 cortocircuita B-C (5 V).

4.2.2.2 Configuración por software

Una vez conectada la tarjeta al bus de la computadora, se configura ejecutando el programa *DAQCONF*, suministrado por el fabricante, donde se ingresa la dirección base y la línea de interrupción a utilizar que deben coincidir con las seleccionadas por hardware. *DAQCONF* verifica que tanto la dirección base de entrada-salida como la línea de interrupción elegidas no están siendo utilizadas por otro dispositivo previamente instalado. En caso contrario se emite un mensaje de error y se deberá reconfigurar la tarjeta.

4.2.3 Rutinas implementadas.

Se modificó la unidad Pascal PCLPM16 (creada por [1]), para manejar la tarjeta de acuerdo a las necesidades del presente trabajo.

Turbo Pascal maneja el espacio de direcciones de entrada salida como un array unidireccional con un índice de tipo word y cuyos elementos son del tipo byte o word; para ello utiliza port [\$xx] y portw [\$xx] donde xx es la dirección. Ello permite un fácil acceso a la tarjeta ya sea para escritura de palabras de control o lectura de los registros y de la memoria FIFO.

A continuación se exponen las rutinas desarrolladas en la unidad Pascal PCLPM16.

4.2.3.1 procedure inicializar_tarjeta

- se escribe 80h en la dirección base + 00h, dirección correspondiente *al registro de comando 1*. Esto deshabilita el escaneo de los canales de entradas analógicas, deshabilita los pedidos de interrupción por parte de la tarjeta, y posiciona al multiplexor de entradas analógicas en el canal 0.

- se escribe 00h en la dirección base + 07h, dirección correspondiente al registro de comando 2. Esto habilita la adquisición de datos y deshabilita la calibración de las entradas analógicas.

- se escribe 34h en la dirección base + 0Bh, dirección correspondiente al *registro de modo de contador*. Esta es la palabra de control que programa el contador 1, habilitando la acción de lectura-escritura de los dos byte del valor de conteo (LSB y MSB en ese orden), selecciona el modo 2 de conteo, y conteo decimal.

- se escribe 00h en la dirección base + 06h, dirección correspondiente al registro de borrado de interrupciones. Esto resetea los pedidos de interrupción solicitados por los circuitos de la tarjeta.

- se escribe 00h en la dirección base + 01h, dirección correspondiente al *registro de borrado de las conversiones A/D*. Esto borra los datos convertidos y almacenados en la memoria FIFO.

- se lee desde la dirección base + 02h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte menos significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado

- se lee desde la dirección base + 03h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte más significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado

4.2.3.2 procedure autocalibracion_AD

Una vez reseteados los circuitos correspondientes a las entradas analógicas se ejecuta el procedimiento de auto calibración de las mismas emprendiendo las siguientes acciones:

- se escribe 01h en la dirección base + 07h, dirección correspondiente al registro de comando 2. Esto habilita el ciclo de auto calibración.

- se lee desde la dirección base + 07h, dirección correspondiente al registro de comando 2. Esto inicia el ciclo de auto calibración.

- se lee desde la dirección base + 00h, dirección correspondiente al *registro de estado*; se testea el bit 4 (CONVPROG) y se espera que el mismo esté en 0, lo que indica la finalización del procedimiento de auto calibración.

- se escribe 00h en la dirección base + 07h, dirección correspondiente al registro de comando 2. Esto habilita la conversión A/D.

4.2.3.3 procedure seteo_AD

Este procedimiento selecciona la forma de trabajo de los circuitos de entrada analógicos. Las acciones a ejecutar son:

- se escribe C0h en la dirección base + 00h, dirección correspondiente *al registro de comando 1*. Esto deshabilita el escaneo de los canales de entradas analógicas, habilita el pedido de interrupción por la salida del contador 2, y posiciona al multiplexor de entradas analógicas en el canal 0.

4.2.3.4 procedure seteo_contadores

Este procedimiento selecciona el modo de trabajo de los contadores sin habilitar el conteo.

Las acciones a ejecutar son:

- se escribe 94h en la dirección base + 0Bh, dirección correspondiente al *registro de modo de contador*. Esta es la palabra de control que programa el contador 3, habilitando la acción de lectura-escritura del byte del valor de conteo (solo LSB), selecciona el modo 2 de conteo y determina que el conteo sea decimal.

- se escribe 14h en la dirección base + 0Bh, dirección correspondiente al *registro de modo de contador*. Esta es la palabra de control que programa el contador 1, habilitando la acción de lectura-escritura del byte del valor de conteo (solo LSB), selecciona el modo 2 de conteo y determina que el conteo sea decimal.

4.2.3.5 procedure arranca_conteo

Este procedimiento escribe los valores preseteados de los contadores, lo cual inicia el conteo.

Las acciones a ejecutar son:

- se escribe 15h (LSB) en la dirección base + 0Ah, dirección correspondiente al *registro de datos del contador 3*. El contador 3 cuenta en forma decreciente desde 15.

- se escribe 25h (LSB) en la dirección base + 08h, dirección correspondiente al *registro de datos del contador 1*. El contador 1 cuenta en forma decreciente desde 25 (25 μ s). Esto desencadena el arranque de los contadores 1 y 3.

El procedimiento de arranque de los contadores se implementó en una rutina separada a la de seteo de los mismos debido a que este proceso desencadena el pedido de interrupciones por salida del contador 2.

4.2.3.6 procedure leo_analogicas8_count0

Este procedimiento borra los datos convertidos y almacenados en la memoria FIFO, desencadena la conversión de datos escaneando los canales del 6 al 0 de entradas analógicas y lee luego desde la memoria los valores convertidos. Las conversiones A/D son desencadenadas por la salida del contador 1.

Esta rutina fue creada para realizar una lectura de datos analógicos mediante el escaneo de los canales, en un principio se realizó la lectura de las 7 entradas analógicas utilizando un procedimiento similar al grupo anterior, pero el tiempo que demora sumado a la cantidad de veces que detiene y reinicia el contador 1 no era un buen método para efectuar la lectura. Por lo que se optó por realizar un escaneo de entradas, este escaneo realiza una sola detención del contador 1 a diferencia del otro método que realizaba 7 detenciones. Al implementar este escaneo se presentó un problema el cual arrojaba un gran porcentaje de lecturas erróneas, particularmente leía los canales corridos (en el canal 5 se tenía el valor del canal 6), el problema era debido que al borrar la memoria FIFO y realizar dos lecturas de la misma para vaciarla, el bit DAVAIL, el cual indica si se encuentra disponible una conversión, no se reseteaba como debía, por lo que el programa asumía que estaba disponible una conversión en el momento incorrecto. Este problema se solucionó simplemente realizando nuevamente el borrado de la FIFO y la lectura de los bytes bajo y alto de la FIFO para vaciarla

Las acciones a ejecutar son:

Reescribir la palabra de control que programa el contador 1, para detener el contador.

- se escribe 14h en la dirección base + 0bh, dirección correspondiente al *registro de modo de contador*. Esta es la palabra de control que programa el contador 0, habilitando la acción de lectura-escritura del byte del valor de conteo (LSB únicamente), selecciona el modo 2 de conteo y conteo decimal. De esta forma el conteo queda detenido.

Seleccionar la forma de trabajo de los circuitos de entrada analógicos y posicionar el multiplexor en el canal a muestrear.

- se escribe C6h en la dirección base + 00h y a continuación 46h en la misma dirección, dirección correspondiente al *registro de comando 1*. Esto habilita el escaneo de los canales de entradas analógicas del 6 al 0 y habilita el pedido de interrupción por la salida del contador 2.

Borrar el buffer asociado a la conversión analógica.

- se escribe 00h en la dirección base + 01h, dirección correspondiente al *registro de borrado de las conversiones A/D*. Esto borra los datos convertidos y almacenados en la memoria FIFO.

- se lee desde la dirección base + 02h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte menos significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado.

- se lee desde la dirección base + 03h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte más significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado.

Borrar nuevamente el buffer asociado a la conversión analógica.

- se escribe 00h en la dirección base + 01h, dirección correspondiente al *registro de borrado de las conversiones A/D*. Esto borra los datos convertidos y almacenados en la memoria FIFO.

- se lee desde la dirección base + 02h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte menos significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado.

- se lee desde la dirección base + 03h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte más significativo. Esta acción es necesaria para descartar valores de la memoria luego de la acción de borrado.

Reiniciar el conteo del contador 0 escribiendo el valor de conteo.

- se escribe 19h (LSB) en la dirección base + 08h, dirección correspondiente al *registro de datos del contador 0*. El contador 0 cuenta en forma decreciente desde 25 (25 μ s). De esta forma se reinicia el conteo.

Leer el registro de estados y testear el bit que informa si existen datos convertidos listos para ser leídos, leer un dato convertido. Las lecturas se repiten 7 veces, una por canal, la tarjeta es la encargada de posicionar el multiplexor.

- se lee desde la dirección base + 00h, dirección correspondiente al *registro de estado*; testear el bit 1 (DAVAIL) y esperar que el mismo esté en 0, lo que indica que hay datos disponibles en la memoria.

- se lee desde la dirección base + 02h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte menos significativo del dato convertido.

- se lee desde la dirección base + 03h, dirección correspondiente al *registro de lectura de datos de la memoria*, el byte más significativo del dato convertido.

La lectura de los datos de la memoria devuelve un número de 16 bit, 12 bit más signo con expansión en signo; los números negativos son expresados en complemento a dos. Se convierte el número leído en un valor que representa la magnitud física a medir, en el caso de las corrientes el fondo de escala **I_{fs}** de 150 A, en el caso de las tensiones 220V y en el bus de continua 520V.

Una vez borrada la memoria FIFO y al habilitarse las conversiones A/D el multiplexor de escaneo se posiciona en el canal de mayor índice de los elegidos.

4.2.3.7 function ler_digitales

Devuelve un byte con la lectura de las entradas digitales de la tarjeta.

Lee desde la dirección base + 05h, dirección correspondiente al *registro de entradas digitales*

4.2.3.8 function escribir_digitales

Envía un byte para escritura de las salidas digitales de la tarjeta.

Escribe en la dirección base + 05h, dirección correspondiente al *registro de salidas digitales*

4.2.3.9 procedure reset_interrupt

Borra en la tarjeta los pedidos de interrupción pendientes de atención.

Escribe 00h en la dirección base + 06h, dirección correspondiente al *registro de borrado de interrupciones*. Esto resetea los pedidos de interrupción solicitados por los circuitos de la tarjeta.

Al ingresar al programa *GDR*, se ejecutan las siguientes acciones: inicializar_tarjeta, autocalibracion_AD, seteo_AD, seteo_contadores, arranca_conteo. Las mismas deben llevarse a cabo cada vez que se inicie el programa a los efectos de resetear la tarjeta.

4.2.4 Estudio de Optimización de Tiempos para seteo de Contadores

4.2.4.1 Necesidad de la disminución del tiempo de Interrupción

Desde un primer momento el problema del tiempo de actuación surge como una de las preocupaciones principales, dado que en las simulaciones realizadas se comprueba que éste es un factor fundamental para mejorar el control de corriente del VSI.

El disminuir el tiempo en que se conmuta el inversor se traduce en un mejor seguimiento de las corrientes, con lo cual se produce una mejora en el control y además permite el manejo de las llaves para reducir armónicos en la corriente.

4.2.4.2 Problema para la determinación de los valores de los contadores

El grupo anterior detectó un problema para determinar los valores de los contadores. Debido a que por cada lectura de entradas analógicas, detiene y reinicia el conteo del contador 1 supusieron que provoca pulsos extras, aunque esto no fue verificado. En nuestro caso solamente se detiene y reinicia el conteo del contador 1 una sola vez cada vez que se leen las 7 entradas analógicas, por lo que en nuestro caso el problema no es relevante.

Viendo este problema y siguiendo la línea del grupo anterior, se utilizó un estudio de tiempos empírico para setear los valores de los contadores.

4.2.4.3 Estudio Empírico de Tiempos

Este estudio consiste en utilizar la función *TIEMPO1* la cual se encuentra implementada dentro de la unidad Pascal *FUNCMAT*, ésta permite hacer una lectura en milisegundos del tiempo transcurrido entre dos invocaciones a dicha función. Con esta herramienta y corriendo una rutina varias veces, se puede medir de forma bastante exacta el tiempo que demora en ejecutarse la rutina.

Para realizar una comparación entre las dos diferentes formas de leer las entradas analógicas, primero se midió cuanto demora la rutina *leo_analogicas7_count0*, esta rutina no realiza el escaneo de canales sino que realiza una lectura comandando el multiplexor desde el programa, rutina similar a la implementada por el grupo anterior para leer las entradas analógicas. El resultado obtenido fue de 376 μ s, el programa utilizado es *T_A_EN1*.

En segunda instancia se realizó la medición de la rutina *leo_analogicas8_count0*, la cual realiza la lectura de las entradas analógicas mediante el escaneo de canales. El resultado obtenido fue de 229 μ s, el programa utilizado es *T_A_EN2*.

Se determina mediante el programa *ETIEMPI* el tiempo que demora en ejecutarse toda la rutina de atención a la interrupción para estimar hasta donde se podrían bajar los tiempos. El tiempo que se obtiene es de 373 μ s. Por lo que vemos, más de la mitad del tiempo de la rutina se gasta en leer las entradas analógicas y el resto se usa para los cálculos, chequeos y carga de buffers gráficos.

Para determinar en cuánto se va a setear el contador 3 que es el que determina cuántas veces deben contarse 25 μ s (contador 1), se procede de la siguiente forma: Se modifica el valor

de cuenta del contador 3 en la unidad PCLPM16 y con el programa *ETIEMP3* se determina cada cuanto tiempo se produce una interrupción.

Los valores obtenidos son los siguientes:

Contador2 con valor de	Valor de T_k
17	445 μ s
16	421 μ s
15	394 μ s
14	370 μ s
13	340 μ s
12	620 μ s
11	569 μ s

Tabla VI

Para el estudio de los tiempos se utilizó un computador PII de 300MHz.

4.2.4.4 Valor utilizado del contador

Para tener un cierto margen de seguridad y además permitir el despliegue gráfico en el tiempo en que el procesador no está ejecutando la rutina de atención se decidió tomar al valor del contador 2 como 15, con lo que se tiene un valor de T_k de 394,5 μ s, lo cual corresponde a un control de corriente de frecuencia de 2,5kHz, que como se ha comentado equivale a un PWM con portadora triangular de 1,25kHz.

4.3 Programación del control del bus de continua.

La unidad Pascal *REALIM* implementa la realimentación que permite controlar la tensión del bus de continua.

Externamente se dará la tensión de referencia a seguir. Esta referencia es seguida por el sistema de control formado por reguladores proporcionales-integrales.

Cuando se utilizan reguladores que contienen integradores, aparece un problema denominado en la literatura “integral wind-up”, que podría traducirse como “crecimiento de la integral”. Consiste en que, si por algún motivo la variable controlada deja de responder al control, por ejemplo por haber llegado a un tope, físico o programado, la integral crece en forma ilimitada, y cuando la variable controlada vuelve a responder al control, tiene que pasar un tiempo hasta que la integral “se recupere” y el control siga funcionando normalmente.

4.3.1 Programación del regulador Proporcional

En tiempo continuo un proporcional integral responde a:

$$u(t) = K_p \cdot e(t)$$

En tiempo discreto esto se expresa:

$$u[kT] = K_p \cdot e[kT]$$

Y al programar queda:

```
function regP( X, Xref,gan: Nreal): Nreal;
begin
    regP:= gan*(Xref-X);{ganancia por error entre referencia y medida}
end;
```

Donde *gan* es la constante del regulador proporcional.

4.3.2 Programación del regulador Proporcional Integral

En tiempo continuo un proporcional integral responde a:

$$u(t) = K_p \left[e(t) + \frac{1}{T_i} \int e(T) dt \right]$$

En tiempo discreto esto se expresa:

$$u[kT] = K_p \left[e[kT] + \frac{T}{T_i} \cdot \sum e[m] \right]$$

Y al programar queda:

```
function regPI( X, Xref: Nreal; var acum: Nreal; gan, Ti,tope: Nreal): Nreal;
var aux, regaux: Nreal;
begin
    aux:=Xref-X;
    regaux:= gan*(aux+Tk/Ti*acum);
    if abs(regaux)>=tope then
        regaux:=tope*abs(regaux)/regaux
    else
        acum:=acum+aux ; {si paso el tope no sigue integrando
                           evita el "integral wind-up"}
    regPI:=regaux;
end;
```

Donde gan y Ti son las constantes del regulador, Tk es el paso de integración y tope es el valor absoluto máximo permitido a la variable controlada.

4.3.3 Referencia de potencia instantánea.

Se calcula la potencia instantánea de referencia con la función *REALIMPREF*, la que a partir de la tensión medida del bus (la de referencia y la corriente nominal), obtiene la potencia instantánea de referencia a entregar.

```
aux:=regPI (Vo, Vcc, acumula, Prop, Ti, topevarI);
aux:=Inom-aux;
```

4.4 Programación de la teoría p-q

La unidad Pascal *p-q* implementa la Teoría p-q vista en el capítulo 1. A partir de las tensiones de red y de la potencia activa e imaginaria instantánea, nos devuelve las corrientes de referencia que debe imponer el inversor. Estas cuentas son realizadas por la función *teopq*.

La unidad Pascal p-q dispone además de dos procedimientos auxiliares, que son usados por la función *teopq*:

Matrices, el cual inicializa las matrices utilizadas para las cuentas.

Multiplicar3x3, realiza la multiplicación de una matriz 3x3 por un vector de 3 coordenadas.

Multiplicar2x2, realiza la multiplicación de una matriz 2x2 por un vector de 2 coordenadas.

4.5 Programación del controlador de corriente.

La unidad Pascal *CONTCORR* implementa la estrategia de control de corriente definida en la sección 1.2.1.2.

El control se realiza con una función llamada *Nuevoestado*. Esta función recibe como entradas la corriente de fase, la corriente de referencia y el estado presente de las llaves del inversor, lo que equivale a conocer la tensión de salida del inversor.

La unidad Pascal *CONTCORR* dispone además de dos procedimientos auxiliares, que son usados por *Nuevoestado*:

Cal-di, calcula el error de corriente D_i (corriente de fase menos corriente de referencia).

Ddi, calcula la derivada del error de corriente D_i .

La estrategia desarrollada en 1.2.1.2 supone la existencia de dos bandas, una banda externa que delimita un control de respuesta rápida y otra banda interna que delimita el control de corriente con minimización de la derivada de corriente y por consiguiente minimiza armónicos.

La variable *banda_int* es el valor del ancho de la banda del control de corriente con minimización de armónicos, por defecto 5 % de la corriente nominal.

En forma similar *banda_ext* es el ancho de la banda del control de respuesta rápida, por defecto 15 % de la corriente nominal.

La función *Nuevoestado* devuelve el próximo estado al que debe conmutar el inversor a partir de las corrientes de fase y de las corrientes de referencia usando las tablas de conmutación definidas en 1.2.1.2

Si la diferencia entre las corrientes de fase y las referencias es mayor que *banda_ext* se levanta el estado al que debe conmutar el inversor desde la tabla IV del capítulo 2, según el signo de dichas diferencias (véase 1.2.1.2). En la figura 4.7 esto es fuera de la zona rayada.

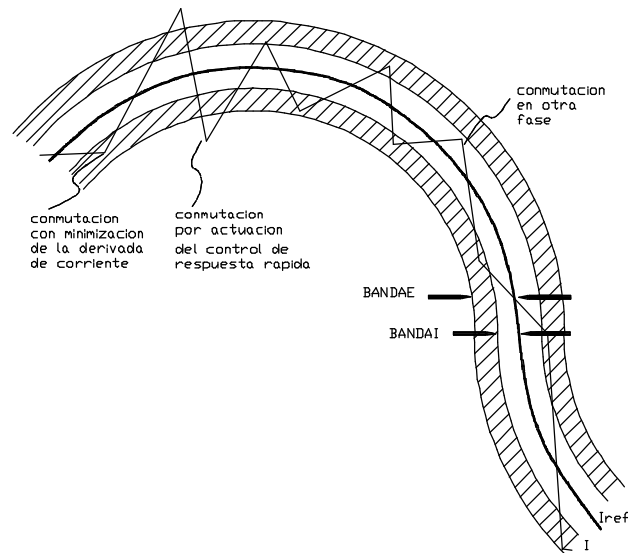


figura 4.7

En caso que las diferencias entre las corrientes de fase y las corrientes de referencia sean menores que *banda_ext* pero mayores que *banda_int* (zona rayada en figura 4.7), se usa el procedimiento que minimiza la derivada de corriente. (tablas e, s y T en la unidad Pascal CONTCORR, tablas II III y IV en 2.3.2)

Cuando las diferencias no superan la banda interior, se mantiene en el estado actual.

De todas formas, si se mira la gráfica de una fase de la corriente se pueden encontrar quiebres aunque ésta no haya salido de sus bandas. Esto se debe a que otra corriente de fase superó sus bandas generando una conmutación.

4.6 Rutina de atención al pedido de interrupciones.

La salida del contador 3 realiza un pedido de interrupción cada cierto tiempo, este es atendido por la rutina *atención*, este procedimiento se encuentra dentro del programa principal.

Y ejecuta los siguientes pasos:

- salva el entorno
- verifica si las llaves conmutaron según les fue indicado en la última interrupción: si no fue así, incrementa el contador de fallas; de lo contrario, lo reinicializa a cero. Si el contador de fallas alcanza el valor máximo, setea el flag “falla en la conmutación de las llaves”
- muestrea las corrientes de fase, las tensiones de red y la tensión del bus de continua.
- verifica que las corrientes no superen los límites establecidos: si es así, incrementa el contador de fallas; de lo contrario, lo reinicializa a cero. Si el contador de fallas alcanza el valor máximo, setea el flag “sobrecorriente”.
- calcula la potencia instantánea de referencia.
- calcula las corrientes de referencia.
- determina el nuevo estado al que deben conmutar las llaves del puente inversor.
- envía los disparos al puente inversor, junto con un pulso para activar el “watchdog”
- carga los buffers de la interfaz gráfica.

- restablece el entorno.
- habilita las interrupciones.
- devuelve el control al programa principal.

4.7 Interfaz gráfica.

A efectos de la presentación gráfica se ha asociado a cada una de las variables de interés un buffer. El buffer es una variable de tipo arreglo de reales, de largo predeterminado (*tam_buffer*), en principio 36 elementos. Los tipos *Rbuff* se han definido en la unidad Pascal *FUNCMAT*. El buffer asociado a una variable se denota con igual nombre que la misma precedido de los caracteres **B_** (p/ej. *Vo B_Vo*). Los buffers son inicializados con todos sus elementos en cero por el procedimiento *InicializaBuffers* definido en el programa principal.

También se implementa un buffer de *tam_buff* elementos en este caso 2000 el cual se utiliza para generar un registro de las últimas *tam_buff* muestras antes de terminar el programa. Para ello se mantiene un buffer circular de *tam_buff* elementos. Al igual que en el caso anterior se denota el buffer asociado a una variable con igual nombre de la misma precedido de los caracteres **V_**.

La escritura de los buffers la realiza el procedimiento *CargaBuffers* y mediante una asignación directa en la rutina de atención para el caso del buffer de muestras. El recorrido de los arreglos se hace en el caso de la Gráfica Instantánea con un índice manejado exclusivamente por la rutina de graficar. En el caso del registro para almacenar se usa un índice manejado de acuerdo a la interrupción, este es un índice circular que debe tener en cuenta el último valor del mismo en el momento de escribir el archivo *log.txt* (archivo en el cual se almacenan las últimas *tam_buff* muestras) para saber con que valor se debe comenzar a recorrer este array circular. Este procedimiento es invocado desde la rutina de atención a la interrupción solicitada por la salida del contador 3, luego de realizados todos los cálculos. Vale decir *CargaBuffers* y la asignación directa de los buffer de muestras son los últimos procedimientos ejecutados por la rutina *Atencion* antes de retornar.

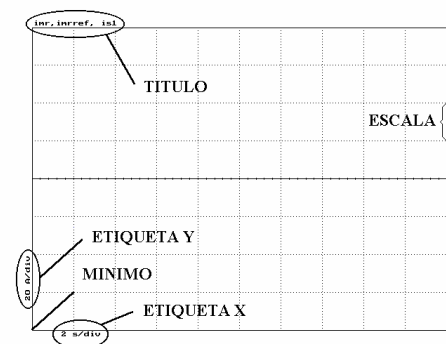
La lectura de los buffers para graficar se realiza en el procedimiento *Grafica* del programa principal para la gráfica instantánea y registrar para el registro en el archivo *log.txt*.

El procedimiento *Grafica* utiliza procedimientos y funciones definidos en la unidad Pascal *TRAXP*.

Se trabaja en modo gráfico, definiendo $x*y$ ventanas en la pantalla, siendo 16 el máximo de ventanas permitidas.

En la unidad Pascal *CARGA* se carga el archivo *config.cfg* en donde se han definido las variables *min*, *int*, *titu*, *ylab*, *xlab* todos arrays de largo 16.

Sus íésimos elementos determinan el valor mínimo del eje de ordenadas (*min[i]*), el valor del intervalo asignado a una división en el eje de ordenadas (*int[i]*), el título (*titu[i]*), la etiqueta del eje de ordenadas (*ylab[i]*) y la etiqueta del eje de abscisas (*xlab[i]*) respectivamente para la *i*ésima ventana .



Cada buffer tiene asignado un número de canal predeterminado según la siguiente tabla.

Variable	Descripción	Buffer	Nº
Vo	Tensión medida del bus de continua	B_Vo	16
vs1	Tensión de red en la fase r	B_vs1	17
vs2	Tensión de red en la fase s	B_vs2	18
vs3	Tensión de red en la fase t	B_vs3	19
State	Estado al que deben conmutar las llaves	B_state	20
difi1	Diferencia entre la corriente medida y la de referencia en la fase r	B_difi1	22
difi2	Diferencia entre la corriente medida y la de referencia en la fase s	B_difi2	23
difi3	Diferencia entre la corriente medida y la de referencia en la fase t	B_idifi3	24
Pref	Potencia activa instantánea de referencia	B_Pref	25
Qref	Potencia imaginaria instantánea de referencia	B_Qref	26
I1	Corriente medida en la fase r	B_I1	27
I2	Corriente medida en la fase s	B_I2	28
I3	Corriente medida en la fase t	B_I3	29
Iref1	Referencia de corriente en la fase r	B_Iref1	30
Iref2	Referencia de corriente en la fase s	B_Iref2	31
Iref3	Referencia de corriente en la fase t	B_Iref3	32

Se grafica en pantalla el buffer asociado a cada variable en función del tiempo.

En el archivo de configuración se selecciona la ventana, el color y la escala en que será graficado el canal. Una ventana puede ser compartida por varios canales. Las mismas variables que aparecen en las Gráficas Instantáneas son las que se registran al terminar el programa.

En la unidad Pascal CARGA se han definido las variables *canal*, *ventana*, *color*, *escala* todos array de largo 30. Sus íésimos elementos están asociados para seleccionar el entorno gráfico de la variable cuyo número asociado está cargado en el íesimo elemento de *canal*.

Por ejemplo si el usuario eligió graficar la potencia instantánea de referencia en la 5ª ventana en color azul claro multiplicada por un factor de escala de 2.5, en el archivo de texto CONFIG.CFG aparece un renglón con la siguiente expresión “4_Canal= 25 ventana= 5 Color__= 9 Escala_= 2.5”.

La variable *num_var_graf* es leída desde el archivo de configuración y determina el número de variables a graficar.

Las variables *segmentos* y *offsets* son array donde se cargan los segmentos y los offsets de los buffers listados. Se direccionan de 16 al número máximo de canales (*NCanalesMax*, constante definida en la unidad Pascal TRAXP).

El procedimiento *InicializaGraficos* del programa principal inicializa la pantalla gráfica, divide la pantalla en x*y ventanas (x e y se definen en el archivo CONFIG.CFG), escribe los títulos y etiquetas, define las escalas en los ejes, traza las grillas y los ejes y finalmente realiza la asignación del canal a su correspondiente ventana.

El procedimiento *ReiniciaGraficos* del programa principal limpia la pantalla y despliega una nueva ‘hoja’ gráfica.

El procedimiento *Grafica* del programa principal al llegar al fondo de escala del eje de tiempo invoca a *ReiniciaGraficos*, posiciona los índices de lectura y escritura de buffers y el tiempo en cero. Esta rutina siempre traza un nuevo segmento entre el último punto y un nuevo punto levantado del buffer, finalmente incrementa el índice de lectura de buffers. Los buffers son circulares, no desbordan.

El procedimiento *MuestraValor* definido en la unidad Pascal TECLADO muestra en la pantalla gráfica el valor de la variable seleccionada por teclado. Al ser invocado reescribe el string de la última llamada con el color de fondo de la pantalla y escribe el nuevo string cargado en la opción del *case* correspondiente a la tecla presionada. El nuevo string es respaldado en variables internas de la unidad Pascal TECLADO. El string se construye con el nombre de la variable, el valor y las unidades en que se expresa la misma. En esta rutina también se implementó el cambio de valores de la variable seleccionada mediante las teclas $\uparrow\downarrow$.

4.8 Interfaz con el usuario.

Se pueden distinguir dos etapas en la interfaz con el usuario.

La primera, previa a la ejecución del programa:

§ Se da a través de un archivo de configuración.

La segunda se da durante la ejecución del programa y tiene al menos cuatro aspectos diferentes:

- § La interfaz gráfica vista en 4.7 que permite visualizar en pantalla la evolución de las variables según se haya especificado en el archivo de configuración.
- § La visualización de los valores de variables y parámetros.
- § El ingreso de modificación de referencias y parámetros a través del teclado.
- § Aviso sonoro de la actuación de protecciones o alarmas.
- § Generación de un archivo de texto con las muestras de las variables leídas durante las últimas *tam_buff* (2000) muestras.

4.8.1 Archivo de configuración.

Se dispone del archivo de texto CONFIG.CFG en el que se dan los valores iniciales de las variables y parámetros.

Dicho archivo es leído por el procedimiento *CARGACONFIGURACION* incluido en la unidad Pascal CARGA cada vez que se inicia la ejecución del programa de control.

Se ingresan:

- Parámetros de la celda de combustible.
- Parámetros de control.
- Límites de funcionamiento.
- Parámetros de la interfaz gráfica.

Para todos los parámetros accesibles por el usuario (ver 4.8.3) se ingresan los límites máximos y mínimos entre los que se puede variar y el paso de variación, es decir en qué valor se incrementa o decrementa el parámetro cada vez que se pulsa la tecla \uparrow o \downarrow .

El procedimiento *CARGACONFIGURACION* además de la lectura directa de las variables, realiza validaciones y asignación de valores de parámetros que se deducen de la configuración elegida.

Por ejemplo, al leer el parámetro que determina la corriente máxima admisible para que no se produzca la interrupción por sobrecorriente ($I_{m\acute{a}x}$), se produce un chequeo de que el

mismo se encuentre en un rango admisible. En este caso se comprueba que sea menor a 80 A, si esto no fuese así se despliega un mensaje:

'error: I_{max} no puede superar los 80 A 'debe modificar el archivo de configuración''

abortando el proceso de carga de datos, ya que el programa no puede funcionar en forma segura si no esta correctamente definido este parámetro.

A continuación se listan los parámetros y variables cargadas desde el archivo CONFIG.CFG y sus definiciones.

4.8.1.1 Parámetros de la celda de combustible (en nuestro caso del bus de continua)

I_{nom} Corriente nominal.
V_{cc} Tensión nominal

4.8.1.2 Parámetros de control

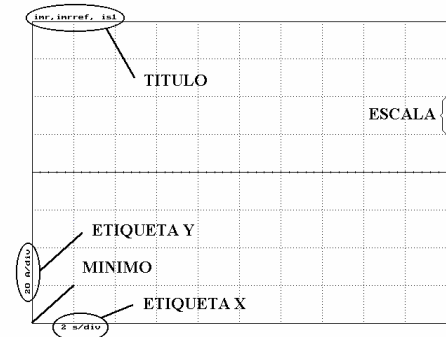
banda_int ancho de la banda del control de corriente en p.u. de Inom
banda_ext ancho de la banda del control rápido en p.u. de Inom
Prop Ganancia del control proporcional (alfa)
Inte Ganancia del control Integral (beta)

4.8.1.3 Parámetros de la interfaz gráfica

Xventana Cantidad de ventanas en el eje horizontal.
Yventana Cantidad de ventanas en el eje vertical.

Se deberá escribir a continuación tantos quintetos como ventanas (Yventana*Xventana)

LIMITE INFERIOR {min} valor mínimo según el eje Y
ESCALA {INT} alto de la grilla
TITULO de la ventana {TITU}
ETIQUETAY {YLAB}
ETIQUETAX {XLAB}



num_var_graf total de variables a graficar

A continuación deben especificarse num_var_graf cuaternas de valores canal, ventana, color, escala.

Canal número de canal asociado a la variable a graficar. Los valores posibles de Canal son los definidos en la *Lista de buffers de variables y sus números asignados*.
Ventana Determina la ventana donde se gráfica la variable. Los valores posibles de ventana son 0... Xventana*Yventana-1, con un máximo de 4*4-1
Escala factor que multiplica a la variable para poder visualizarla en la ventana asociada.

4.8.1.4 Límites de funcionamiento

$I_{m\acute{a}x}$	máxima corriente admisible por las llaves del inversor, en Amper
$P_{m\acute{a}x}$	máxima potencia activa instantánea admisible, en W.
$Q_{m\acute{a}x}$	máxima potencia imaginaria instantánea admisible, en VAR

4.8.2 Funciones asignadas al teclado.

Durante la ejecución del programa el usuario tiene la posibilidad de tomar diversas acciones a través del teclado.

Se tienen las siguientes funciones:

- Arranque y fin de la ejecución del programa.
- Consulta de variables y parámetros.
- Modificación de parámetros.

Para consultar el valor de una variable basta con pulsar la tecla asociada a esa variable y el valor de la misma se despliega en la parte superior izquierda de la pantalla.

Para modificar el valor de una variable se pulsa la tecla asociada y luego con las flechas \uparrow y \downarrow se aumenta o disminuye el valor con el paso de variación y límites superiores e inferiores establecidos en el archivo de configuración. Véase 4.8.1

Se tienen dos teclas especiales:

“enter”	para arrancar la máquina.
“escape”	para terminar la ejecución del programa principal.

Cuando se inicia el programa se muestra una pantalla de información en la cual se muestran las variables que se pueden modificar, utilizando el teclado, y cual tecla está o se encuentra asociada a ella.

Luego de esto se inician los gráficos pero todavía (si no se apretó la tecla “enter”) no se trazan las gráficas. Sí se puede hacer en este momento el seteo previo de los parámetros que permite la rutina ATENCIONTECLADO, como por ejemplo potencia imaginaria instantánea, tensión y corriente nominal del bus de continua además de los parámetros de los controladores.

Cuando se pulsa la tecla “enter” se inicia el control de las llaves del inversor y comienza a realizarse la Gráfica de muestras Instantáneas.

Al presionar la tecla “escape” se termina la ejecución del programa, se apagan todas las llaves del inversor y se genera el archivo de registro LOG.txt antes mencionado.

4.8.3 Parámetros y variables accesibles por el usuario.

A continuación se listan los parámetros y variables accesibles y sus teclas asociadas:

<i>Tecla</i>	<i>Variable</i>	<i>Descripción</i>
'p', 'P':	'Prop'	Ganancia del control proporcional.
'i', 'I':	'Inte'	Ganancia del control Integral.
'v', 'V':	'gan1'	Tensión nominal de la celda de combustible (bus de continua).

'n','N': continua).	'gan4'	Corriente nominal de la celda de combustible (bus de
'q','Q':	'Qref'	Potencia imaginaria instantánea de referencia.
'y','Y'	'Banda_ext'	Banda exterior para control de Corriente.
'z','Z'	'Banda_int'	Banda interior para el control de Corriente.
'z','Z':	'gan2'	ganancia del regulador de par.
'x','X':	'Ti2'	constante de tiempo del regulador de par.

4.9 Protecciones

4.9.1 Sobrecorriente

Si alguna de las corrientes de fase supera el valor $I_{m\acute{a}x}$ admisible por las llaves del inversor, se detiene la ejecución del programa y se indica en pantalla el valor de sobrecorriente alcanzado.

4.9.2 Falla en los disparos

Se verifica que las llaves del inversor respondan correctamente al comando enviado. Al principio de la rutina de atención a la interrupción, se lee el puerto de entradas digitales, se filtran los seis bits correspondientes al estado de las llaves y se comparan con el último estado enviado. Se toman en cuenta solamente los bits correspondientes a las llaves a las que se les ordenó “cerrarse”, dado que las llaves abiertas requieren una corriente mínima para activar la señal de realimentación, que no siempre se alcanza. Esto no perjudica la protección, puesto que el problema que se quiere verificar es que el IGBT no pueda conducir la corriente que se le pide.

Se verifica la conmutación al principio de la rutina de atención, para dar tiempo a las corrientes de crecer y llegar al valor que podría no permitir que el IGBT conduzca.

Si los estados no concuerdan durante *fallamax* interrupciones consecutivas, se detiene la ejecución del programa y se envía un mensaje a la pantalla.

Capítulo 5- Pruebas Realizadas

5.1 Instructivo de puesta en marcha del sistema.

Para realizar la puesta en marcha del sistema se deben seguir los siguientes pasos, antes de alimentar el sistema.

1. En la PC deben estar presentes en el directorio de ejecución los siguientes programas y archivos de configuración.
 - DAQCONF.exe: Software de configuración de la tarjeta.
 - GDR.exe: Software de control y gráficas.
 - CONFIG.cfg: Archivo de configuración.
 - PATHDRVS.cfg: Archivo con la ruta hacia las carpetas BGI y FONTS.
 - La carpeta BGI con el archivo “.bgi” (Borland Graphic Interface) adecuado al hardware de video presente en la PC
 - La carpeta FONTS con los archivos de fuentes STANDARD.
 2. Realizar el conexionado.
 - Red-Rectificador – Tener en cuenta que el rectificador requiere la conexión a tierra.
 - Fuente de alimentación $\pm 15V_{DC}$ de los transductores de efecto hall.
 - Inversor-Red – Conectar a través de tres inductancias en serie, la salida del inversor al transformador T1. Tener en cuenta que la secuencia de fases de la medida de la tensión debe corresponder con la misma secuencia en la medidas de las corrientes para que el control funcione correctamente.
 - Tarjeta de interconexión – La misma debe estar conectada a la:
 - Tarjeta PC-LPM-16.
 - Entrada de estados de las llaves desde el inversor.
 - Salida de comando de las llaves hacia el inversor.
 - Entrada de las corrientes sensadas por los transductores de efecto hall.
 - Entrada de las tensiones de red.
 3. Verificar la configuración de CONFIG.cfg.
 4. Alimentar la electrónica del VSI; esto se hace conectando la entrada del VSI cerrando C1 pero con la llave que alimenta el bus de continua abierta LB1.
 5. Energizar el Transformador 220/115V; con la llave que lo conecta al inversor abierta L1.
 6. Correr el programa GDR.exe; poner en funcionamiento el programa presionando ENTER, verificar el correcto funcionamiento del mismo, medida de la tensión de red, medida de las corrientes desde las celdas de efecto hall, etc.
 7. Cerrar la llave del bus de continua LB1.
 8. Cerrar la llave L1 que se encuentra entre las inductancias de desacople y el transformador T1.
- (Ver esquema en la figura 3.6)

5.2 Entregando energía a la red.

Debido a que no se contaba con elementos para medir la tensión del bus de continua para ingresar este valor a la tarjeta, se modificó la unidad Pascal *REALIM* la cual realiza el control de la tensión del bus de continua, para trabajar en lazo abierto. Se eliminó el regulador proporcional-integrador y se calculó la potencia activa instantánea de referencia como la corriente nominal por la tensión de continua (estas dos son las ingresadas por el teclado). De no haberlo hecho y al tener una tensión fija (como se explicó en el capítulo 3), ésta debe ser exactamente igual a la referencia, de lo contrario el proporcional-integrador estaría actuando siempre y la potencia de referencia crecería o decrecería hasta el tope del “wind up”, según si la tensión fija es menor o mayor respectivamente.

Las medidas fueron adquiridas de dos formas distintas: 1) Con un analizador de red marca AEMC, se midieron las potencias trifásicas activa, reactiva y aparente. También con este analizador se midieron corrientes, desfasajes y la distorsión armónica. 2) Por otro lado con dos vatímetros marca *YOKOGAWA WT 110*, y aplicando el método de Blondell se midió la potencia activa, reactiva trifásica y dos corrientes.

En ambos casos se realizaron las medidas en el lado de alta del transformador de relación de transformación 220/115.

Los valores graficados se adquirieron desde dos fuentes independientes. Mediante el osciloscopio digital *TEKTRONIX 2232*, y mediante el registro realizado por la computadora (son los datos que el programa muestra en pantalla). Se realizaron las simulaciones para cada caso adquirido haciendo los ajustes necesarios para minimizar las diferencias entre las simulaciones presentadas en el capítulo 2 y lo realizado en la realidad.

Los datos fueron relevados con los siguientes instrumentos:

- § PROTEK 506, DIGITAL MULTIMETER.
- § AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER.
- § Los datos el amplificador y pinza de corriente son:
 - TEKTRONIX TM 502A, AM 503 CURRENT PROBE AMPLIFIER.
 - TEKTRONIX A 6303, CURRENT PROBE.
- § Osciloscopio: TEKTRONIX 2232, 100MHZ DIGITAL STORAGE OSCILLOSCOPE.
- § Vatímetros,(son 2): YOKOGAWA WT 110, DIGITAL POWER METER.

5.2.1 Caso 1

$$I_{nom} = 9 \text{ A}$$

$$V_{cc} = 319 \text{ V}$$

$$Q_{ref} = 0 \text{ Var}$$

(en este caso corresponde a una $P_{ref}=9 \times 319=2871 \text{ W}$)

Como se puede apreciar en la figura 5.1 la tensión y la corriente están en fase. Con el analizador de red AEMC se pudo comprobar esto.

Los datos relevados son:

Fase R: 0°

Fase S: 4°

Fase T: 0°

Datos Relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (Var)	P (W)	Q (VAr)	S (VA)
5,6	6,1	2190	300	2160	215	2273

Se empieza a apreciar para la reactiva las diferencias entre los dos medidores que probablemente son consecuencia de la forma en que está definida Q.

Datos simulados (Con iguales valores de Pref., Qref y C del VSI):

$P_{\text{medio}} = 2400 \text{ W}$ (esta es la potencia media medida resultante de la simulación)

$Q_{\text{medio}} = 200 \text{ Var}$ (ídem)

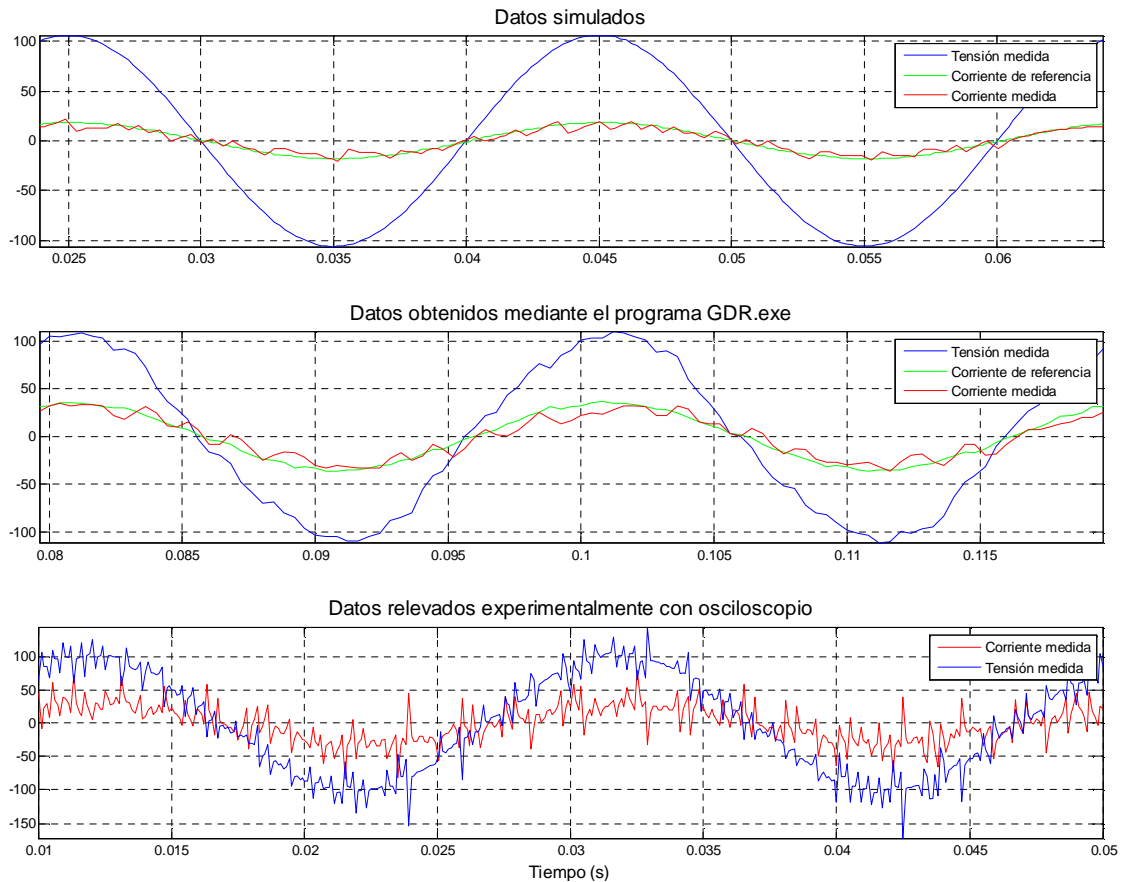


figura 5.1

El error entre referencia y resultado, ya reportado referido al método control de corriente, es de $2871-2400=471 \text{ W}$. Si se asume que en la realidad este valor es el mismo que el simulado, la medida aproximada de 2190 W medidos a la salida indicarían que el sistema real tiene unas pérdidas de aproximadamente 210 W (que incluye las pérdidas en el transformador $220/115 \text{ V}$). Como se vera este valor es consistente a las medidas obtenidas más adelante en la que se hace funcionar al inversor sin fuente de tensión de alimentación (sólo el C en el lado DC del VSI).

Luego el valor mayor a 200 VAr obtenido en ambas medidas reales de la reactiva que entrega el inversor también es consistente con el hecho de que en la simulación no se tubo en cuenta la reactiva que consume el propio transformador $220/115 \text{ V}$ que no hace otra cosa que

incrementar la reactiva que se entrega realmente a la red en el punto donde se efectuó la medida real referida.

5.2.2 Caso 2

$I_{nom}=9$ A
 $V_{cc}=320$ V
 $Q_{ref}=1000$ VAr

En la figura 5.2 se puede apreciar el defasaje entre tensión y corriente. El defasaje se midió con el analizador de red.

Los datos son los siguientes:

Fase R: 24°
 Fase S: 28°
 Fase T: 24°

Datos Relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (VAr)	P (W)	Q (VAr)	S (VA)
5,8	6,12	2050	1570	2060	1180	2360

Datos simulados:

$P_{medio} = 2350$ W
 $Q_{medio} = 1200$ VAr

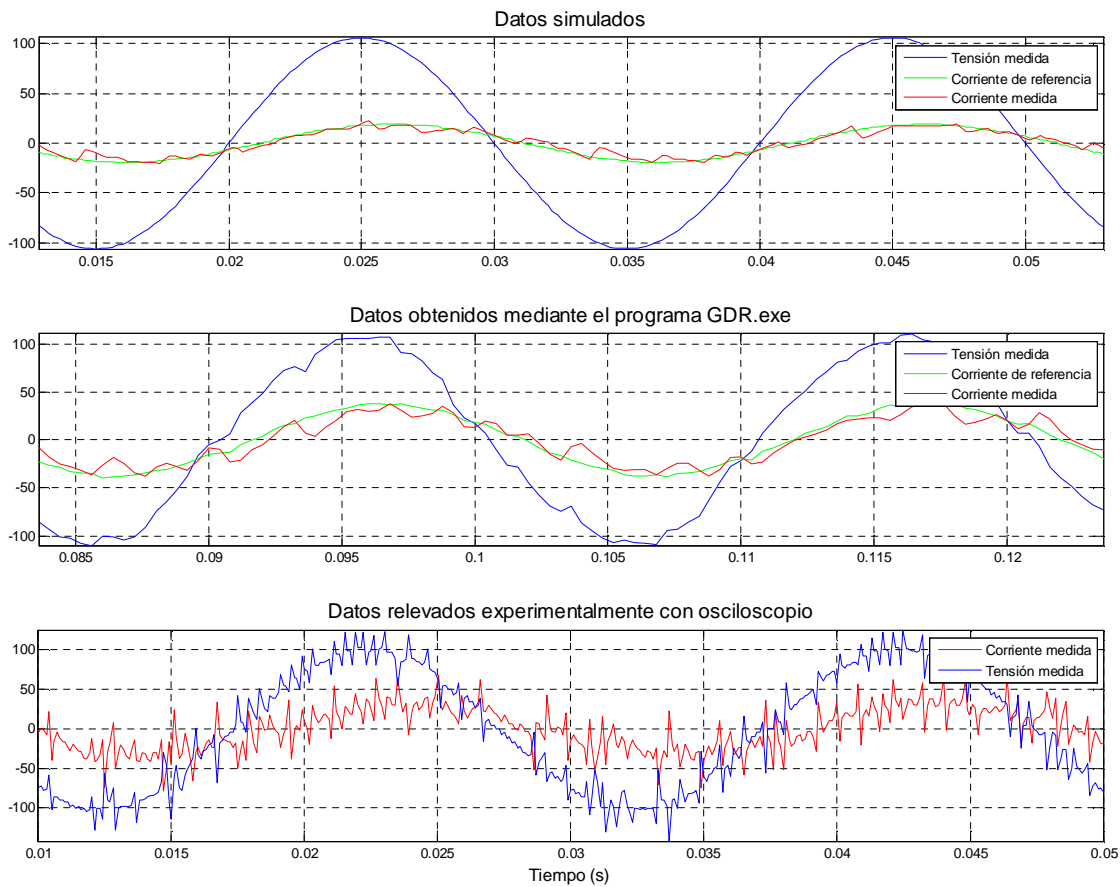


figura 5.2

El balance de potencia activa nuevamente cierra razonablemente. En cambio el balance de potencia reactiva debería dar que la Q medida fuese algo superior a 1200 VAR (entregada) pero un valor da menor y el otro probablemente demasiado grande. En lo que sigue no se analizará más este aparente problema de medida.

5.2.3 Caso 3

$I_{nom} = 9 \text{ A}$
 $V_{cc} = 320 \text{ V}$
 $Q_{ref} = -1000 \text{ VAR}$

En la figura 5.3 se puede apreciar el defasaje entre tensión y corriente. El defasaje se midió con el analizador de red, los datos son los siguientes:

Fase R: -24°
 Fase S: -20°
 Fase T: -22°

Datos relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (VAr)	P (W)	Q (VAr)	S (VA)
6,2	6,7	2280	-1650	2240	-1150	2530

Datos simulados:

$P_{medio} = 2540 \text{ W}$
 $Q_{medio} = -750 \text{ VAr}$

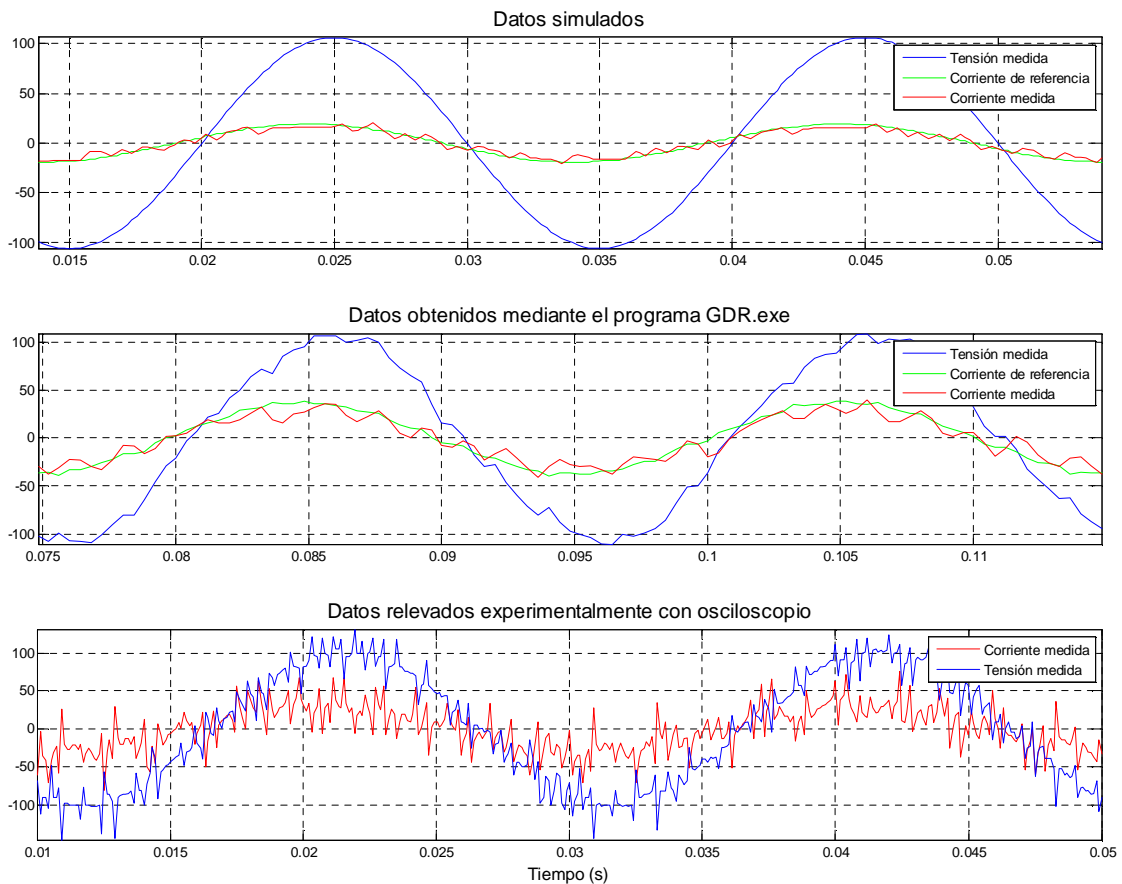


figura 5.3

Para los tres casos se midió la distorsión armónica total en las corrientes, la cual se encuentra entre el 13% y el 20% (dato obtenido mediante el AEMC). Estos valores son elevados pero son consistentes con las simulaciones, debido a que el tiempo de muestreo y procesamiento de los datos no permite que el control de corriente actúe por minimización de armónicos.

Como se puede apreciar a través de las gráficas y de los datos relevados, el sistema funciona correctamente para distintos requerimientos de potencia.

El sistema y el control funcionan como estaba previsto y dentro de los rangos esperados en las simulaciones.

5.3 Controlando potencia imaginaria.

Como un caso extra y para probar que el sistema puede funcionar como compensador de energía reactiva, se abrió la llave (LB1, ver figura 3.6) que alimenta el bus de continua y se controló la tensión de éste a través de la potencia activa consumida.

5.3.1 Caso 1

$$Q_{ref} = 0$$

$$V_{cc} = 336 \text{ V}$$

$$I_{nom} = 0,7 \text{ A}$$

Datos relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (VAr)	P (W)	Q (VAr)	S (VA)
1,9	2,0	-220	850	-190	740	777

Datos simulados:

$$P_{medio} = -200 \text{ W}$$

$$Q_{medio} \text{ varía alrededor de } 0 \text{ VAr}$$

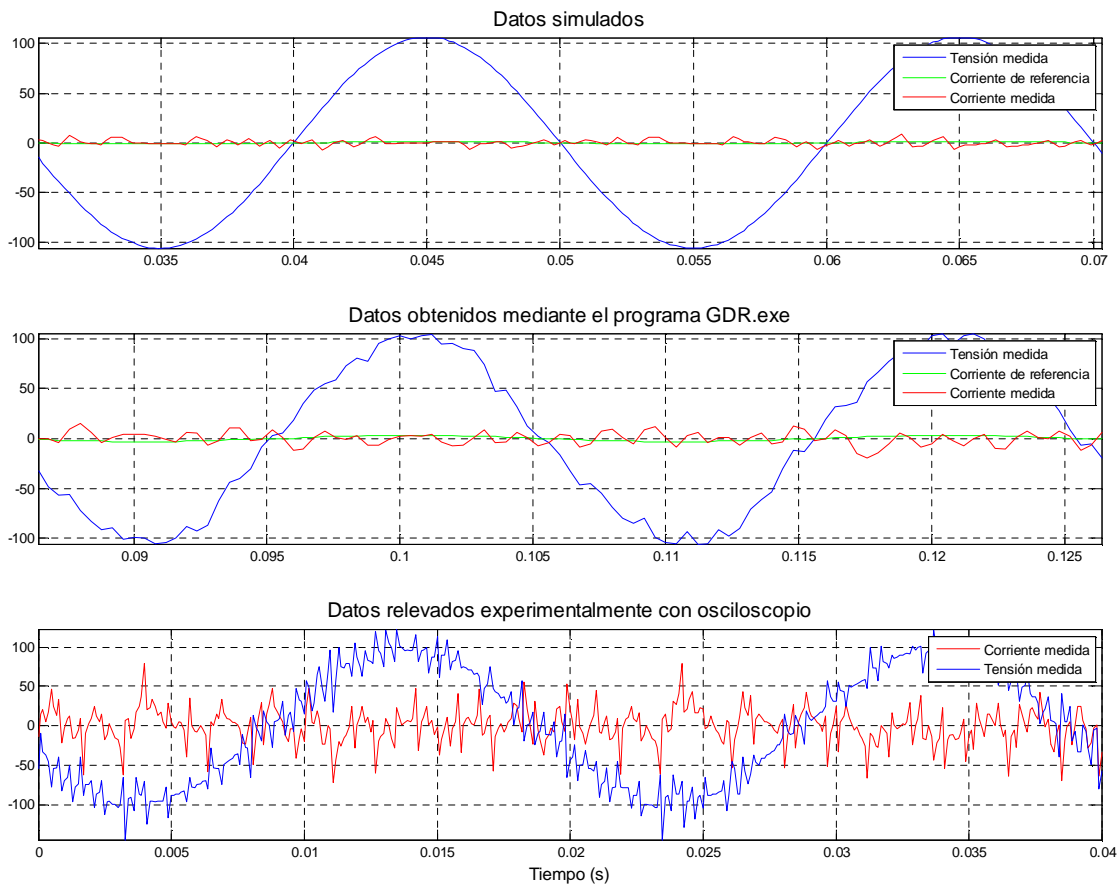


figura 5.4

5.3.2 Caso 2

$Q = 1000 \text{ VAr}$
 $V_{cc} = 344 \text{ V}$
 $I_{nom} = 0,9 \text{ A}$

Datos relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (VAr)	P (W)	Q (VAr)	S (VA)
2,6	2,9	-190	1120	-230	1041	1060

Datos simulados:

$P_{medio} = -150 \text{ W}$
 $Q_{medio} = 980 \text{ VAr}$

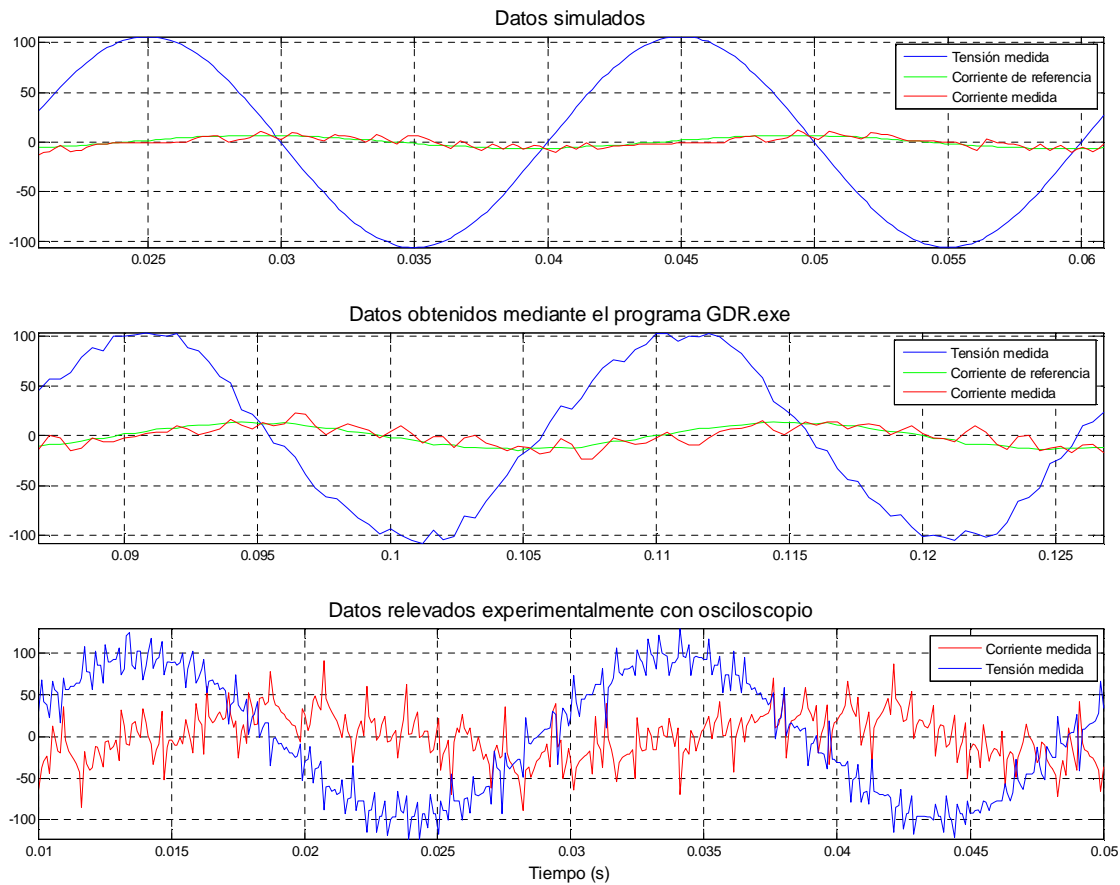


figura 5.5

5.3.3 Caso 3

$Q = -1000 \text{ VAr}$
 $V_{cc} = 334 \text{ V}$
 $I_{nom} = 0,3 \text{ A}$

Datos relevados:

YOKOGAWA WT 110, DIGITAL POWER METER				AEMC: MODEL 3945, 3-PHASE POWER QUALITY ANALYZER		
Ir (A)	It (A)	P (W)	Q (VAr)	P (W)	Q (VAr)	S (VA)
3,6	3,8	-230	-1470	-250	-1370	1400

Datos Simulados:

$P_{medio} = -200 \text{ W}$
 $Q_{medio} = -880 \text{ VAr}$

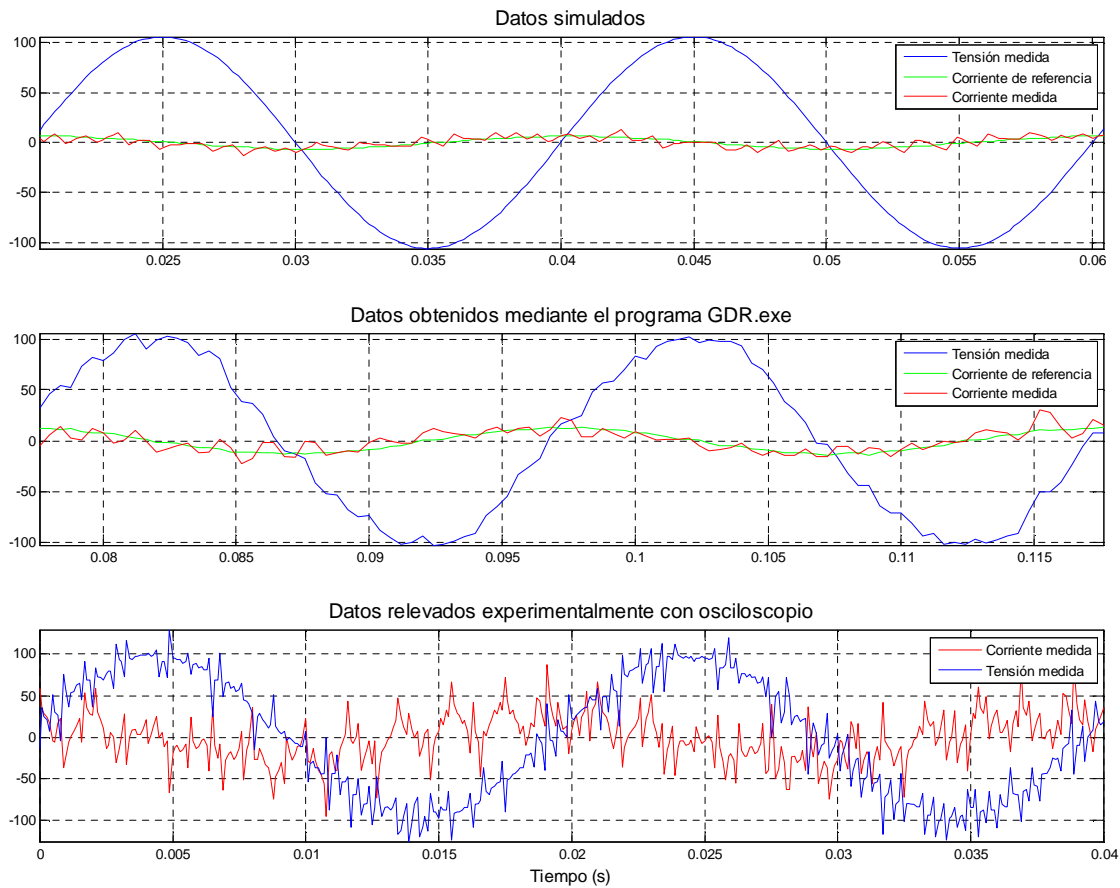


figura 5.6

A través de las graficas y de los datos relevados se comprueba la afirmación hecha en el capítulo 2 de que se puede usar el sistema como un compensador de energía reactiva.

En esta aplicación el analizador de red AEMC no presentaba valores correctos de los defasajes debido a que no podía sincronizarse bien con la corriente.

Capítulo 6 - Mejoras futuras

Para mejorar la performance del sistema, se identificaron los siguientes puntos a realizar:

- La colocación de una PC más rápida, la cual permitiría bajar los tiempos de respuesta del sistema.
- La realización de una tarjeta nueva con siete entradas analógicas adicionales: tres para las tensiones de red, una para la tensión de continua del bus y las tres restantes para medidas de corrientes, previendo la utilización de un filtro activo. Se presenta en la figura 6.1 el esquema de dicha tarjeta hecho durante el desarrollo del proyecto pero que finalmente no fue implementada.
- Implementar la medida de la tensión del bus de continua para poder controlarla. Dos formas de realizarlo serían:
 - i) Colocar una resistencia en paralelo al bus y con una celda de efecto hall sacar una tensión proporcional.
 - ii) La utilización de un voltímetro digital con una salida analógica.
- Analizar en detalle las causas de por que los dos métodos de medida de potencia reactiva no arrojaron valores consistentes con las simulaciones.

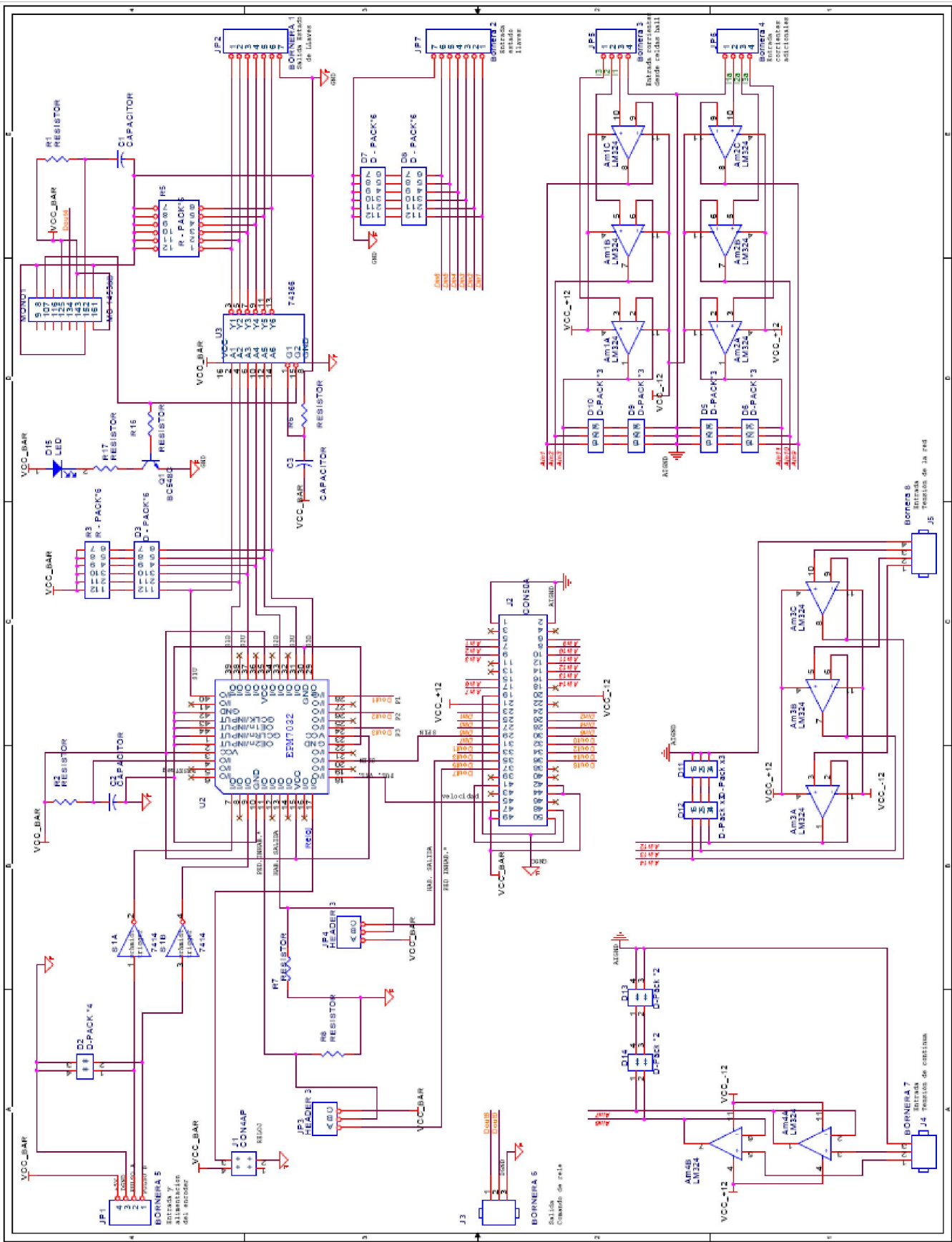


figura 6.1. Diagrama esquemático de la tarjeta diseñada

Conclusiones

De los resultados obtenidos en el capítulo 5 podemos concluir que la plataforma puesta en marcha logro cumplir nuestro objetivo primario. Es decir se logro entregar potencia activa a la red eléctrica entregando y consumiendo potencia reactiva. También se pudo observar al sistema en funcionamiento como compensador de potencia reactiva con el bus de continua no alimentado con una fuente alterna. En este caso se mantuvo la tensión de continua fija, consumiendo muy poca potencia activa y consumiendo ó entregando potencia reactiva a la red.

De la comparación realizada en el capítulo 5 entre simulaciones y datos relevados podemos decir que el sistema se comporta de la forma esperada. Las diferencias encontradas en los valores de potencia se deben fundamentalmente a que en las simulaciones los componentes utilizados son ideales y por la forma de control de corriente del VSI con paso fijo.

Si bien la plataforma que se puso en marcha no controló la tensión de continua por no tener implementada la realimentación de dicha tensión hacia la tarjeta de interconexión, este control se verificó en la etapa de simulación y en la práctica se observo que el sistema funcionaba correctamente al modificarle los parámetros que determinaban la potencia activa y reactiva que se debía intercambiar con la red.

Con respecto a la modalidad de control que se aplicó podemos decir que, el control de corriente propuesto por Akagi, Nabae y Ogasawara [3] funciona correctamente, esto se verificó tanto en las simulaciones como en la practica, teniendo como principal factor el tiempo entre acciones de control (tiempo de muestreo y procesamiento). Es decir que utilizando una mejor tecnología (PC en este caso, un DSP o un microcontrolador) de manera de poder bajar los tiempos de procesamiento de datos se lograría que el control fuera más efectivo, como se mostró en las simulaciones.

Como conclusión final decimos que nuestro trabajo deja la puerta abierta a trabajos futuros, los cuales tendrán que tener en cuenta las mejoras planteadas en el capítulo 6.

Referencias

- [1] Méndez, Rubén; Del Pino, Ariel; Cohn, Daniel. Control vectorial de un motor de inducción.
Montevideo: Universidad de la República. Facultad de Ingeniería, 1999. Proyecto de Fin de Carrera. Instituto de Ingeniería Eléctrica, Plan 91. Departamento de Potencia.
- [2] Casaravilla, Gonzalo. Filtros activos selectivos de corrientes armónicas.
Montevideo: Universidad de la República. Facultad de Ingeniería, 2003. Tesis de Doctorado. Instituto de Ingeniería Eléctrica. Departamento de Potencia.
- [3] A. Nabae, S. Ogasawara, H. Akagi. A Novel Control Scheme for Current-Controlled PWM Inverters. IEEE Transactions on Industry Applications, Vol. IA-22 N°. 4, July/August 1986.
- [4] Faccio, Maurizio; González, Alfredo; Prieto, Adhemar. Puesta la día del Laboratorio didáctico de Electrónica de Potencia I.
Montevideo: Universidad de la República. Facultad de Ingeniería, 2001. Proyecto de Fin de Carrera. Instituto de Ingeniería Eléctrica, Plan 91. Departamento de Potencia.
- [5] Matlab R2006a versión 7.2.0.232, Copyright 1984-2006, The Mathworks ,Inc.
- [6] Simulink R2006a versión 6.4, Copyright 1990-2006, The Mathworks ,Inc.